

SISTEMAS DIGITALES

Guía de Trabajo



VISIÓN

Ser la mejor organización de educación superior posible para unir personas e ideas que buscan hacer realidad sueños y aspiraciones de prosperidad en un entorno incierto

MISIÓN

Somos una organización de educación superior que conecta personas e ideas para impulsar la innovación y el bienestar integral a través de una cultura de pensamiento y acción emprendedora.



Presentación

La principal ventaja de los sistemas digitales respecto a los analógicos es que son más fáciles de diseñar, de implementar y de depurar, ya que las técnicas utilizadas en cada una de esas fases están bien establecidas. Por lo tanto, es más sencillo y flexible realizar un diseño digital que uno analógico. Las operaciones digitales también son mucho más precisas y la transmisión de señales dentro del circuito y entre circuitos es más fiable porque utilizan un conjunto discreto de valores, fácilmente discernibles entre sí, lo que reduce la probabilidad de cometer errores de interpretación. Los sistemas digitales tienen también una gran ventaja cuando nos referimos al almacenamiento. Por ejemplo, cuando la música se convierte a formato digital puede ser almacenada de una forma mucho más compacta que en modo analógico. El mejor argumento a favor de la mayor flexibilidad de los sistemas digitales se encuentra en los actuales ordenadores o computadoras digitales, basados íntegramente en diseños y circuitos digitales

Sistemas Digitales es una asignatura obligatoria de facultad que se ubica en el quinto periodo académico de las carreras profesionales de Ingeniería de Sistemas e Informática e Ingeniería Mecatrónica, y en el sexto periodo académico de la carrera profesional de Ingeniería Electrónica. Tiene como prerrequisito haber aprobado 60 créditos. Es prerrequisito de la asignatura de Arquitectura del Computador en Ingeniería de Sistemas e Informática. Con esta asignatura se desarrolla en un nivel intermedio la competencia transversal Conocimientos de Ingeniería. La relevancia de la asignatura reside en proporcionar los principios fundamentales y aplicaciones de los sistemas digitales.

Los contenidos generales que la asignatura desarrolla son: conceptos introductorios. Sistemas de representación y códigos. Álgebra de Booleana. Compuertas lógicas. Circuitos combinacionales. Circuitos secuenciales. Registros y contadores. Circuitos MSI. Circuitos aritméticos. Dispositivos de memorias

El Autor



Índice

VISIÓN	2
MISIÓN	2
PRESENTACIÓN	3
ÍNDICE	4
Primera unidad	5
Segunda unidad	29
Tercera unidad	44
Cuarta unidad	61
Referencias bibliográficas	73



Primera unidad

CONCEPTOS INTRODUCTORIOS Y CIRCUITOS DIGITALES BÁSICOS

Resultado de aprendizaje de la unidad: Al finalizar la unidad, el estudiante será capaz de diseñar e implementar circuitos digitales básicos en el laboratorio aplicados a la ingeniería.

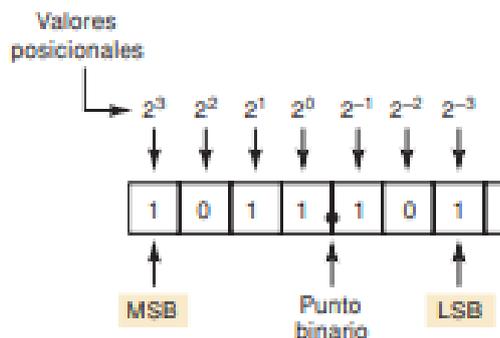
SEMANA 01

Introducción, sistemas y códigos numéricos

Actualmente, el término digital se ha convertido en parte de nuestro vocabulario común, debido a la dramática forma en que los circuitos y las técnicas digitales se han vuelto tan utilizados en casi todas las áreas de la vida: computadoras, automatización, robots, ciencia médica y tecnología, transporte, telecomunicaciones, entretenimiento, exploración en el espacio, etcétera. Los principios fundamentales, conceptos y operaciones que son comunes para todos los sistemas digitales, desde el interruptor de encendido/apagado más simple hasta la computadora más compleja.

Sistema binario

Desafortunadamente, el sistema numérico decimal no se presta para una implementación conveniente en los sistemas digitales. Por ejemplo, es muy difícil diseñar equipo electrónico de manera que pueda trabajar con 10 niveles de voltaje distintos (cada uno representando un carácter decimal, del 0 al 9). Por otro lado, es muy sencillo diseñar circuitos electrónicos simples y precisos que operen sólo con dos niveles de voltaje. Por esta razón casi cualquier sistema digital utiliza el sistema numérico binario (base 2) como el sistema numérico básico de sus operaciones. Frecuentemente se utilizan otros sistemas numéricos para interpretar o representar cantidades binarias, para ayudar a las personas que trabajan con estos sistemas digitales y los utilizan.



Los valores posicionales binarios como potencias de 2



PRACTICA SEMANA 01

CONVERSION DE SISTEMA BINARIO A DECIMAL

1. 10000₍₂₎
2. 110011₍₂₎
3. 100010₍₂₎
4. 1111111₍₂₎
5. 1010101₍₂₎

SOLUCION:

$$\begin{aligned} 1. & 1^4 0^3 0^2 0^1 0^0 \\ & 0 \cdot 2^0 + 0 \cdot 2^1 + 0 \cdot 2^2 + 0 \cdot 2^3 + 1 \cdot 2^4 \\ & 0 + 0 + 0 + 0 + 16 = 16_{(10)} \end{aligned}$$

$$\begin{aligned} 2. & 1^5 1^4 0^3 0^2 1^1 1^0 \\ & 1 \cdot 2^0 + 1 \cdot 2^1 + 0 \cdot 2^2 + 0 \cdot 2^3 + 1 \cdot 2^4 + 1 \cdot 2^5 \\ & 1 + 2 + 0 + 0 + 16 + 32 = 51_{(10)} \end{aligned}$$

$$\begin{aligned} 3. & 1^5 0^4 0^3 0^2 1^1 0^0 \\ & 0 \cdot 2^0 + 1 \cdot 2^1 + 0 \cdot 2^2 + 0 \cdot 2^3 + 0 \cdot 2^4 + 1 \cdot 2^5 \\ & 0 + 2 + 0 + 0 + 0 + 32 = 34_{(10)} \end{aligned}$$

$$\begin{aligned} 4. & 1^6 1^5 1^4 1^3 1^2 1^1 1^0 \\ & 1 \cdot 2^0 + 1 \cdot 2^1 + 1 \cdot 2^2 + 1 \cdot 2^3 + 1 \cdot 2^4 + 1 \cdot 2^5 + 1 \cdot 2^6 \\ & 1 + 2 + 4 + 8 + 16 + 32 + 64 = 127_{(10)} \end{aligned}$$

$$\begin{aligned} 5. & 1^6 0^5 1^4 0^3 1^2 0^1 1^0 \\ & 1 \cdot 2^0 + 0 \cdot 2^1 + 1 \cdot 2^2 + 0 \cdot 2^3 + 1 \cdot 2^4 + 0 \cdot 2^5 + 1 \cdot 2^6 \\ & 1 + 0 + 4 + 0 + 16 + 0 + 64 = 85_{(10)} \end{aligned}$$



CONVERSION DE SISTEMA BINARIO A DECIMAL

6. $4568_{(10)}$
7. $3200_{(10)}$
8. $587_{(10)}$
9. $8672_{(10)}$
10. $10000_{(10)}$

SOLUCION:

6. $4568_{(10)}$

2284	2	0
1142	2	0
571	2	1
285	2	1
142	2	0
71	2	1
35	2	1
17	2	1
8	2	0
4	2	0
2	2	0
1	2	1
0		

R/= $100011101100_{(2)}$

7. $3200_{(10)}$

1600	2	0
800	2	0
400	2	0
200	2	0
100	2	0
50	2	0
25	2	1
12	2	0
6	2	0
3	2	1
1	2	1
0		

R/ $1100100000_{(2)}$



8. $587_{(10)}$

293	2	1
146	2	0
73	2	1
36	2	0
18	2	0
9	2	1
4	2	0
2	2	0
1	2	1
0		

R/ $100100101_{(2)}$

9. $8672_{(10)}$

4336	2	0
2168	2	0
1084	2	0
542	2	0
271	2	1
135	2	1
67	2	1
33	2	1
16	2	0
8	2	0
4	2	0
2	2	0
1	2	1
0		

R/= $1000011110000_{(2)}$

10. $10000_{(10)}$

5000	2	0
2500	2	0
1250	2	0
625	2	1
312	2	0
156	2	0
78	2	0
39	2	1
19	2	1
9	2	1
4	2	0
2	2	0
1	2	1
0		

R/= $1001110001000_{(2)}$



BYTE, NIBBLE Y PALABRA

BYTES:

La mayoría de las microcomputadoras maneja y almacena datos binarios e información en grupos de ocho bits, por lo que una cadena de ocho bits tiene un nombre especial: byte. Un byte consiste de ocho bits y puede representar cualquier tipo de datos o de información. Los siguientes ejemplos ilustrarán este punto.

NIBBLE

A menudo los números binarios se descomponen en grupos de cuatro bits, como hemos visto con los códigos BCD y las conversiones a números hexadecimales. En los primeros días de los sistemas digitales surgió un término para describir un grupo de cuatro bits. Como abarca la mitad de un byte, se le denominó nibble. Los siguientes ejemplos ilustran el uso de este término.

PALABRAS

Los términos bit, nibble y byte representan un número fijo de dígitos binarios. A medida que los sistemas han ido creciendo a través de los años, también ha crecido

EJEMPLOS:

1.- ¿Cuántos bytes se necesitan para representar el valor decimal 846,569 en BCD?

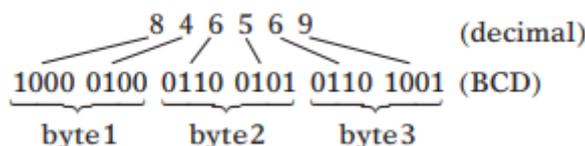
Solución:

Dos bytes son 16 bits, por lo que el valor binario más grande será equivalente al número decimal $2^{16} = 65,535$.

2.- ¿Cuántos bytes se necesitan para representar el valor decimal 846,569 en BCD?

Solución:

Cada dígito decimal se convierte en un código BCD de cuatro bits. Por ende, un número decimal de seis dígitos requiere 24 bits. Esos 24 bits corresponden a tres bytes. El diagrama para este caso se muestra a continuación:



3.- ¿Cuántos nibbles hay en un byte?

Solución: 2

EJERCICIOS PROPUESTOS:

1. Un CD-ROM ordinario puede almacenar 650 megabytes de datos digitales. Como mega = 220, ¿cuántos bits de datos puede almacenar un CD-ROM?
2. Una pequeña computadora de control de procesos utiliza códigos hexadecimales para representar sus direcciones de 16 bits de memoria. (a) ¿Cuántos dígitos hexadecimales se requieren? (b) ¿Cuál es el intervalo de direcciones en hexadecimal? (c) ¿Cuántas localidades de memoria hay?
3. En un sistema basado en microcontrolador, los números se introducen en BCD pero se almacenan en binario directo. Como programador, usted debe decidir si necesita una ubicación de almacenamiento de un byte o de dos bytes. (a) ¿Cuántos bytes necesita si el sistema recibe una entrada decimal de dos dígitos? (b) ¿Qué pasaría si tuviera que introducir tres dígitos?



SEMANA 02

Descripción de los circuitos lógicos

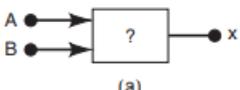
En circuitos lógicos sólo existen dos posibles condiciones para cualquier entrada o salida: verdadero o falso. El sistema numérico binario utiliza sólo dos dígitos: 1 y 0, por lo que es perfecto para representar relaciones lógicas. Los circuitos lógicos digitales utilizan intervalos de voltaje predefinidos para representar estos estados binarios. Si utilizamos estos conceptos podemos crear circuitos compuestos de algo más que arena de playa procesada y alambre, con lo cual se pueden realizar decisiones lógicas consistentes e inteligentes. Es muy importante que tengamos un método para describir las decisiones lógicas que realizan estos circuitos. En otras palabras, debemos describir la forma en que operan.

CONSTANTES Y VARIABLES

El álgebra booleana difiere en gran medida del álgebra ordinaria, ya que a las constantes y variables booleanas sólo se les permite tener dos valores posibles: 0 y 1. Una variable booleana es una cantidad que puede ser (en distintas ocasiones) igual a 0 o a 1. Las variables booleanas se utilizan a menudo para representar el nivel de voltaje presente en un alambre o en las terminales de entrada/salida de un circuito. Por ejemplo, en cierto sistema digital el valor booleano 0 podría asignarse a cualquier voltaje en el intervalo de 0 a 0.8 V, mientras que el valor booleano 1 podría asignarse a cualquier voltaje entre 2 y 5 V.* Por lo tanto, el 0 y el 1 booleanos no representan números reales, sino el estado de una variable de voltaje, o lo que se conoce como su nivel lógico. Se dice que un voltaje en un circuito digital está en el nivel 0 lógico o en el nivel 1 lógico, dependiendo de su valor numérico actual. En la lógica digital se utilizan otros términos más como sinónimos de 0 y 1. La tabla muestra algunos de los más comunes. La mayor parte del tiempo utilizaremos las designaciones 0/1 y BAJO/ALTO.

0 lógico	1 lógico
Falso	Verdadero
Apagado	Encendido
Bajo	Alto
No	Sí
Interruptor abierto	Interruptor cerrado

TABLAS DE VERDAD a) dos entradas, b) tres entradas y c) cuatro entradas



(a)

A	B	C	x
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

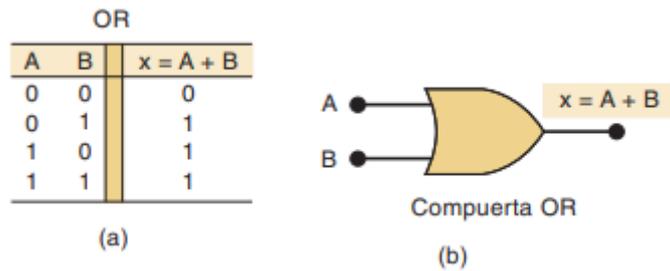
(b)

A	B	C	D	x
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

(c)

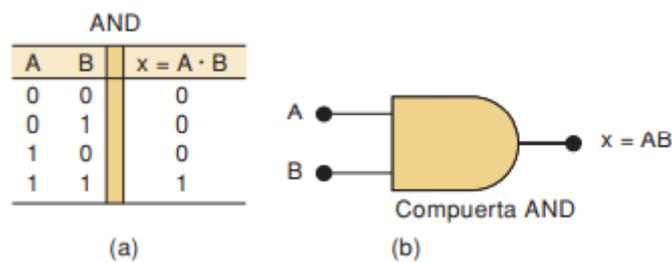


COMPUERTA OR



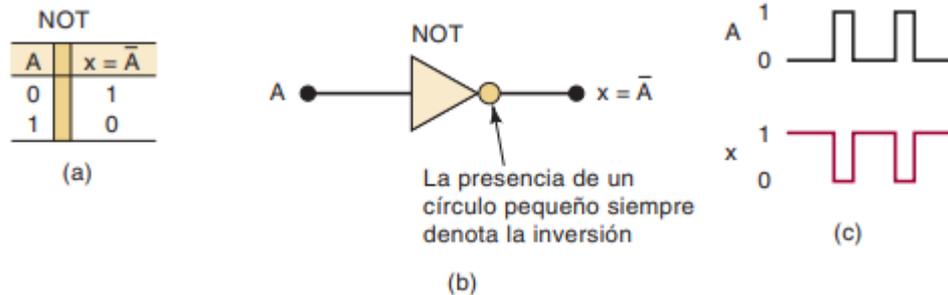
1. Tabla OR de verdad que define la operación OR; (b) símbolo del circuito para una compuerta OR de dos entradas.

COMPUERTA AND



- (a) Tabla de verdad para la operación AND; (b) símbolo de la compuerta AND.

OPERACIÓN NOT

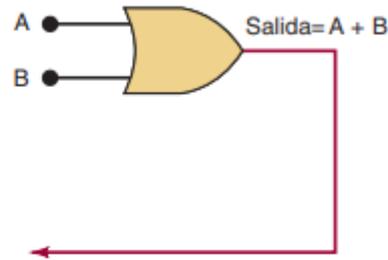
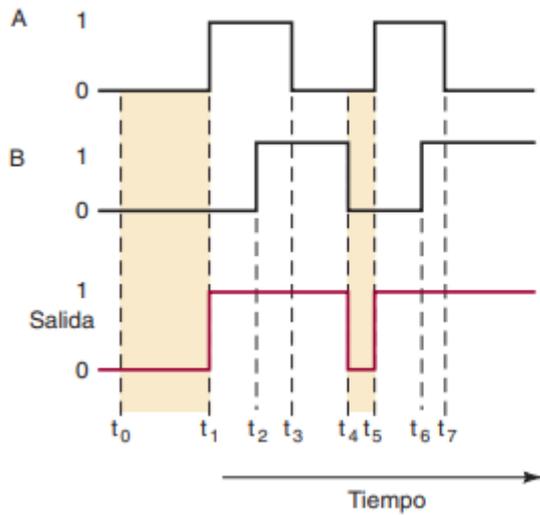


- (a) Tabla de verdad; (b) símbolo para el INVERSOR (compuerta NOT); (c) ejemplos de formas de onda.

PRACTICA SEMANA 02

EJERCICIO N° 1

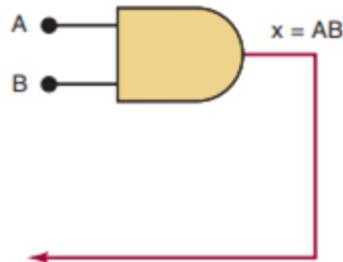
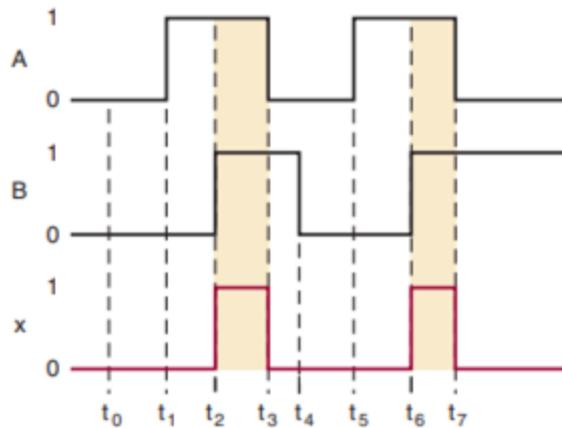
Determine la salida de la compuerta OR de la figura. Las entradas A y B de la compuerta OR están variando de acuerdo con los diagramas de tiempos que se muestran. Por ejemplo, A empieza en nivel BAJO en el tiempo t_0 , cambia a ALTO en t_1 , regresa a BAJO en t_3 y así sucesivamente.



SOLUCION:

EJERCICIO N° 2

Determine la salida x de la compuerta AND en la figura, para las formas de onda de entrada dadas.



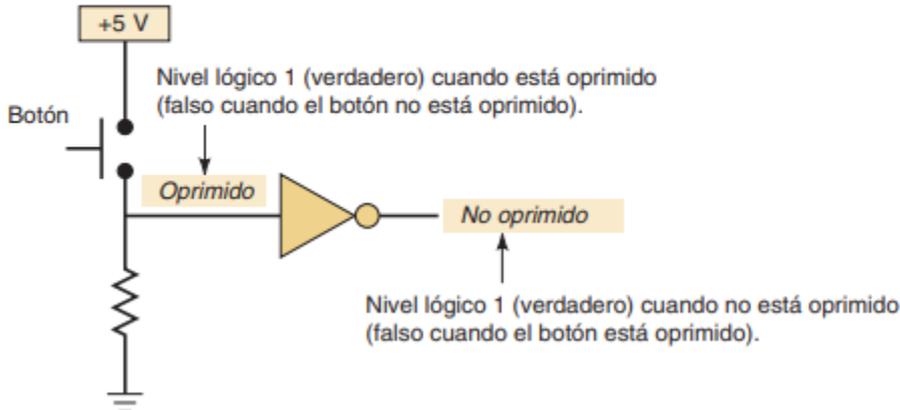
SOLUCION:

La salida de la compuerta OR estará en ALTO siempre que *cualquiera* de las entradas esté en ALTO. Entre los tiempos t_0 y t_1 ambas entradas están en BAJO, por lo cual SALIDA = BAJO. En t_1 la entrada A cambia a ALTO mientras que la entrada B permanece en BAJO. Esto hace que SALIDA cambie a ALTO en t_1 y permanezca así hasta t_4 , ya que durante este intervalo una o ambas entradas están en ALTO. En t_4 la entrada B cambia de 1 a 0, por lo que ambas entradas están en BAJO haciendo que SALIDA cambie nuevamente a BAJO. En t_5 A cambia a ALTO, con lo cual SALIDA regresa a BAJO y permanece así durante el resto del tiempo mostrado.



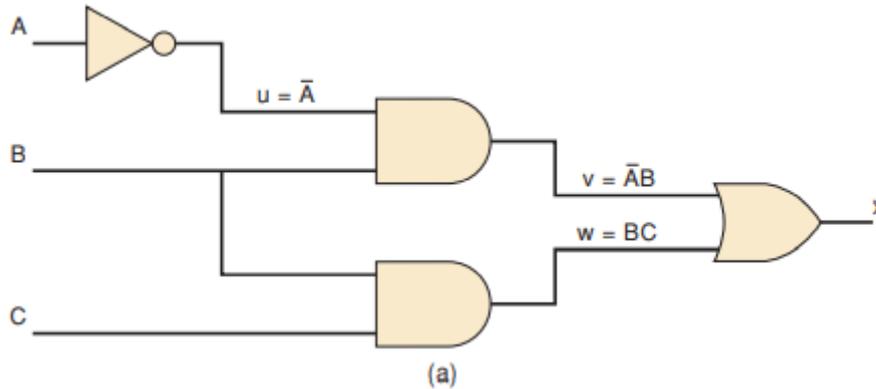
EJERCICIO N° 3

La figura muestra una aplicación ordinaria de la compuerta NOT. El botón está cableado para producir un 1 lógico (verdadero) cuando se oprime. Algunas veces es conveniente saber si el botón no está oprimido, por lo que este circuito proporciona una expresión que es verdadera cuando el botón no está oprimido.



EJERCICIO N° 4

Analizar el circuito lógico a través de una tabla de verdad:



SOLUCION:

A	B	C	$u = \bar{A}$	$v = \bar{A}B$	$w = BC$	$x = v+w$
0	0	0	1			
0	0	1	1			
0	1	0	1			
0	1	1	1			
1	0	0	0			
1	0	1	0			
1	1	0	0			
1	1	1	0			

(b)

A	B	C	$u = \bar{A}$	$v = \bar{A}B$	$w = BC$	$x = v+w$
0	0	0	1	0		
0	0	1	1	0		
0	1	0	1	1		
0	1	1	1	1		
1	0	0	0	0		
1	0	1	0	0		
1	1	0	0	0		
1	1	1	0	0		

(c)



A	B	C	$\overline{u} = \overline{A}$	$\overline{v} = \overline{AB}$	$w = BC$	$x = v+w$
0	0	0	1	0	0	
0	0	1	1	0	0	
0	1	0	1	1	0	
0	1	1	1	1	1	
1	0	0	0	0	0	
1	0	1	0	0	0	
1	1	0	0	0	0	
1	1	1	0	0	1	

(d)

A	B	C	$\overline{u} = \overline{A}$	$\overline{v} = \overline{AB}$	$w = BC$	$x = v+w$
0	0	0	1	0	0	0
0	0	1	1	0	0	0
0	1	0	1	1	0	1
0	1	1	1	1	1	1
1	0	0	0	0	0	0
1	0	1	0	0	0	0
1	1	0	0	0	0	0
1	1	1	0	0	1	1

(e)

EJERCICIO N° 4

Un contactor R para el accionamiento de un motor eléctrico, está gobernado por la acción combinada de tres finales de carrera A, B y C. Para que el motor pueda funcionar, dichos finales de carrera deben reunir las siguientes condiciones: 1º) A accionado, B y C en reposo. 3º) C accionado, A y B en reposo. 2º) B y C accionados, A en reposo. 4º) A y C accionados, B en reposo.

Elaborar la tabla de verdad.

SOLUCION

c	b	a	R
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

EJERCICIO N° 5

Imagina que tienes que diseñar una puerta electrónica para un garaje, de forma que solo debe abrirse cuando se pulse una determinada combinación de botones (A, B y C), según las condiciones indicadas. Diseña el circuito lógico que permita la apertura de la puerta del garaje, empleando las puertas lógicas que consideres oportuno. Condiciones de apertura: 1) C pulsado, A y B en reposo. 2) A, B y C pulsados.

SOLUCION

c	b	a	R
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1



EJERCICIOS PROPUESTOS:

- 1.- En un determinado proceso industrial, disponemos de dos generadores de 15 Kw, cada uno, para alimentar a tres motores de 5 Kw, 10 Kw y 15 Kw, los cuales no funcionan siempre juntos (ver figura). Queremos realizar un automatismo que detecte los motores que están en funcionamiento en cada momento y ponga en marcha el segundo generador (G) cuando sea necesario. SE PIDE:
 - 1) La tabla de la verdad de la función G que controla el funcionamiento del 2º generador.
2. A partir de la tabla de la verdad que se acompaña: a) Determinar la función lógica correspondiente.

	d	c	b	a	S
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	1
3	0	0	1	1	1
4	0	1	0	0	0
5	0	1	0	1	1
6	0	1	1	0	0
7	0	1	1	1	1
8	1	0	0	0	0
9	1	0	0	1	0
10	1	0	1	0	1
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	0
14	1	1	1	0	0
15	1	1	1	1	1

SEMANA 03

ALGEBRA DE BOOLE

El álgebra Booleana, constituye un área de las matemáticas, estudiadas por primera vez en detalle por George Boole. Ocupan un lugar un lugar importante y sobresaliente en el desarrollo y tecnificación de la computadora digital. Son usadas ampliamente en el diseño de circuitos y computadoras. En el nivel de lógica digital de una computadora, que comúnmente se conoce como hardware, está formado por los componentes electrónicos de la máquina, se trabaja con diferencias de tensión, las mismas que generan funciones que son calculadas por los circuitos que forman el nivel. Éstas funciones, en la etapa de diseño del hardware, son interpretadas como funciones de boole.

El álgebra de Boole son las matemáticas de los Sistemas Digitales, esta álgebra fue inventada en el año 1847 por el matemático inglés George Boole, utilizado para simplificar los circuitos lógicos o circuitos de conmutación Lógica.

Siguiendo una serie de reglas y leyes las cuales permiten sus operaciones llamadas Leyes del Algebra de Boole

También podemos hacer cálculos y operaciones lógicas de circuitos más rápido usando algunos teoremas conocidos como Teoremas de Boole.



Acá solo se permite dos estados del circuito como son Verdad y Falso representados por 1 y 0 respectivamente.

Puede tener operadores lógicos: AND OR NOT NOR NAND XOR

Se puede obtener el resultado lógico de una expresión booleana aplicando las tablas de verdad.

También podemos aplicar la Ley de Morgan.

Características:

Un álgebra de Boole es un conjunto en el que destacan las siguientes características:

1. Se han definido dos funciones binarias (que necesitan dos parámetros) que llamaremos aditiva (que representaremos por $x + y$) y multiplicativa (que representaremos por xy) y una función monaria (de un solo parámetro) que representaremos por x' .
2. Se han definido dos elementos (que designaremos por 0 y 1)
3. Tiene las siguientes propiedades:
 - Conmutativa respecto a la primera función: $x + y = y + x$
 - Conmutativa respecto a la segunda función: $xy = yx$
 - Asociativa respecto a la primera función: $(x + y) + z = x + (y + z)$
 - Asociativa respecto a la segunda función: $(xy)z = x(yz)$
 - Distributiva respecto a la primera función: $(x + y)z = xz + yz$
 - Distributiva respecto a la segunda función: $(xy) + z = (x + z)(y + z)$
 - Identidad respecto a la primera función: $x + 0 = x$
 - Identidad respecto a la segunda función: $x1 = x$
 - Complemento respecto a la primera función: $x + x' = 1$
 - Complemento respecto a la segunda función: $xx' = 0$

Propiedades Del Álgebra De Boole:

- Idempotente respecto a la primera función: $x + x = x$
- Idempotente respecto a la segunda función: $xx = x$
- Maximalidad del 1: $x + 1 = 1$
- Minimalidad del 0: $x0 = 0$
- Involución: $x'' = x$
- Inmersión respecto a la primera función: $x + (xy) = x$
- Inmersión respecto a la segunda función: $x(x + y) = x$
- Ley de Morgan respecto a la primera función: $(x + y)' = x'y'$
- Ley de Morgan respecto a la segunda función: $(xy)' = x' + y'$

OPERADORES LÓGICOS

Así como en las matemáticas (+, -, x, / y más) los operadores lógicos son los que interrelacionan las variables lógicas de entrada entre sí.

AND, cuyo símbolo es: “•”, “ \wedge ”, “&”

OR, cuyo símbolo es: “+”, “ \vee ”, “#”

NOT, cuyo símbolo es: “-”, “/”, “!”



LEYES Y TEOREMAS BÁSICOS DEL ÁLGEBRA DE BOOLE

Leyes fundamentales

El resultado de aplicar cualquiera de las tres operaciones definidas a variables del sistema booleano resulta en otra variable del sistema, y este resultado es único.

Ley de idempotencia: $A + A = A$ y $A \cdot A = A$

Ley de involución: $(A')' = A$

Ley conmutativa: $A + B = B + A$ y $A \cdot B = B \cdot A$

Ley asociativa: $A + (B + C) = (A + B) + C$ y $A \cdot (B \cdot C) = (A \cdot B) \cdot C$

Ley distributiva: $A + B \cdot C = (A + B) \cdot (A + C)$ y $A \cdot (B + C) = A \cdot B + A \cdot C$

Ley de absorción: $A + A \cdot B = A$ y $A \cdot (A + B) = A$

Ley de De Morgan: $(A + B)' = A' \cdot B'$ y $(A \cdot B)' = A' + B'$

Principio de dualidad

El concepto de dualidad permite formalizar este hecho: a toda relación o ley lógica le corresponderá su dual, formada mediante el intercambio de los operadores unión con los de intersección, y de los 1 con los 0.

Adición Producto

1) $A + A' = 1$ $A \cdot A' = 0$

2) $A + 0 = A$ $A \cdot 1 = A$

3) $A + 1 = 1$ $A \cdot 0 = 0$

4) $A + A = A$ $A \cdot A = A$

5) $A + B = B + A$ $A \cdot B = B \cdot A$

6) $A + (B + C) = (A + B) + C$ $A \cdot (B \cdot C) = (A \cdot B) \cdot C$

7) $A + B \cdot C = (A + B) \cdot (A + C)$ $A \cdot (B + C) = A \cdot B + A \cdot C$

8) $A + A \cdot B = A$ $A \cdot (A + B) = A$

9) $(A + B)' = A' \cdot B'$ $(A \cdot B)' = A' + B'$

FUNCIÓN BOOLEANA

Una función booleana es una de $A \times A \times A \times \dots \times A$ en A , siendo A un conjunto cuyos elementos son 0 y 1 y tiene estructura de álgebra de Boole.

Supongamos que cuatro amigos deciden ir al cine si lo quiere la mayoría. Cada uno puede votar sí o no. Representemos el voto de cada uno por x_i . La función devolverá sí (1) cuando el número de votos afirmativos sea 3 y en caso contrario devolverá 0.

Si x_1 vota 1, x_2 vota 0, x_3 vota 0 y x_4 vota 1 la función booleana devolverá 0.

Producto mínimo (es el número posible de casos) es un producto en el que aparecen todas las variables o sus negaciones.

El número posible de casos es 2^n .

Siguiendo con el ejemplo anterior. Asignamos las letras A, B, C y D a los amigos. Los posibles casos son:

Votos Resultado

ABCD

1111 1

1110 1

1101 1

1100 0



1011	1
1010	0
1001	0
1000	0
0111	1
0110	0
0101	0
0100	0
0011	0
0010	0
0001	0
0000	0

Las funciones booleanas se pueden representar como la suma de productos mínimos (minterms) iguales a 1.

En nuestro ejemplo la función booleana será:

$$F(A, B, C, D) = ABCD + ABCD' + ABC'D + AB'CD + A'BCD$$

Diagramas De Karnaugh

Los diagramas de Karnaugh se utilizan para simplificar las funciones booleanas.

Se construye una tabla con las variables y sus valores posibles y se agrupan los 1 adyacentes, siempre que el número de 1 sea potencia de 2.

Teorema de Morgan

El teorema de Morgan declara que la suma de n variables globalmente negadas (o invertidas) es igual al producto de las n variables negadas individualmente, y que inversamente, el producto de n variables globalmente negadas es igual a la suma de las n variables negadas individualmente.

Sabiendo que \bar{A} (léase A negado) es la negación de A
podemos enunciar que $A = \overline{\bar{A}}$ y que $\bar{\bar{A}} = A$

Estamos en condiciones de conocer el teorema de Morgan

1°) $\overline{A + B} = \bar{A} \cdot \bar{B}$; también $\overline{\bar{A} \cdot \bar{B}} = A + B$

2°) $\overline{A \cdot B} = \bar{A} + \bar{B}$; también $\overline{\bar{A} + \bar{B}} = A \cdot B$

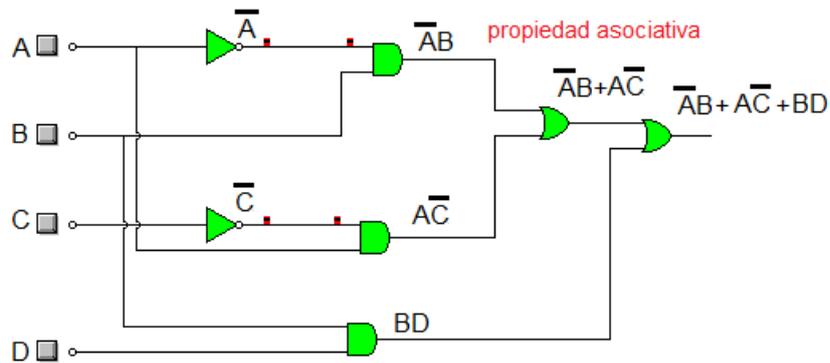
La aplicación de este teorema es fundamental porque permite reemplazar una compuerta OR por una AND o realizar un circuito lógico UTILIZANDO SOLAMENTE compuertas NAND.



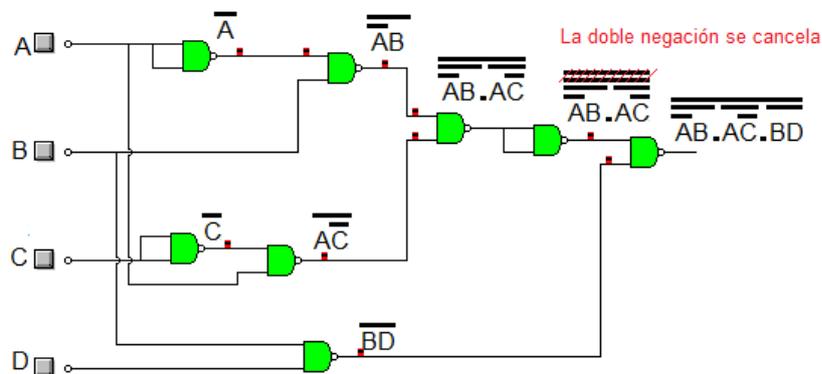
Dada la expresión: $S = \overline{A}B + A\overline{C} + BD$

negamos 2 veces la expresión $S = \overline{\overline{\overline{A}B + A\overline{C} + BD}}$
y distribuimos la negación inferior convirtiendo la

suma en producto quedando la expresión: $S = \overline{\overline{A}B} \cdot \overline{A\overline{C}} \cdot \overline{BD}$



Veremos cómo se representa la función obtenida después de aplicar el teorema de MORGAN.

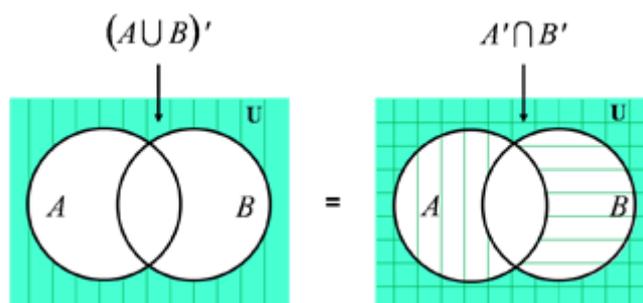


LEYES DE D'MORGAN

Estas leyes establecen los complementos de la unión e intersección entre conjuntos:

Primera ley. El complemento de la unión de dos conjuntos es la intersección de sus complementos.

$$(A \cup B)' = A' \cap B'$$





En el diagrama de la izquierda, $A \cup B$ viene dada por la región en blanco y $(A \cup B)'$ está representado por el área verde sombreada verticalmente. Por su parte en el diagrama de la derecha, A' es la región sombreada horizontalmente, B' es el área sombreada verticalmente, por lo que $A' \cap B'$ está representado por la superficie cuadrículada en verde. Las regiones resultantes son iguales.

Teorema de dualidad

Todo problema de optimización (primal), tiene un problema asociado (dual) con numerosas propiedades que los relacionan y nos permiten hacer un mejor análisis de los problemas.

A continuación, se describen los resultados que se ocuparan en la resolución de los problemas.

Bastante en general, para encontrar el dual de un problema lineal

1. Si es problema de minimización el dual será de maximización y viceversa.
2. En el dual habrá tantas variables como restricciones 2 en el primal.
3. En el dual habrá tantas restricciones como variables en el primal.
4. Los coeficientes de la función objetivo del dual vendrán dados por los coeficientes del lado derecho de las restricciones del primal.
5. Los coeficientes del lado derecho del dual vendrán dados por los coeficientes de la función objetivo del primal.
6. Los coeficientes que acompañarán a las variables en una restricción del dual corresponderán a aquellos coeficientes que acompañan a la variable primal correspondiente a la restricción dual 3.
7. Para saber si las restricciones duales son de, = 'o, se recurre a la tabla de relaciones primal-dual.

Para saber si las variables duales son se recurre a tabla de relaciones primal dual.

Consideremos el siguiente par primal-dual:

Teorema débil de dualidad

Si e son factibles para (P) y (D) respectivamente, entonces $z()$ $w()$.

Teorema fundamental de dualidad

Dados un par de problemas primal-dual, si uno de ellos admite solución óptima, entonces el otro también la admite y los respectivos valores óptimos son iguales.

Teorema de holgura complementaria

Sea una matriz de m filas y n columnas.

Sea el par primal-dual siguiente:

Sean S_i e e soluciones factibles para los problemas (P) y (D) respectivamente. Si S_i e e son óptimos si y solo si:

Notar que son las variables de holgura de los problemas (P) y (D) respectivamente.

APLICACIÓN DEL TEOREMA DE MORGAN

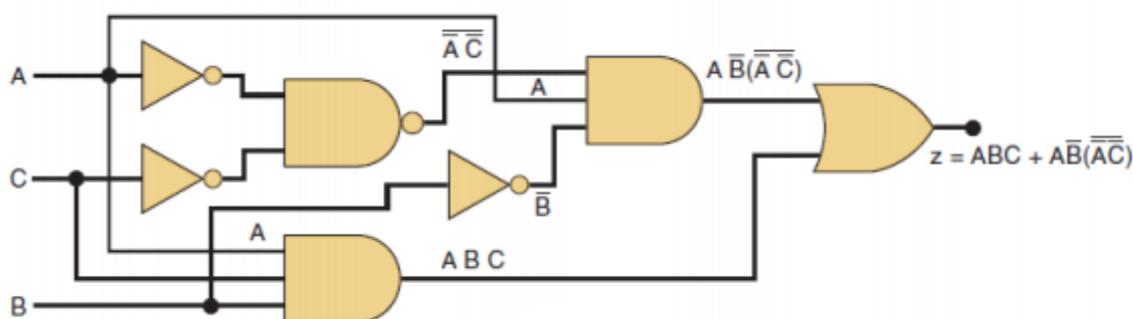
El Teorema de Morgan permite transformar funciones producto en funciones suma y viceversa. Su principal aplicación práctica es realizar circuitos digitales utilizando un solo tipo de compuerta. También es muy utilizado en el álgebra booleana para obtener el complemento de una expresión o una función, además para simplificar expresiones y funciones booleanas.

El teorema de Morgan es una herramienta muy útil para desarrollar circuitos digitales, ya que permite obtener la función de una compuerta lógica con la combinación de otras compuertas lógicas, por ejemplo se puede realizar la función de la compuerta NAND con una compuerta OR y dos compuertas inversoras, y se puede obtener la función de una compuerta NOR con una compuerta AND y dos compuertas inversoras.

PRACTICA SEMANA 03

EJERCICIO N° 1

Simplifique el circuito lógico que se muestra en la figura siguiente. Al resultado grafíquelo:

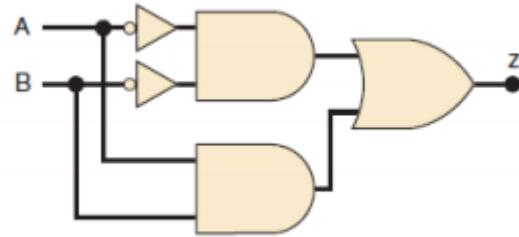
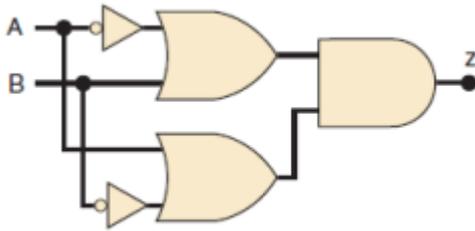


EJERCICIO N° 2

Simplifique la siguiente expresión lógica: $Z = A'C(A'BD)' + A'BC'D' + AB'C$. Al resultado grafíquelo:

EJERCICIO N° 3

Utilizando los teoremas del algebra de Boole, simplificar los siguientes gráficos:



EJERCICIO N° 4

Para cada una de las siguientes expresiones, simplifique y construya el circuito lógico correspondiente utilizando:

- a) $U = [AB(C+D)]'$
- b) $V = (A+B+C'DE')' + B'CD'$
- c) $W = (M+N)' + P'Q$
- d) $X = (W + PQ)'$
- e) $Y = MN(P + N')$
- f) $Z = (A + B)(A' + B')$

EJERCICIOS PROPUESTOS:

- 1.- Grafique y simplifique la siguiente expresión lógica: $K = (M + N)(M' + P)(N' + P')$
- 2.- Grafique y simplifique la siguiente expresión lógica: $Sal = A'BC' + ABC' + BC'D$
- 3.- Simplifique las siguientes expresiones mediante el uso del algebra booleana.
 - a) $x = ABC + A'C$
 - b) $y = (Q + R)(Q' + R')$
 - c) $w = ABC + AB'C + A'$
 - d) $q = (RST)' \cdot (R + S + T)'$
 - e) $x = A'B'C' + A'BC + ABC + AB'C' + AB'C$
 - f) $y = (C + D)' + A'CD' + AB'C' + A'B'CD + ACD'$

SEMANA 04

COMPUERTAS LOGICAS

Las compuertas lógicas son el corazón de la electrónica digital. Básicamente, todas las compuertas lógicas tienen una salida y dos entradas, algunas compuertas lógicas como la compuerta NOT o el inversor tienen solo una entrada y una salida. Las entradas de las compuertas lógicas están diseñadas para recibir solo datos binarios (bajo 0 o alto 1) al recibir la señal de voltaje.

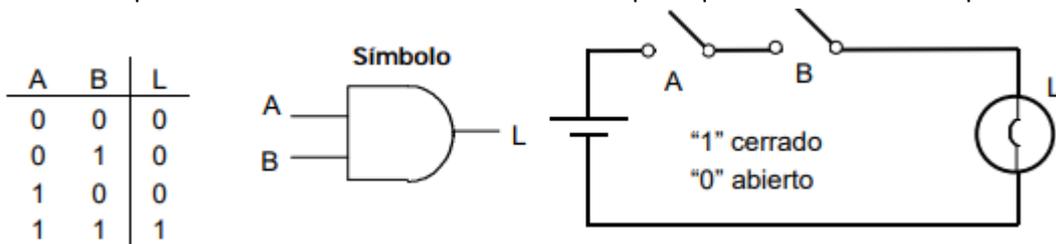
El nivel lógico en bajo representa cero volts y el nivel lógico en alto representa 3 o 5 volts.

Es posible conectar cualquier número de compuertas lógicas para diseñar un circuito digital requerido. Prácticamente, implementamos una gran cantidad de compuertas lógicas en circuitos integrados, mediante las cuales podemos guardar el espacio físico ocupado por éstas. También es posible realizar operaciones complicadas a altas velocidades mediante el uso de circuitos integrados (IC). Combinando compuertas lógicas, podemos diseñar muchos circuitos específicos, como flip flops, multiplexores, registros de desplazamiento, etc.

PUERTAS LÓGICAS ELEMENTALES

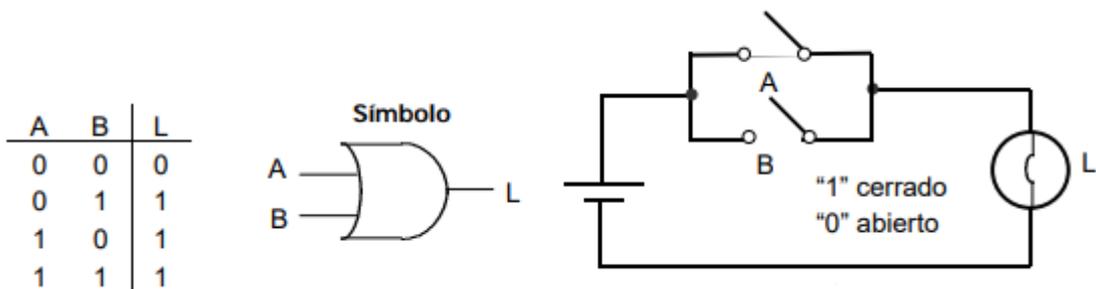
Una puerta lógica es un elemento que toma una o más señales binarias de entrada y produce una salida binaria función de estas entradas. Cada puerta lógica se representa mediante un símbolo lógico. Hay tres tipos elementales de puertas: AND, OR y NOT. A partir de ellas se pueden construir otras más complejas, como las puertas: NAND, NOR y XOR.

Puerta AND. – En la siguiente figura observaremos el equivalente a un circuito con dos conmutadores en serie. Es necesario que los dos conmutadores estén cerrados para que se encienda la lámpara



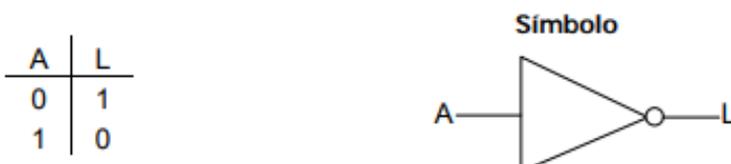
La relación es la siguiente: la lámpara se enciende sólo si el conmutador A y el conmutador B están a "1", es decir: $L = A \text{ (AND) } B$. Esta relación se conoce como AND.

Puerta OR. – Acá los conmutadores están en paralelo, se encenderá la lámpara si cualquiera de los dos conmutadores se cierra.

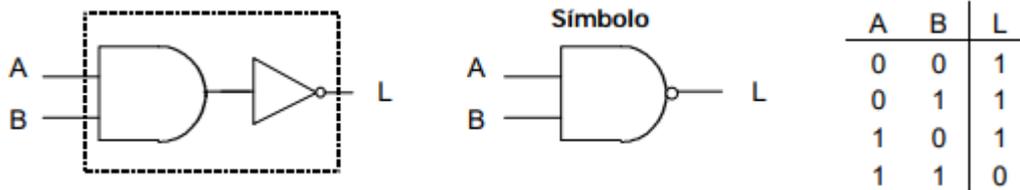


La salida de una puerta OR es verdadera ("1") si, y sólo si, al menos una de las entradas es verdadera. Esta relación corresponde a una suma lógica binaria: $L = A + B$.

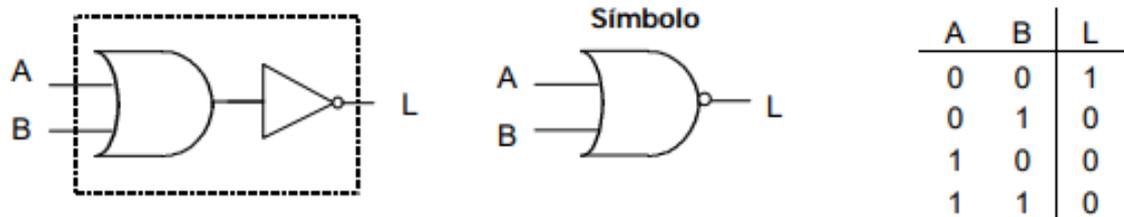
Puerta NOT. - La salida de una puerta NOT es siempre el complementario de la entrada, de tal manera que si la entrada es "0" la salida es "1" y viceversa. Se conoce también como INVERSOR y posee una única entrada.



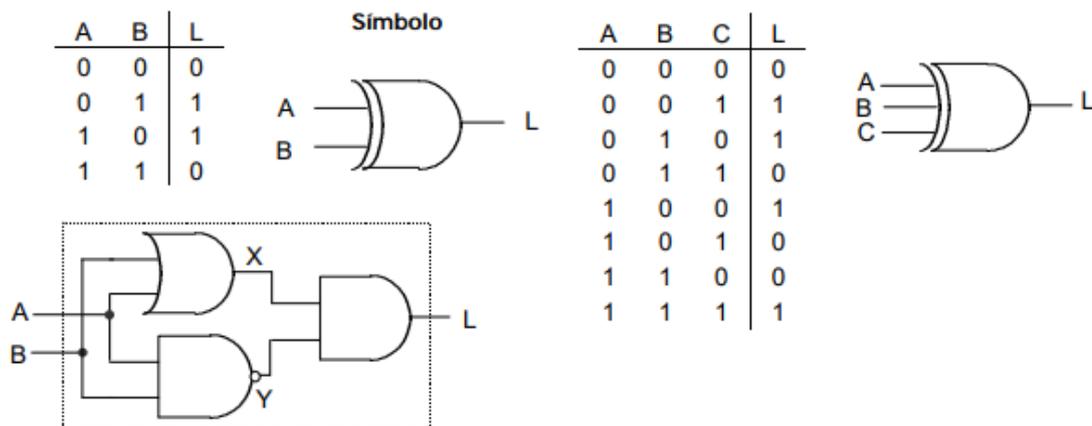
Puerta NAND. - Equivale a una puerta AND seguida de un INVERSOR. Su nombre viene de Not-AND. El símbolo lógico es una puerta AND con un círculo en la salida. La tabla de verdad es igual al de la puerta AND con el estado de salida negado. Una puerta NAND puede tener más de dos entradas.



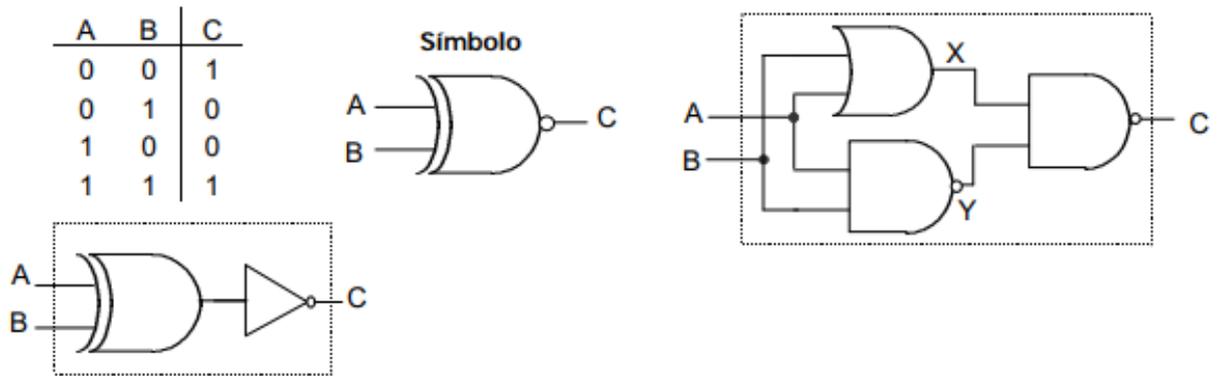
Puerta NOR. - Equivale a una puerta OR seguida de un INVERSOR. Su nombre viene de Not-OR. El símbolo lógico es una puerta OR con un círculo en la salida. La tabla de verdad es igual al de la puerta OR con el estado de salida negado. También puede tener más de dos entradas.



Puerta OR Exclusiva (XOR). - El circuito equivalente de la figura se deriva de considerar el funcionamiento de la puerta XOR como combinación de dos condiciones X e Y. X representa la condición de que cualquiera de las entradas: A o (OR) B sea "1", e Y la condición de que A y (AND) B no (NOT) sean "1" (NAND).



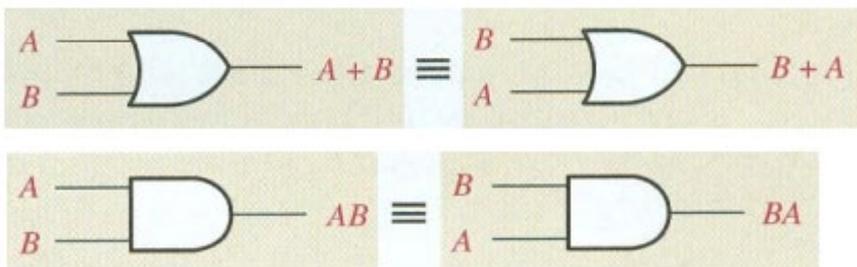
Puerta NOR Exclusiva. - Es la negación de la puerta OR exclusiva (puerta OR seguida de un INVERSOR).



Función	Símbolo	Notación	Tabla de verdad															
AND		$C = A \cdot B$	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>C</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	A	B	C	0	0	0	0	1	0	1	0	0	1	1	1
A	B	C																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
OR		$C = A + B$	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>C</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	A	B	C	0	0	0	0	1	1	1	0	1	1	1	1
A	B	C																
0	0	0																
0	1	1																
1	0	1																
1	1	1																
NOT		$B \uparrow \bar{A}$	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> </tr> </thead> <tbody> <tr><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td></tr> </tbody> </table>	A	B	0	1	1	0									
A	B																	
0	1																	
1	0																	
NAND		$C \uparrow \bar{A \cdot B}$	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>C</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	C	0	0	1	0	1	1	1	0	1	1	1	0
A	B	C																
0	0	1																
0	1	1																
1	0	1																
1	1	0																
NOR		$C \uparrow \overline{A \dot{G} B}$	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>C</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	C	0	0	1	0	1	0	1	0	0	1	1	0
A	B	C																
0	0	1																
0	1	0																
1	0	0																
1	1	0																
EXOR		$C \uparrow \bar{A} B \dot{G} A \bar{B}$ $C \uparrow A \bar{A} B$	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>C</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	C	0	0	0	0	1	1	1	0	1	1	1	0
A	B	C																
0	0	0																
0	1	1																
1	0	1																
1	1	0																
NOR exclusiva		$C \uparrow \bar{A} \cdot \bar{B} \dot{G} A \cdot B$ $C \uparrow \bar{A} \bar{A} B$	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>C</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	A	B	C	0	0	1	0	1	0	1	0	0	1	1	1
A	B	C																
0	0	1																
0	1	0																
1	0	0																
1	1	1																

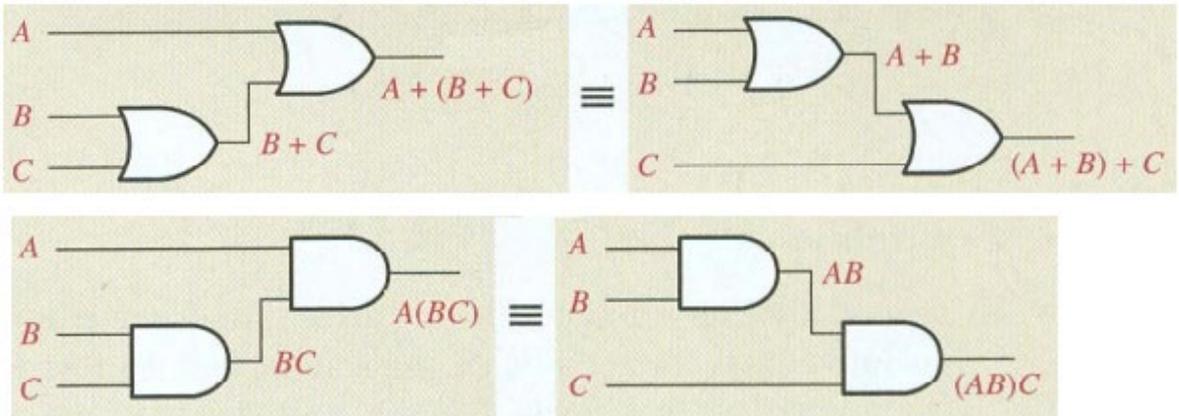
Propiedad conmutativa de la suma y del producto.

$$A + B = B + A \quad A \cdot B = B \cdot A$$



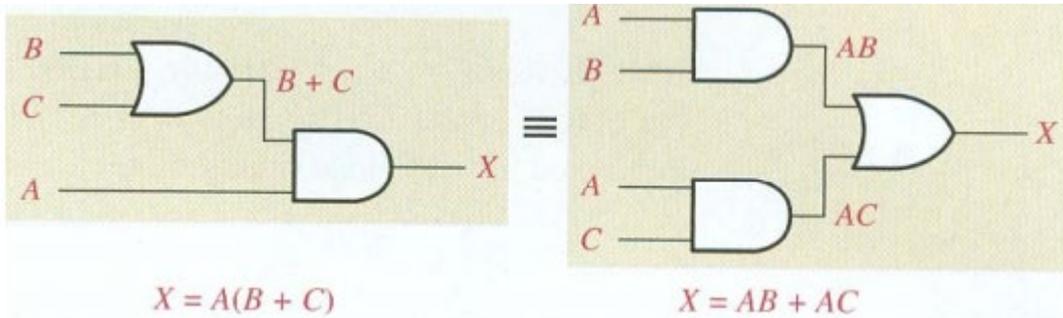
Propiedad Asociativa de la suma y producto.

$$A + (B + C) = (A + B) + C \quad A \cdot (B \cdot C) = (A \cdot B) \cdot C$$



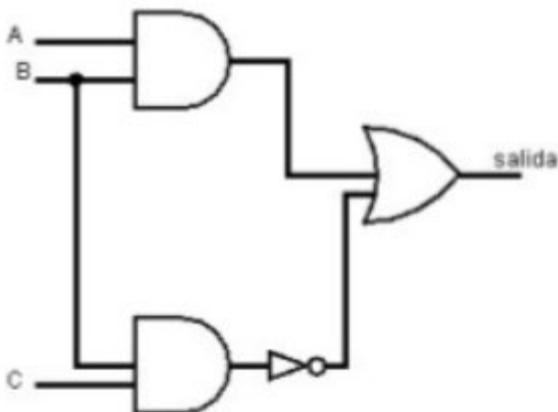
Propiedad Distributiva.

$$A(B + C) = AB + AC$$



EJERCICIO N° 1

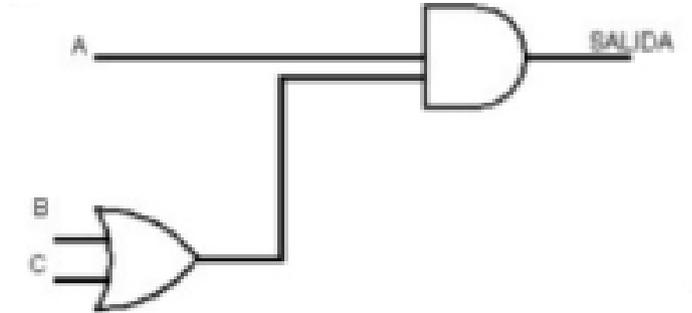
A partir del circuito lógico, determine su expresión lógica.





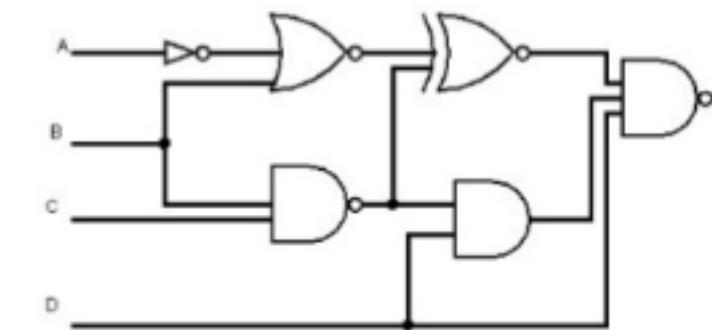
EJERCICIO N° 2

A partir del circuito lógico, determine su expresión lógica.



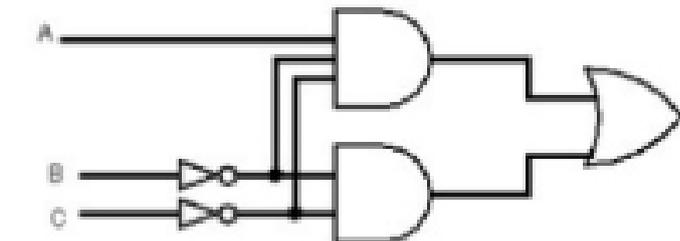
EJERCICIO N° 3

A partir del circuito lógico, determine su expresión lógica.



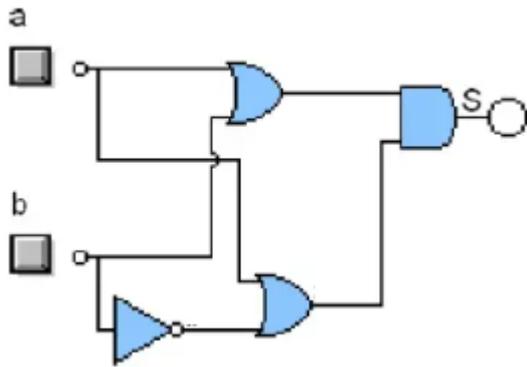
EJERCICIO N° 4

A partir del circuito lógico, determine su expresión lógica.

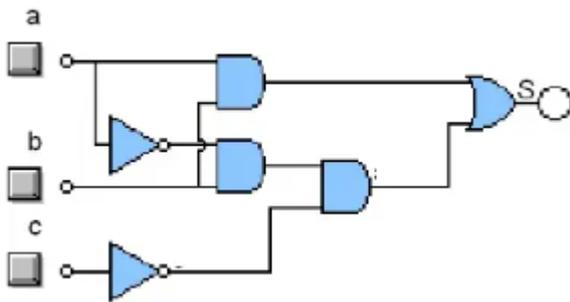


EJERCICIOS PROPUESTOS

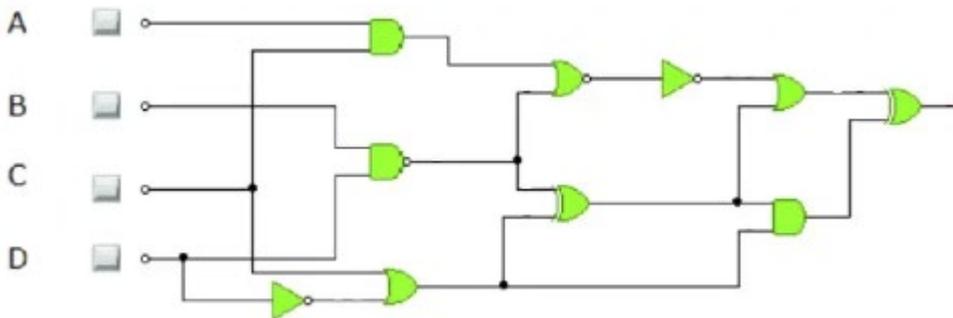
1. A partir del circuito lógico, determine su expresión lógica.



2. A partir del circuito lógico, determine su expresión lógica.



3. A partir del circuito lógico, determine su expresión lógica.





Segunda unidad

CIRCUITOS COMBINACIONALES Y SECUENCIALES

Resultado de aprendizaje de la unidad: Al finalizar la unidad, el estudiante será capaz de diseñar e implementar circuitos combinacionales y secuenciales en el laboratorio aplicados a la ingeniería.

SEMANA 05

CIRCUITOS COMBINACIONALES

Un circuito combinacional no tiene característica de memoria, por lo que su salida depende sólo del valor actual de sus entradas. En esta unidad continuaremos con nuestro estudio de los circuitos combinacionales. Para empezar, veremos más detalles sobre la simplificación de los circuitos lógicos. Analizaremos dos métodos: el primero utiliza los teoremas del álgebra booleana; el segundo utiliza una técnica de mapeo. Además, estudiaremos técnicas simples de diseño de circuitos lógicos combinacionales para satisfacer un conjunto dado de requerimientos.

FORMA DE SUMA DE PRODUCTOS

Los métodos de simplificación y diseño de circuitos lógicos que estudiaremos requieren que la expresión lógica se encuentre en forma de suma de productos (SOP). Algunos ejemplos de esta forma son:

1. $ABC + \overline{A}B\overline{C}$
2. $AB + \overline{A}B\overline{C} + \overline{C}D + D$
3. $\overline{A}B + \overline{C}D + EF + GK + H\overline{L}$

Cada una de estas expresiones de suma de productos consiste de dos o más términos AND (productos) a los que se les aplica la operación OR. Cada término AND consiste de una o más variables que aparecen de manera individual, ya sea en forma complementada o no complementada. Por ejemplo, en la expresión de suma de productos $ABC + \overline{A}B\overline{C}$ el primer producto AND contiene las variables A, B y C en su forma no complementada (no invertida). El segundo término AND contiene a A y C en su forma complementada (invertida). En una expresión de suma de productos, un signo de inversión no puede cubrir más de una variable en un término (por ejemplo, no podemos tener ABC o $R\overline{ST}$).

PRODUCTO DE LAS SUMAS

Algunas veces se utiliza otra forma general para las expresiones lógicas en el diseño de circuitos lógicos. A esta forma se le llama producto de las sumas (POS) y consiste de dos o más términos OR (sumas) a los que se les aplica una operación AND. Cada término OR consiste de una o más variables en su forma complementada o no complementada. He aquí algunas expresiones de producto de sumas:



1. $(A + \bar{B} + C)(A + C)$
2. $(A + \bar{B})(\bar{C} + D)F$
3. $(A + C)(B + \bar{D})(\bar{B} + C)(A + \bar{D} + \bar{E})$

Los métodos de simplificación y diseño de circuitos que utilizaremos se basan en la forma de suma de productos (SOP), por lo que no veremos muchos ejemplos con la forma de producto de sumas (POS). No obstante, de vez en cuando se presentará esta forma para algunos circuitos lógicos que tengan una cierta estructura.

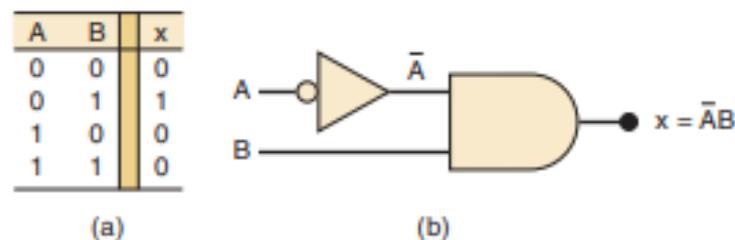
1. ¿Cuál de las siguientes expresiones se encuentra en la forma SOP?

- (a) $AB CD E$
- (b) $AB(C D)$
- (c) $(A B)(C D F)$
- (d) $MN PQ$

DISEÑO DE CIRCUITOS LÓGICOS COMBINACIONALES

Un circuito combinacional es un circuito digital cuyas salidas, en un instante determinado y sin considerar los tiempos de propagación de las compuertas, son función, exclusivamente, de la “combinación” de valores binarios de las entradas del circuito en ese mismo instante.

Cuando se da el nivel de salida deseado de un circuito lógico para todas las posibles condiciones de entrada, los resultados pueden mostrarse de manera conveniente en una tabla de verdad. La expresión booleana para el circuito requerido puede entonces derivarse de la tabla de verdad. Por ejemplo, considere la figura (A), en donde se muestra la tabla de verdad para un circuito que tiene dos entradas A y B, y la salida x. La tabla muestra que la salida x estará en el nivel 1 sólo para el caso en el que $A = 0$ y $B = 1$. Ahora lo que resta es determinar qué circuito lógico producirá esta operación deseada. Debería ser evidente que una de las posibles soluciones es la que se muestra en la figura (b). Aquí se utiliza una compuerta AND con las entradas A y B, de manera que $x = \bar{A}B$. Es obvio que x será 1 sólo si ambas entradas de la compuerta AND son 1, a saber, $\bar{A} = 1$ (lo cual significa que $A = 0$) y $B = 1$. Para todos los demás valores de A y B, la salida x será 0



AGRUPAMIENTO

MÉTODO DE MAPAS DE KARNAUGH

El mapa de Karnaugh (mapa K) es una herramienta gráfica que se utiliza para simplificar una ecuación lógica o convertir una tabla de verdad en su correspondiente circuito lógico mediante un proceso simple y ordenado. Aunque un mapa K puede usarse para problemas en los que se involucre cualquier número de variables de entrada, su utilidad práctica está limitada a cinco o seis variables. Los siguientes problemas



estarán limitados a un máximo de cuatro entradas, ya que los problemas con cinco o más entradas son demasiado complicados y se resuelven mejor mediante el uso de un programa de computadora.

REGLAS PARA EL USO DE MAPAS DE KARNAUGH

1. Los lazos de minterms (minitérminos) o maxterms (maxitérminos) son con base en la potencia del sistema binario.
2. Los lazos van a ser horizontales y verticales; los diagonales no están permitidos. Aunque si están permitidos los verticales y horizontales que lleguen al final de la fila o la columna, y vuelvan a enlazarse otra vez al inicio, o viceversa.
3. En un lazo las variables que cambien se deben eliminar. Las variables que no cambien se deben representar en dicho lazo. Estas variables serán positivas o negativas, positivas si dicho lazo que no cambia es un 1, negativas si es 0.
4. Hacer la menor cantidad de lazos o grupos con la mayor cantidad de maxterms y minterms. Estos lazos solo pueden estar formados por potencias de 2, por lo tanto, los grupos serán de 2^1 o $2^2 \dots 2^n$, mientras 2^n sea más pequeño que el número total de posiciones en la tabla.

MÉTODO DE REDUCCIÓN DE MAPAS DE KARNAUGH

El Álgebra de Boole, resuelve problemas que dependiendo del número de términos que tenía la función canónica, siendo el número de compuertas lógicas utilizadas igual al número de términos obtenidos MÁS UNO; por lo tanto, los circuitos obtenidos son de dos niveles de conmutación con un tiempo mínimo de retardo, pero que de ninguna manera es el más sencillo ni el más económico.

MAPAS DE KARNAUGH DE 2 VARIABLES

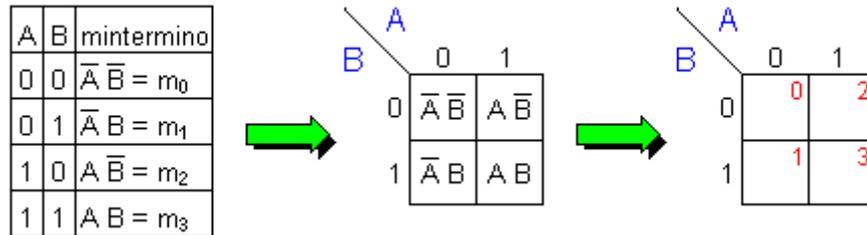
Sea f una función de 2 variables $f(A,B)$

Para elaborar el mapa de Karnaugh tendremos $2^2 = 4$ combinaciones.

En la figura se muestra la tabla de verdad con la lista de los minterms y el lugar que ocupa cada uno de ellos en un mapa.

Una manera mas sencilla de representar el mintermino en la casilla correspondiente es señalando su valor decimal.

Por ejemplo la combinación $A=1$ y $B=1$ es el termino AB cuyo valor binario es 11 y que convertido a decimal da 3. (Mintermino m_3).

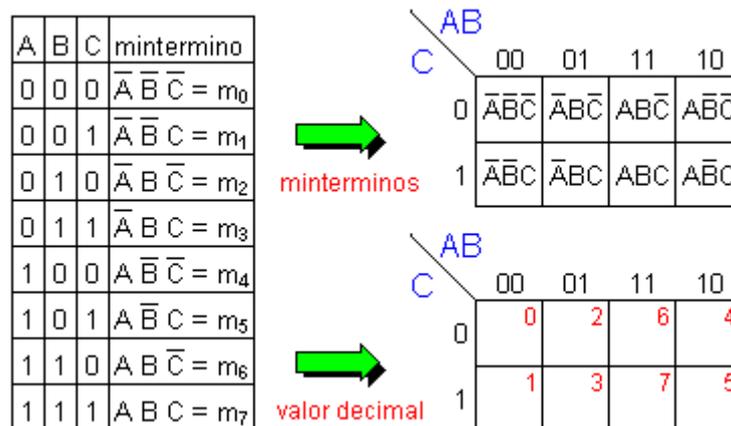


MAPAS DE KARNAUGH DE 3 VARIABLES

Sea f una función de 3 variables: $f(A,B,C)$

Para elaborar el mapa de Karnaugh tendremos $2^3 = 8$ combinaciones. Al igual que antes cada casilla del mapa corresponde a un mintermino de la tabla de verdad.

Es importante colocar las variables en el orden indicado de mas significativo a menos significativo (A, B, C), de otra forma el valor decimal de las casilla sería diferente.



SIMPLIFICAR LOS SIGUIENTES CIRCUITOS POR EL MAPA DE KARNAUGH

EJERCICIO N° 1

- Un contactor R para el accionamiento de un motor eléctrico, está gobernado por la acción combinada de tres finales de carrera A, B y C. Para que el motor pueda funcionar, dichos finales de carrera deben reunir las siguientes condiciones: 1º) A accionado, B y C en reposo. 3º) C accionado, A y B en reposo. 2º) B y C accionados, A en reposo. 4º) A y C accionados, B en reposo. Diseñar el circuito mínimo de puertas lógicas que cumple con dichas condiciones.

SOLUCION:
TABLA DE VERDAD

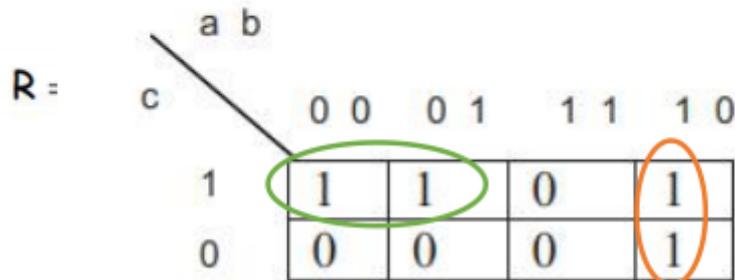


c	b	a	R
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

La forma Canonica:

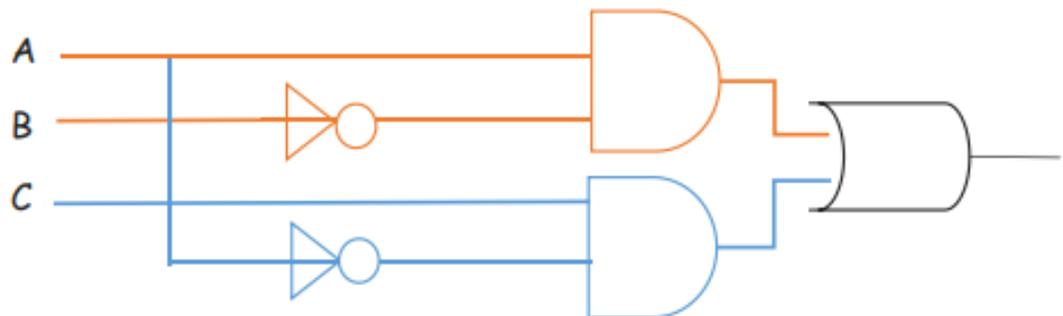
$$R = a \cdot \bar{b} \cdot \bar{c} + \bar{a} \cdot \bar{b} \cdot c + a \cdot \bar{b} \cdot c + \bar{a} \cdot b \cdot c$$

Vamos a reducir este circuito mediante el mapa de Karnaugh



$$R = \bar{A}C + AB$$

CIRCUITO LOGICO



EJERCICIO Nº 2

Imagina que tienes que diseñar una puerta electrónica para un garaje, de forma que solo debe abrirse cuando se pulse una determinada combinación de botones (A, B y C), según las condiciones indicadas.



Diseña el circuito lógico que permita la apertura de la puerta del garaje, empleando las puertas lógicas que consideres oportuno.

SOLUCIÓN:

Condiciones de apertura:

1) C pulsado, A y B en reposo. 2) A, B y C pulsados.

Tabla de verdad

c	b	a	R
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

La forma canónica

$$S = \bar{a} \cdot \bar{b} \cdot c + a \cdot b \cdot c$$

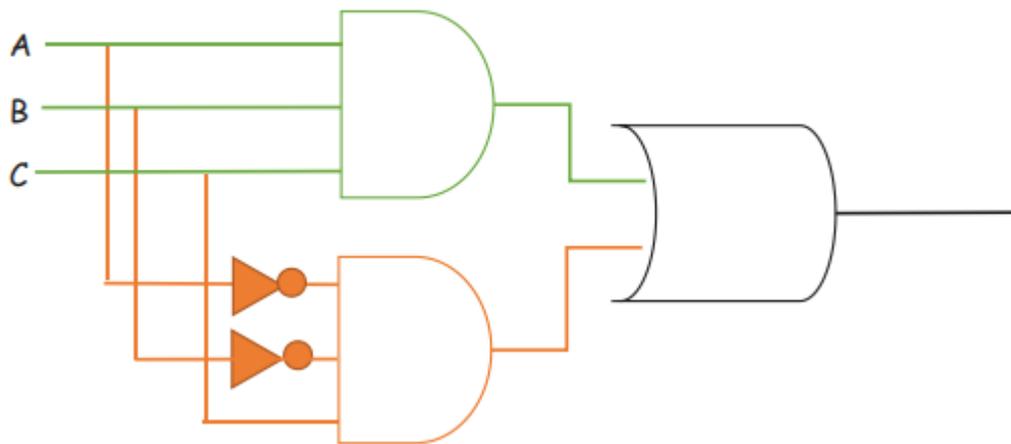
Vamos a reducir este circuito mediante el mapa de Karnaugh

		AB			
		00	01	11	10
C	1	1	0	1	0
	0	0	0	0	0

$$S = \overline{ABC} + ABC$$



CIRCUITO LOGICO



EJERCICIO PROPUESTO

1. Simplificar el circuito a través del mapa de Karnaugh:

$$f = \bar{a} \cdot b \cdot c + a \cdot \bar{b} \cdot c + a \cdot b \cdot \bar{c} + a \cdot b \cdot c,$$

2. Simplificar la función Booleana expresada en la siguiente tabla de verdad por medio del método del mapa de Karnaugh.

x	y	z	S
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

$$S = x'y'z + x'yz + xy'z' + xy'z + xyz$$

$$S(x,y,z) = \sum (1,3,4,5,7)$$

x \ yz	00	01	11	10
0	0	1	1	0
1	1	1	1	0

Mapa de Karnaugh

3. Simplificar la función Booleana expresada en la siguiente tabla de verdad por medio del método del mapa de Karnaugh.



TABLA DE VERDAD (a)		TABLA DE VERDAD (b)	
a b c	f ₁	a b c	f ₁
0 0 0	1	0 0 0	1
0 0 1	0	0 0 1	1
0 1 0	0	0 1 0	0
0 1 1	0	0 1 1	0
1 0 0	1	1 0 0	1
1 0 1	1	1 0 1	1
1 1 0	0	1 1 0	1
1 1 1	0	1 1 1	1

4. Simplificar la siguiente expresión:

$$f = a \cdot b \cdot c + \bar{a} \cdot \bar{b} \cdot \bar{c} + a \cdot b \cdot \bar{c} + a \cdot \bar{b} \cdot c,$$

SEMANA 06

PRACTICA DE CIRCUITOS COMBINACIONALES

TEMA: CIRCUITOS COMBINACIONALES.

OBJETIVOS:

- Diseñar e implementar el siguiente circuito combinacional.
- Conocer las funciones principales de las compuertas lógicas.
- Aprender a manejar correctamente los circuitos integrados mediante el uso del manual de semiconductores.

MARCO TEORICO:

MATERIALES:

- Compuertas lógicas: AND, NOT, OR
- Resistencias de 330 Ω
- Fuente de cc regulable
- 1 Protoboard
- 4 Diodos LED
- Cables de conexión

ANALISIS:

Diseñar e implementar en circuito combinacional que realice lo siguiente:

El circuito deberá encender y apagar cuatro luces L (4, 3, 2, 1), según el valor presente en las entradas E (4, 3, 2, 1). Las luces que se encenderán representaran el complemento a dos de las entradas



SEMANA 07

FLIP - FLOP

En esta práctica se corroboró los estados permitidos y no permitidos para un flip flop R-S con compuertas NAND y compuertas NOR. Para esto se necesitó de los integrados 7404, 7408, 7402, 7400 los cuales nos sirvieron para poder esquematizar el circuito característico de los flip flop R-S y verificar lo que nos dice la teoría, también se hizo uso de una fuente regulada a 5V aproximadamente, debido a que los integrados que trabajamos son TTL y éstos pues trabajan a 5V. Al final de la práctica, se pudo comprobar lo establecido teóricamente para los diferentes estados de entrada 0 o 1.

OBJETIVOS

- Presentar el funcionamiento de los circuitos secuenciales llamados flip-flops, capaces de memorizar un evento de entrada.
- Presentar nuevos tipos de flip-flops que precisan de una señal de sincronismo adicional para la activación y desactivación de su salida.

MARCO TEÓRICO:

- Flip-flops Asíncronos R-S:
 - Los flip-flops asíncronos tipo R-S, constituyen el circuito secuencial más simple que existe. Las salidas no sólo dependen del estado actual de las entradas, sino que también depende de su último estado. Dispone de dos entradas S (set) y R (reset). La primera (S) cuando se activa, coloca la salida del flip-flop en 1. La entrada R cuando se activa, coloca la salida del flip-flop en 0. Se trata pues de la célula elemental de memoria. Basta con activar momentáneamente una de las dos entradas, para actuar sobre la salida. Se puede dar una situación de "indeterminación" cuando ambas entradas son activas simultáneamente.

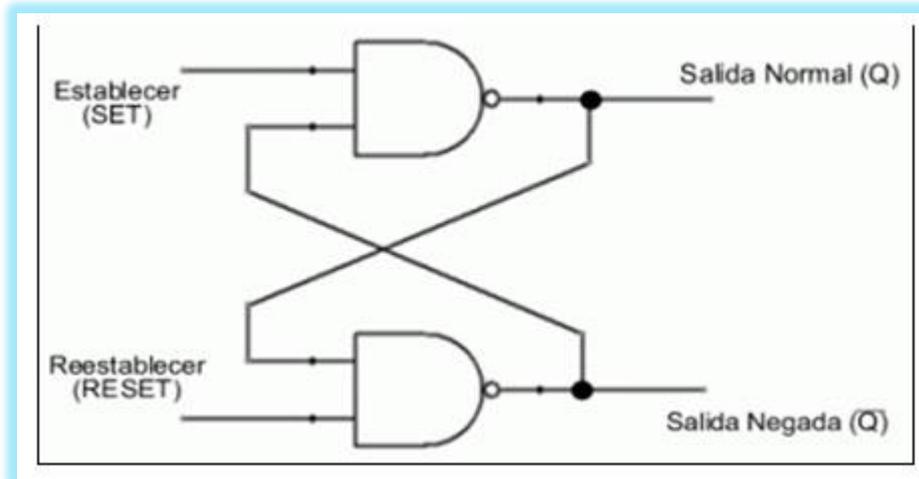


Fig.1

Representación de un flip-flop asincrónico

- Flip-flops sincrónicos:
 - Los flip-flops sincrónicos son circuitos, en los que además de las señales de entrada(S y R) existe una tercera llamada “señal de reloj” (CLK). Cuando se quiere poner la salida del flip-flop en 1, no basta con activar la señal de entrada S, sino que además la señal de reloj debe estar activada. De igual forma, para colocar la salida a 0, es necesario activar tanto la entrada R como la de reloj.
 - Cuando no hay señal de entrada ni tampoco de reloj, se considera que el circuito está en reposo; en esta condición, la salida del flip-flop conserva su último valor. La condición de indeterminación se produce con las tres entradas están simultáneamente activadas.

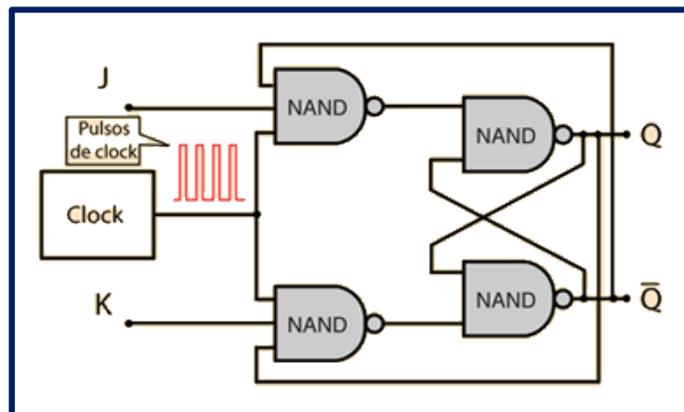
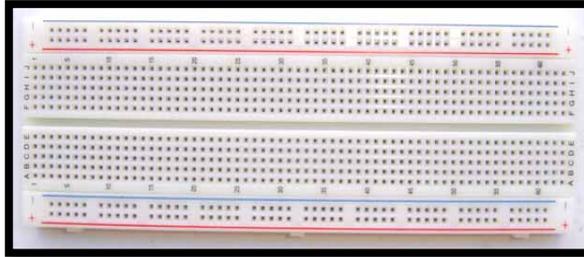


Fig.2 Representación de un flip-flop sincrónico

MATERIALES E INSTRUMENTOS:



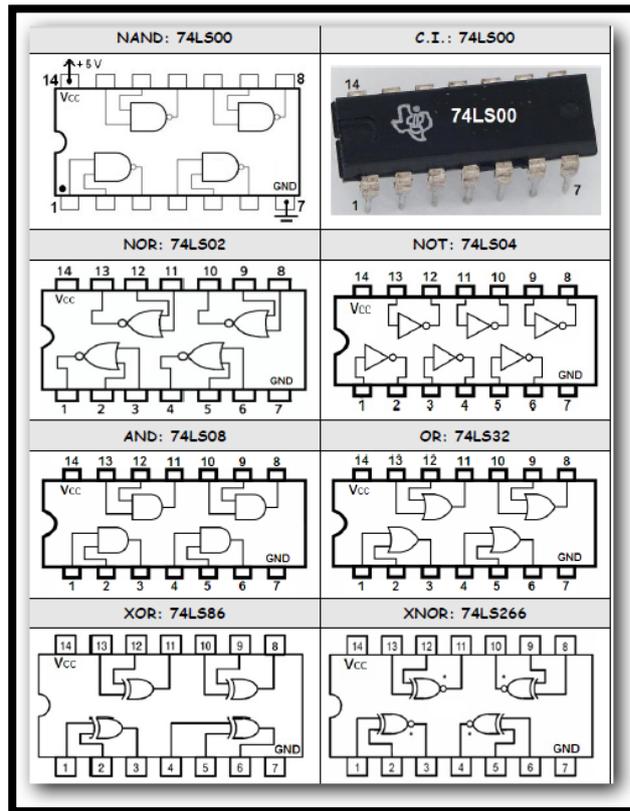
- Protoboard



- Fuente regulada a 5V (precisión de 0.1V)



- Circuitos integrados TTL: 7404,7408,7402,7400



- Cables de conexión.



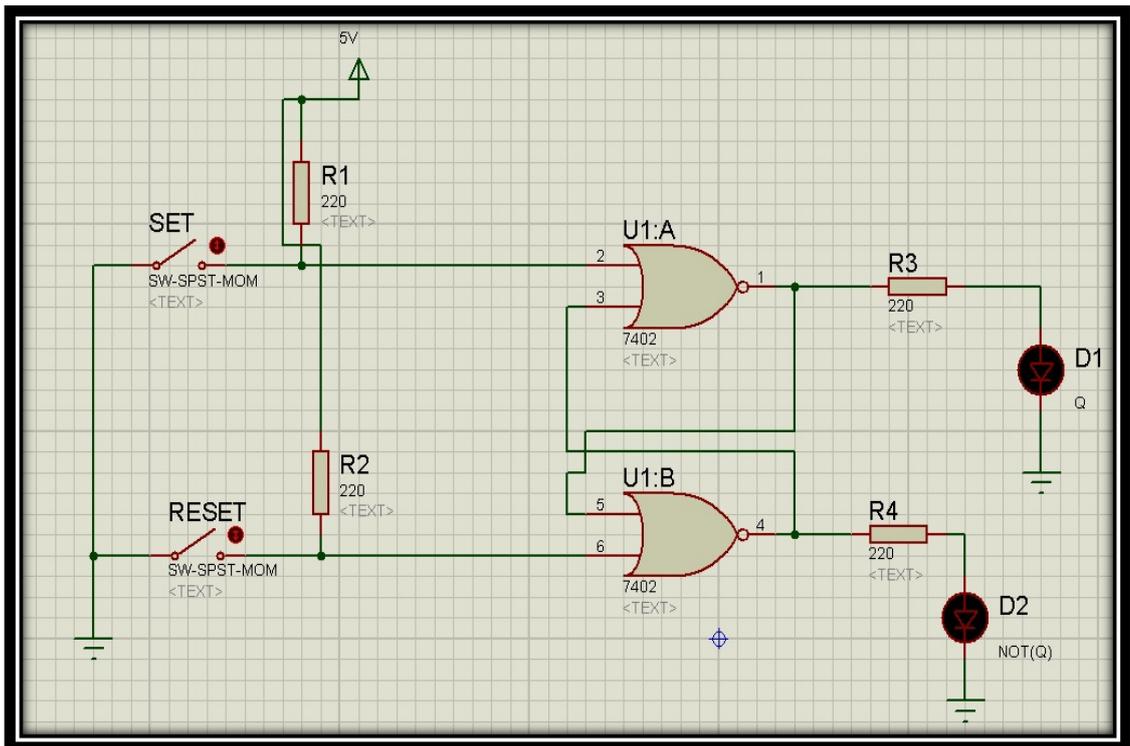
- Leds y resistencias.



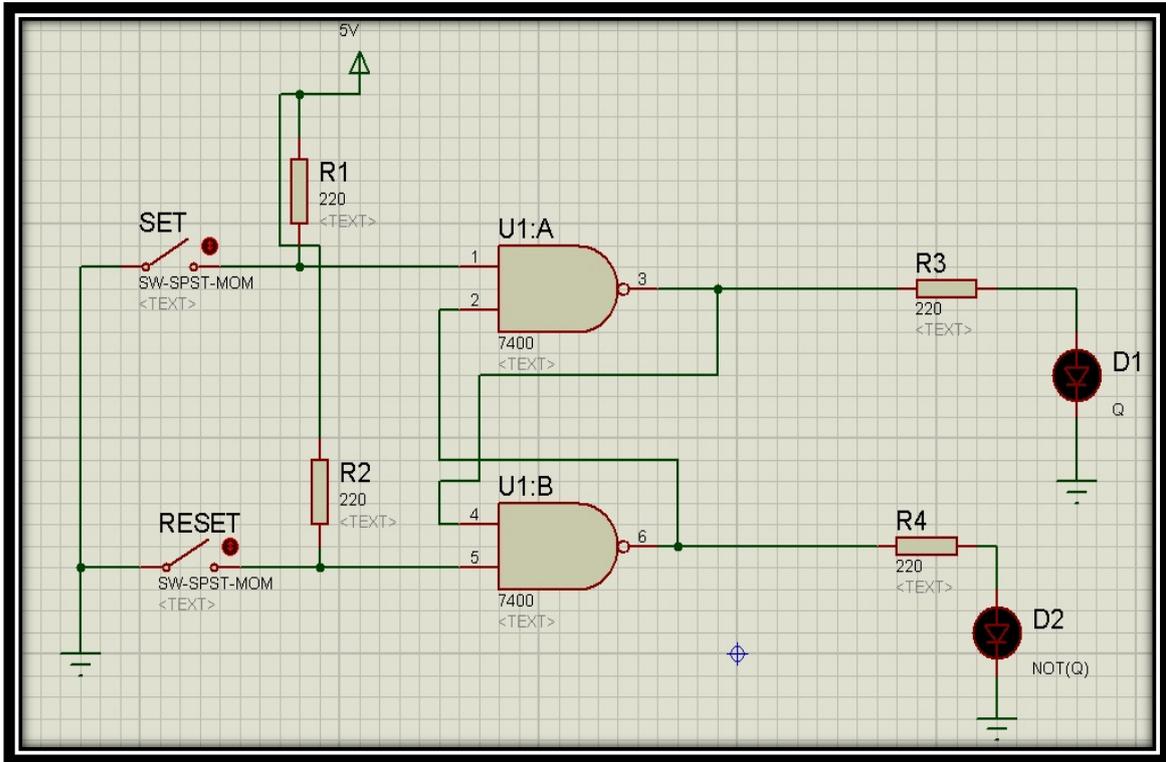
- Multímetro (precisión de 0.1)

ESQUEMA EXPERIMENTAL:

- Montaje 1:

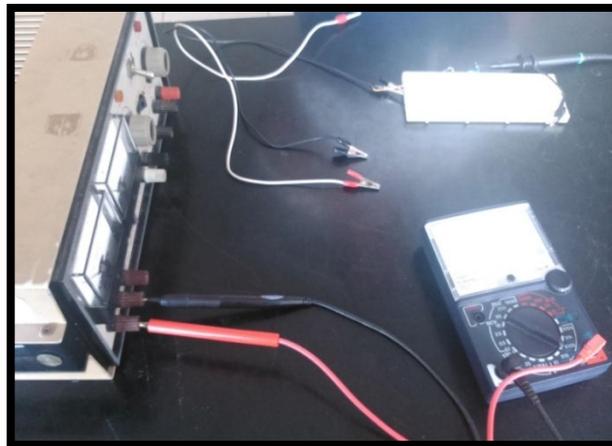


- Montaje 2:



PROCEDIMIENTO EXPERIMENTAL:

- Para cada caso, se monta el circuito del esquema experimental en la protoboard; los cuales se muestran el paso numero 5.
- Se conecta la fuente y haciendo uso del multímetro se regula la salida de la fuente a 5V y se conecta los polos positivos y negativos a la protoboard.
- Se comienza a cambiar los datos de entradas de SET y RESET por 0 o 1 según sea el caso.
- Si el LED se enciende nos dirá que la salida (Q) es 1, y si está apagado la salida será obviamente 0 y cuando ambas entradas se encuentren en 1, ocurrirá el caso de indeterminación.



RESULTADOS:



Se pudo verificar para ambos casos la siguiente tabla:

SET	RESET	SALIDA(Q)
0	0	ESTADO ANTERIOR
0	1	1
1	0	0
1	1	INDETERMINADO

CONCLUSIONES:

- Se comprobó los valores de las salidas según la teoría establecida.
- Se pudo verificar el estado de indeterminación cuando SET y RESET son 1.

REFERENCIA BIBLIOGRÁFICAS:

- Sistemas digitales-Tocci 8va edición.
- Fundamentos de Sistemas Digitales -Floyd

SEMANA 08

EVALUACION DEL EXAMEN PARCIAL



Tercera unidad

CONTADORES, REGISTROS Y CIRCUITOS MSI

Resultado de aprendizaje de la unidad: Al finalizar la unidad, el estudiante será capaz de diseñar e implementar circuitos con contadores, registros y circuitos lógicos MSI en el laboratorio aplicados a la ingeniería.

SEMANA 09

Diseño de un contador síncrono ascendente/descendente con dos controles (“x”, “y”)

OBJETIVO GENERAL:

- Diseñar e implementar un contador síncrono ascendente/descendente con dos controles (“x”, “y”)

OBJETIVOS ESPECÍFICOS:

- Investigar el funcionamiento de los circuitos integrados a utilizarse en la práctica.
- Conocer la función del flip- flop.
- Observar que cada uno de los integrados funcionen correctamente cumpliendo su funcionalidad guiándose en el datasheet.
- Tomar las respectivas fotografías de los dos circuitos implementados.

MATERIALES Y EQUIPOS:

EQUIPOS

- Protoboard
- Fuente de 5 V.
- Alicata

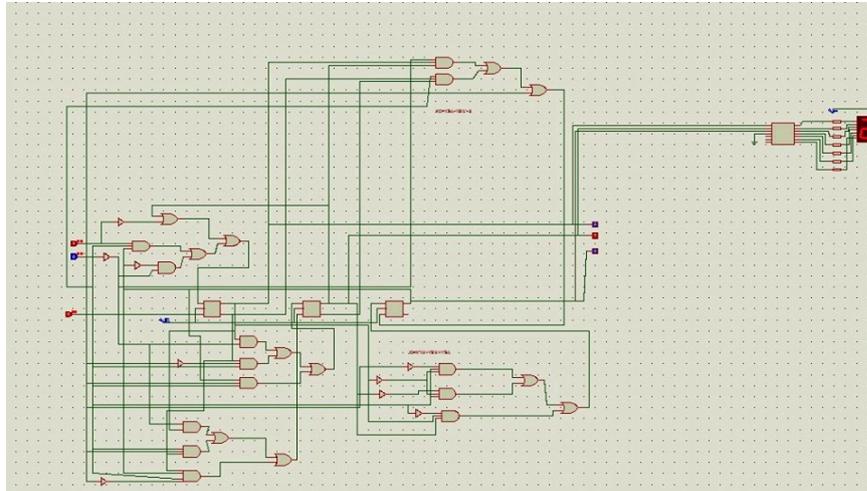
MATERIALES

- 3 resistencias de 220 ohmios
- 1 Circuito Integrado 7421
- 1 Circuito Integrado 7404
- 2 Circuito Integrado 7408
- 4 Circuito Integrado 7411
- 4 Circuito Integrado 7432
- 2 Circuito Integrado 7473
- 3 diodos leds
- D-switch



- Cables

DIAGRAMAS Y ESQUEMAS



Esquema

		ESTADO ACTUAL			ESTADO SIGUIENTE								
X	Y	C	B	A	C	B	A	JC	KC	JB	KB	JA	KA
0	0	0	0	0	X	X	X	X	X	X	X	X	X
0	0	0	0	1	X	X	X	X	X	X	X	X	X
0	0	0	1	0	0	1	1	0	X	X	0	1	X
0	0	0	1	1	1	0	0	1	X	X	1	X	1
0	0	1	0	0	1	0	1	X	0	0	X	1	X
0	0	1	0	1	1	1	0	X	0	1	X	X	1
0	0	1	1	0	1	1	1	X	0	X	0	1	X
0	0	1	1	1	0	0	0	X	1	X	1	X	1
0	1	0	0	0	X	X	X	X	X	X	X	X	X
0	1	0	0	1	X	X	X	X	X	X	X	X	X
0	1	0	1	0	1	1	1	1	X	X	0	1	X
0	1	0	1	1	0	1	0	0	X	X	0	X	1
0	1	1	0	0	0	1	1	X	1	1	X	1	X



0	1	1	0	1	1	0	0	X	0	0	X	X	1
0	1	1	1	0	1	0	1	X	0	X	1	1	X
0	1	1	1	1	1	1	0	X	0	X	0	X	1
1	0	0	0	0	0	0	1	0	X	0	X	1	X
1	0	0	0	1	0	0	0	0	X	1	X	X	1
1	0	0	1	0	0	1	1	0	X	X	0	1	X
1	0	0	1	1	0	0	0	1	X	X	X	1	X
1	0	1	0	0	1	0	0	X	1	0	X	X	X
1	0	1	0	1	0	X	X	X	X	X	X	X	X
1	0	1	1	0	1	X	X	X	X	X	X	X	X
1	0	1	1	1	1	1	0	0	1	X	X	0	X
1	1	0	0	0	0	0	0	0	X	0	X	0	X
1	1	0	1	0	0	0	1	0	0	X	1	X	1
1	1	0	1	1	0	0	0	1	0	0	X	0	X
1	1	0	1	1	0	1	0	0	0	0	X	1	X
1	1	1	0	0	1	0	1	1	X	1	X	1	X
1	1	1	0	1	1	X	X	X	X	X	X	X	X
1	1	1	1	0	1	X	X	X	X	X	X	X	X
1	1	1	1	1	1	X	X	X	X	X	X	X	X



		X _Y C							
B _A		000	001	011	010	110	111	101	100
	00	X	X	X	X	1	X	X	
	01	X	X	X	X		X	X	
	11	1	X	X			X	X	1
	10		X	X	1		X	X	

$$J_C = X'YA' + YB'A' + Y'BA$$

		X _Y C							
B _A		000	001	011	010	110	111	101	100
	00	X		1	X	X	1	1	X
	01	X			X	X	X	X	X
	11	X	1		X	X	X	X	X
	10	X			X	X	X	X	X

$$K_C = Y'BA + YB'A' + X$$

		X _Y C							
B _A		000	001	011	010	110	111	101	100
	00	X		1	X		1		
	01	X	1		X		X	X	1
	11	X	X	X	X	X	X	X	X
	10	X	X	X	X	X	X	X	X

$$J_B = Y'A + X'YA' + XYC$$

		X _Y C							
B _A		000	001	011	010	110	111	101	100
	00	X	X	X	X	X	X	X	X
	01	X	X	X	X	X	X	X	X
	11	1	1				X	X	1
	10			1		1	X	X	

$$K_B = Y'A + X'YCA' + XYA'$$

		X _Y C							
B _A		0	1	3	2				
		000	001	011	010	110	111	101	100
	00	X	1	1	X		1		1
	01	X	X	X	X	X	X	X	X
	11	X	X	X	X	X	X	X	X

$$J_A$$

$$J_A = X' + B + XYC + Y'C'$$

		X _Y C							
B _A		000	001	011	010	110	111	101	100
	00	X	X	X	X	X	X	X	X
	01	X	1	1	X	1	X	X	1
	11	1	1	1	1	1	X	X	X
	10	X	X	X	X	X	X	X	X

$$K_A$$

$$K_A = 1$$

RESULTADOS ESPERADOS:

- El resultado que esperamos de nuestro circuito es obtener un contador síncrono ascendente/descendente.
- Cuando las entradas "X" y "Y" están desactivadas tiene que realizar un cuento del 0 al 7 ascendentemente.
- Cuando la entrada "X" esta activada tiene que realizar un conteo ascendente del 0 al 4.
- Cuando la entrada "Y" esta activada tiene que realizar un conteo descendente del 7 al 2.
- Cuando las dos entradas "X" y "Y" están activadas va a realizar un conteo descendente del 4 al 0.

PROCEDIMIENTO:

- Establecemos nuestra maquina secuencial partiendo del análisis de la tabla de excitación del flip-flop JK.
- Después obtenemos las tablas de verdad con los estados actuales y siguientes, posteriormente empleamos los mapas K cuya función es la obtención de las ecuaciones simplificadas.
- Luego de obtener dichas ecuaciones procedemos a diseñar previamente nuestro circuito.
- Para comprobar su funcionamiento hacemos la simulación correspondiente en el Proteus
- Una vez simulado como punto final se procede a la implementación de nuestro circuito en la Protoboard.

CONCLUSIONES:

- Se pudo concluir que mientras más compuertas básicas utilizemos existen más tiempos de retrasos.
- Concluimos que las fallas que tuvo nuestro circuito fueron causadas por la conexión del timer a una fuente distinta del circuito.
- Determinamos que para su funcionamiento correcto del circuito se debe conectar el extremo negativo del timer a tierra del circuito para que este timer tenga efecto en este circuito.



RECOMENDACIONES:

- Ser lo más preciso y prácticos al momento de conectar los cables entre los integrados y los leds, para no cometer errores y que el diseño de dicho circuito salgan como se ha planeado durante el laboratorio.
- De la misma manera se debe tener cuidado al utilizar los integrados, puesto que cada uno realiza funciones diferentes en la cual se necesita tener en cuenta su numeración y sus características principales.
- Es muy importante tomar muy en cuenta la numeración y la distribución de los elementos que en dicha práctica se utilizó, siendo muy indispensable que la numeración sea correcta para implementar correctamente el circuito.
- Antes de implementar los circuitos electrónicos se debe observar los respectivos datasheet de cada integrado a utilizarse, para no cometer errores durante las conexiones en la Protoboard.

SEMANA 10

CONTADORES SINCRONOS

CIRCUITOS CONTADORES SINCRONOS

OBJETIVO

El objetivo de esta práctica es estudiar el funcionamiento de los contadores síncronos construidos a partir de biestables, y aprender cómo se pueden generar contadores de cualquier módulo. Se estudiará el funcionamiento del decodificador BCD a 7 segmentos, y se apreciará la dificultad de un montaje digital complejo en una placa de pruebas.

INSTRUMENTOS Y MATERIALES

- Placa de pruebas
- Placa con contador síncrono ascendente/descendente con reset síncrono construido a partir de biestables tipo D
- Decodificador BCD a 7 segmentos gracias al chip 74HC47
- Display de 7 segmentos de ánodo común
- Puertas lógicas 7400, 7402, 7408, 7432 y 7486.
- Fuente de alimentación
- Generador de señal

PROCEDIMIENTO

CONTADOR DE MÓDULO 16

Montar el contador de 4 bits en la placa de pruebas. Para visualizar el funcionamiento del circuito con el osciloscopio, será necesario usar una frecuencia de reloj elevada, del orden de 1MHz. Medir los retrasos de algunos biestables respecto a la señal de reloj. Se recuerda que todas las entradas de cualquier circuito digital deben conectarse a un valor lógico, no pudiendo dejarse al aire.



Representar en el osciloscopio las formas de las ondas obtenidas en los bits de salida del contador, y medir los retrasos que se producen entre la señal de reloj y los estados de los biestables (ver pregunta 1 de la memoria a entregar). Probar el funcionamiento del contador en modo de cuenta creciente y decreciente cambiando los valores de las señales SUBE y BAJA. El esquemático y el PCB de la placa del contador de cuatro bits que hay que alimentar se muestran en la Figura 1a y Figura 1b respectivamente. Nota: El reset es activo a nivel bajo.

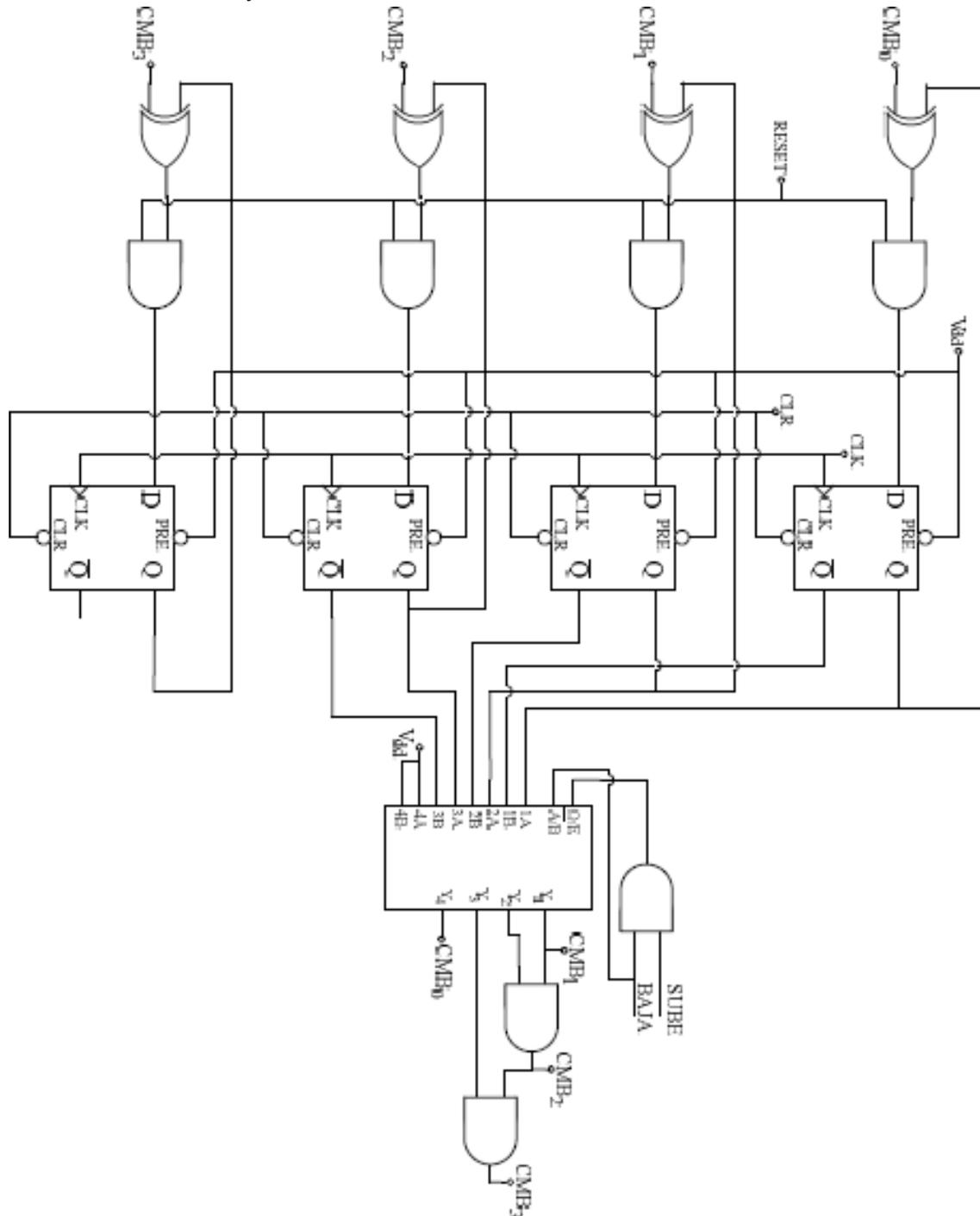


Figura 1a. Esquemático del circuito contador síncrono de 4 bits

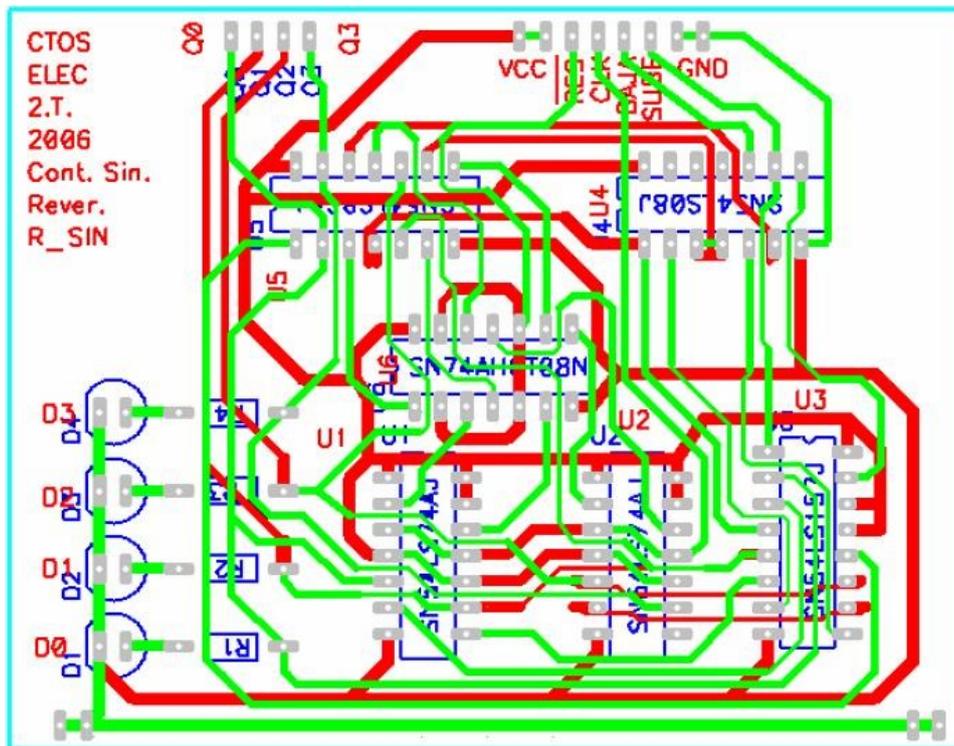


Figura 1b. PCB de la placa que contiene un contador síncrono de 4 bits

CONTADOR DE MÓDULO 10

Montar el circuito lógico necesario para convertir el contador módulo 16 en uno módulo 10. Para ello, se dispone de puertas lógicas estándar de dos entradas tipo AND, OR, NAND, etc.

CONEXIÓN DEL DISPLAY DE 7 SEGMENTOS

El objetivo de este apartado es conectar el decodificador y el display para visualizar la cuenta tal como se muestra en la Figura 2. Para ello, cambiar la frecuencia de reloj ajustándola a una frecuencia muy baja (1 ó 2 Hz).

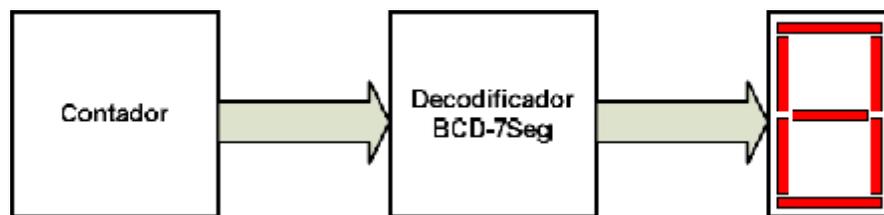


Figura 2. Esquema de conexionado del contador, el decodificador BCD- 7 segmentos y el display de visualización

El display no es más que un conjunto de LEDs (Light emitter diode), en nuestro caso con el ánodo común. Hay que colocar una serie de resistencias entre el decodificador y el display que tienen como misión regular la intensidad que circula por los diodos. Para realizar este montaje, se dispone de una pequeña placa con el display ya montado con las resistencias conectadas. En esta placa están accesibles los 8 terminales del

display, junto con el terminal común (ánodo), según se muestra en la Figura 3. Las resistencias usadas vienen empaquetadas en formato DIP (Dual-In-line-Package), conectadas en línea.

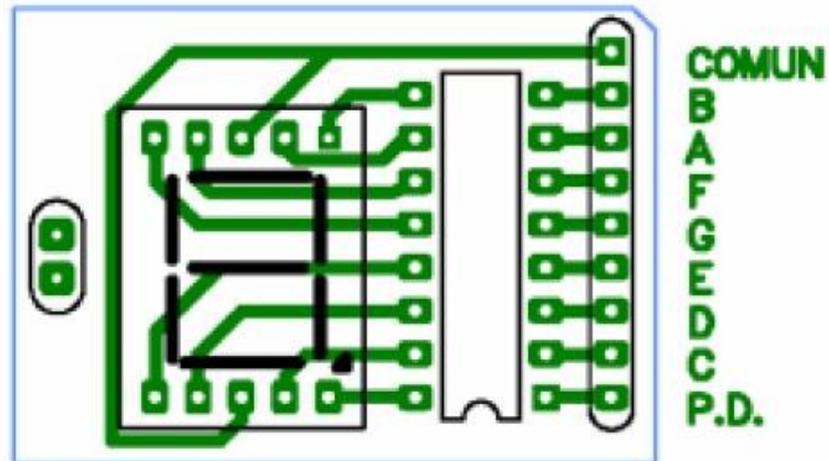
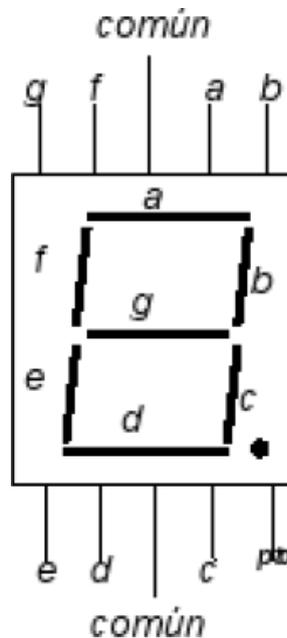


Figura 3. PCB de la pequeña placa que contiene el display y las resistencias limitadoras de corriente

Por su parte, el display de 7 segmentos tiene 10 pines, de los cuales dos son el común, y los otros 8 corresponden a los 7 segmentos y al punto decimal, distribuidos tal y como se muestran en la Figura 4.

Figura 4. Esquema de conexiones del display de ánodo común



Se ofrece, como documentación adicional, el pin-out y la tabla de verdad del decodificador BCD- 7 segmentos 74LS47 en la Figura 5 y Figura 6 respectivamente.

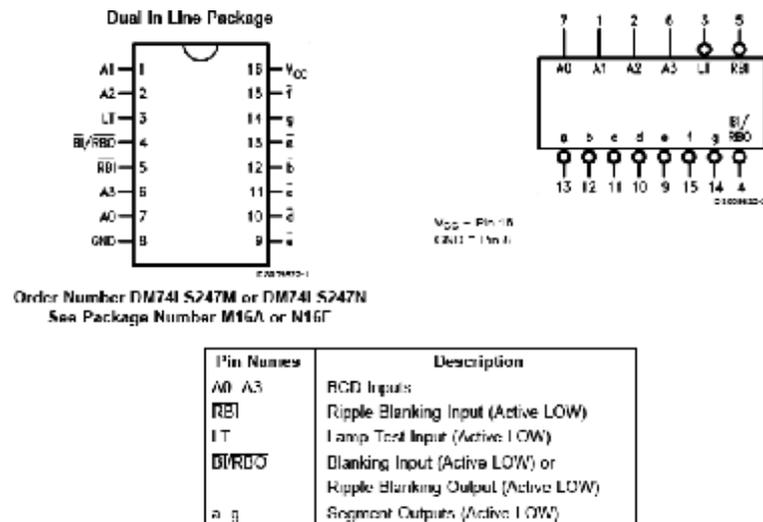


Figura 5. Pin-out del decodificador BCD- 7 segmentos 74LS47

DM74LS47

Decimal or Function	Inputs							Outputs							Note
	\overline{LT}	\overline{RBI}	A3	A2	A1	A0	$\overline{BI/RBO}$	a	b	c	d	e	f	g	
0	H	H	L	L	L	L	H	L	L	L	L	L	L	H	(Note 2)
1	H	X	L	L	L	H	H	H	L	L	H	H	H	H	(Note 2)
2	H	X	L	L	H	L	H	L	L	H	L	L	H	L	
3	H	X	L	L	H	H	H	L	L	L	L	H	H	L	
4	H	X	L	H	L	L	H	H	L	L	H	H	L	L	
5	H	X	L	H	L	H	H	L	H	L	L	H	L	L	
6	H	X	L	H	H	L	H	H	H	L	L	L	L	L	
7	H	X	L	H	H	H	H	L	L	L	H	H	H	H	
8	H	X	H	L	L	L	H	L	L	L	L	L	L	L	
9	H	X	H	L	L	H	H	L	L	L	H	H	L	L	
10	H	X	H	L	H	L	H	H	H	H	L	L	H	L	
11	H	X	H	L	H	H	H	H	H	L	L	H	H	L	
12	H	X	H	H	L	L	H	H	L	H	H	H	L	L	
13	H	X	H	H	L	H	H	L	H	H	L	H	L	L	
14	H	X	H	H	H	L	H	H	H	H	L	L	L	L	
15	H	X	H	H	H	H	H	H	H	H	H	H	H	H	
\overline{BI}	X	X	X	X	X	X	L	H	H	H	H	H	H	H	(Note 3)
\overline{RBI}	H	L	L	L	L	L	L	H	H	H	H	H	H	H	(Note 4)
\overline{LT}	L	X	X	X	X	X	H	L	L	L	L	L	L	L	(Note 5)

Note 2: $\overline{BI/RBO}$ is wire-AND logic serving as blanking input (\overline{BI}) and/or ripple-blanking output (\overline{RBO}). The blanking out (\overline{BI}) must be open or held at a HIGH level when output functions 0 through 15 are desired, and ripple-blanking input (\overline{RBI}) must be open or at a HIGH level if blanking or a decimal 0 is not desired. X = input may be HIGH or LOW.

Note 3: When a LOW level is applied to the blanking input (forced condition) all segment outputs go to a HIGH level regardless of the state of any other input condition.

Note 4: When ripple-blanking input (\overline{RBI}) and inputs A0, A1, A2 and A3 are LOW level, with the lamp test input at HIGH level, all segment outputs go to a HIGH level and the ripple-blanking output (\overline{RBO}) goes to a LOW level (response condition).

Note 5: When the blanking input/ripple-blanking output ($\overline{BI/RBO}$) is OPEN or held at a HIGH level, and a LOW level is applied to lamp test input, all segment outputs go to a LOW level.

SEMANA 11

CONTADORES ASINCRONOS

OBJETIVO

el estudiante implementa circuitos contadores aplicando sus características, utilizando CI con y software de simulación con precisión.

INSTRUMENTOS Y MATERIALES

- Kit de herramientas,
- Timer 555 (y sus accesorios: Ra = 47 K Ohms, Rb = 47 K Ohms ,C = 10 uF) 02 7493 (contador decadas)
- 7447 (decoder BCD-7 segmentos)
- 02 display de 7 segmentos de ánodo común 14 resistencias de 330 ohms o 1K Ohm

CONTADORES DE SECUENCIA TRUNCADA

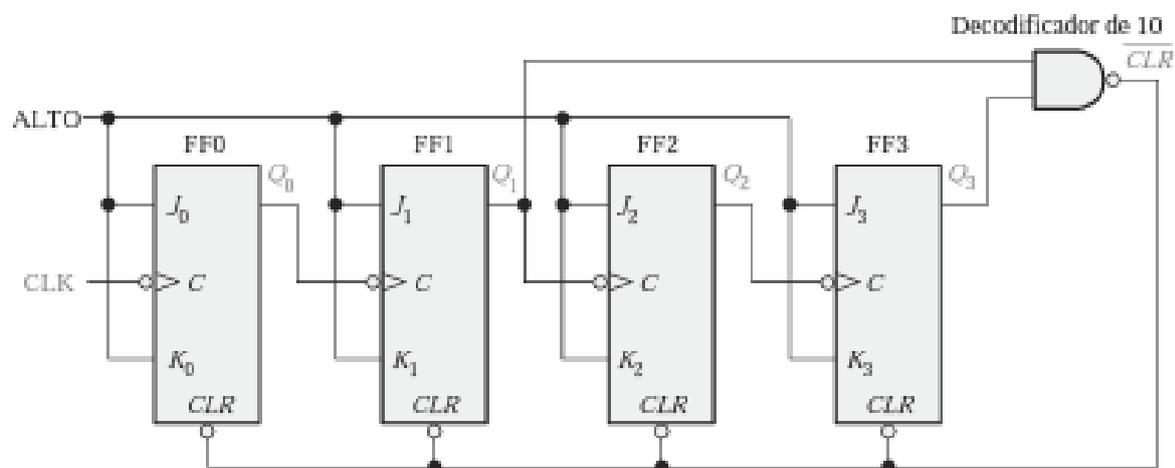
El modulo máximo (número máximos de estados del contador), de un contador es 2^n donde n es el número de flip-flops del contador. Se puede modificar el modulo del contador para que sea menor que su módulo máximo. La secuencia resultante es denominada secuencia truncada.

Una forma de modificar la secuencia de un contador es decodificar el valor máximo de estados deseado a través de una puerta NAND y conectar su salida a las entradas de RESET de los Flip-flops lo que hará que la secuencia de conteo regrese a cero y comience nuevamente.

CONTADOR DE DECADA

PRIMERO

Observar el circuito mostrado



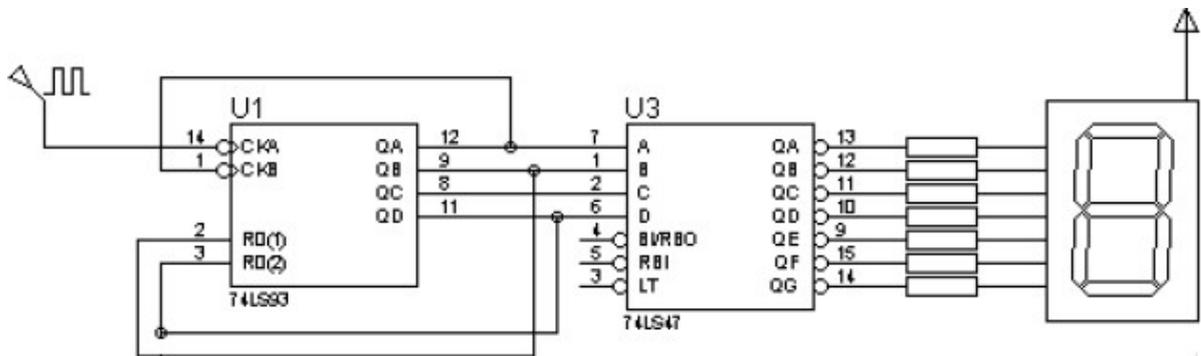


Sin considerar la puerta NAND en el circuito indicar:

- Modulo del contador:
- Secuencia de conteo natural:
- Ahora considerando la puerta NAND, analiza el circuito cuando el contador está en el estado 10 es decir $Q_3=1$ $Q_2=0$ $Q_1=1$ $Q_0=0$ y determina:
- Salida de la puerta NAND:
- Estado del contador:
- Modulo del contador:

SEGUNDO

Verifica los resultados mediante la simulación e implementación del contador década mediante el circuito integrado 7493 mostrado.



Determina la secuencia de conteo del contador

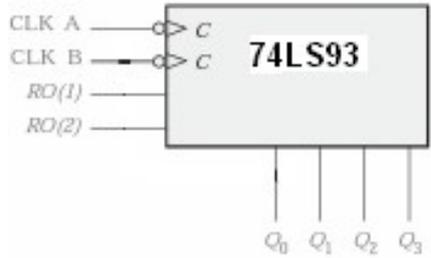
Q3	Q2	Q1	Q0



CONTADOR MODULO 6

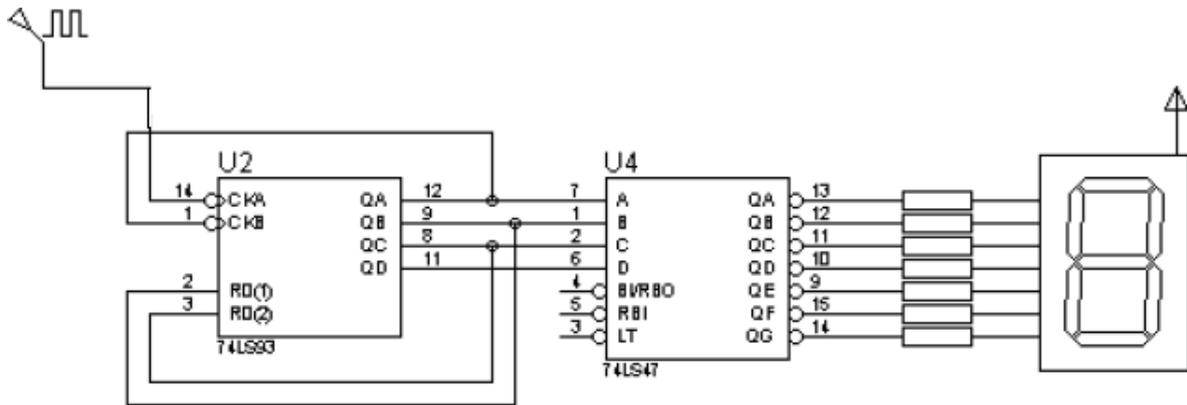
PRIMERO

Grafica las conexiones en el integrado 7493 para obtener un contador Modulo 6.



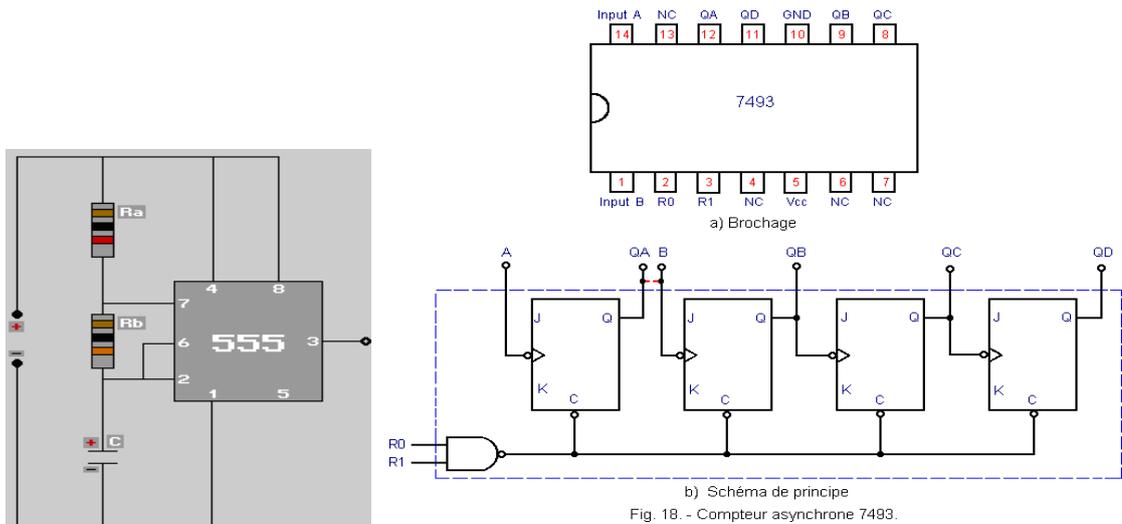
SEGUNDO

Verifica los resultados mediante la simulación e implementación del circuito mediante el circuito integrado 7493.



Determina la secuencia de conteo del contador

Q3	Q2	Q1	Q0



Para $R_a = 47 \text{ K Ohms}$, $R_b = 47 \text{ K Ohms}$, $C = 10 \text{ uF}$, la frecuencia de la señal de clock será 1 Hz.

SEMANA 12

REGISTROS DE CORRIMIENTO DIGITALES INTEGRADOS

OBJETIVO

Se comprobará el funcionamiento de los registros de corrimiento, usándolos como contadores digitales tipo anillo, ver cómo funciona un registro de corrimiento de entrada serie y salida paralelo. En esta práctica se deberá poner especial cuidado en la graficación de las señales digitales que se tienen en los circuitos a tratar, teniendo siempre en consideración, que las señales deseadas a observar serán siempre más de dos y en el osciloscopio solo podemos ver máximo dos señales al mismo tiempo.

INSTRUMENTOS Y MATERIALES

- Osciloscopio de doble canal, Generador de señales, Multímetro, Fuente de voltaje, cables coaxiales para el osciloscopio (RG59, perfectamente conectorizados), cables caimán-caimán y banana-caimán (perfectamente conectorizados).
- Un C.I. 74LS04
- Un C.I. 74LS02
- Un C.I. 74178 ó 74LS178
- Un C.I. 74LS164 ó 74164
- Una resistencia de 330 Ohms, 1/4 W
- Un interruptor un polo dos tiros (se puede simular con alambres)

- Un interruptor tipo push-button (se puede simular con alambres)

ANALISIS PREVIO

- Investigar la función de cada uno de los pines del registro de corrimiento 74178
- Para el circuito de la figura P12.1, realizar el diagrama de tiempos para comprobar que es un contador tipo anillo, determinado cuales son los estados por los que transita esta contador, así como el módulo del mismo
- Para el circuito de la figura P12.3, realizar el diagrama de tiempos para comprobar que se trata de un contador tipo Johnson, determinando su estados de conteo, así como el módulo de este contador.
- Investigar la función de cada uno de los pines del registro de corrimiento 74LS164, así como el tipo de este circuito

PROCEDIMIENTO

CONTADOR DE ANILLO:

1. Armar el circuito de la figura (Contador de anillo con registros de corrimiento). Poner el interruptor en la posición 2, para permitir que se habilite el estado de carga paralelo y empleando el generador de señales, aplicar una onda cuadrada de 0-5V a una frecuencia muy baja (menos de 1 Hz) en la entrada de RELOJ. Observar el estado en que se ponen las salidas QA-QD con la primera bajada del reloj. Cambiar ahora la posición del interruptor a el punto 3 y subir la frecuencia del generador de señales a aproximadamente 1 KHz. Con la ayuda del OSCILOSCOPIO dibujar las formas de onda de entrada RELOJ y SHIFT, así como de la salida (QA, QB, QC y QD). Dibujar los resultados en la figura P12.2. Sugerencia: Empleando el osciloscopio con doble canal, ver en el canal 1 el RELOJ y en el 2 la salida QA, dibujar estos resultados. Después dejar en el canal 1 la señal QA y en el 2 ir poniendo alternativamente QB, QC y QD.

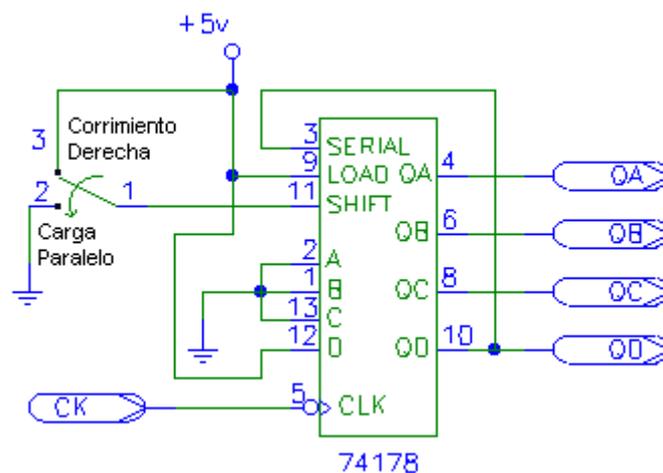
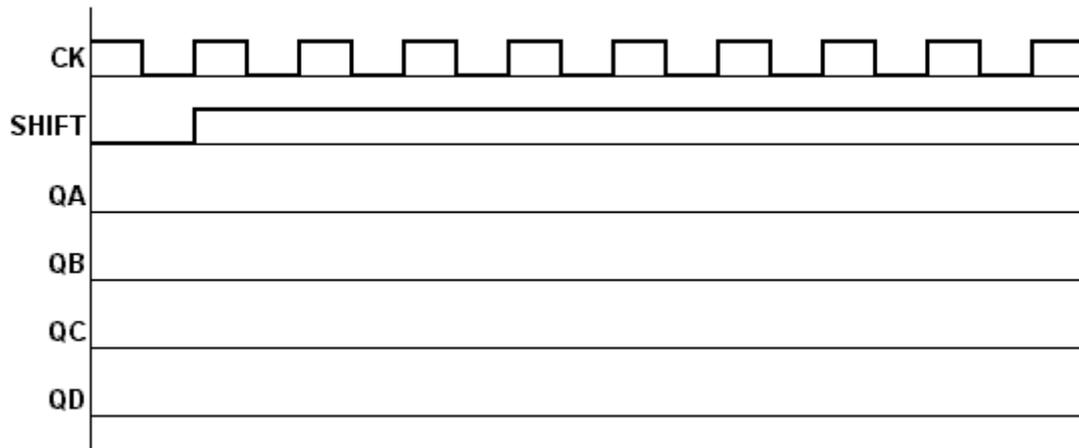


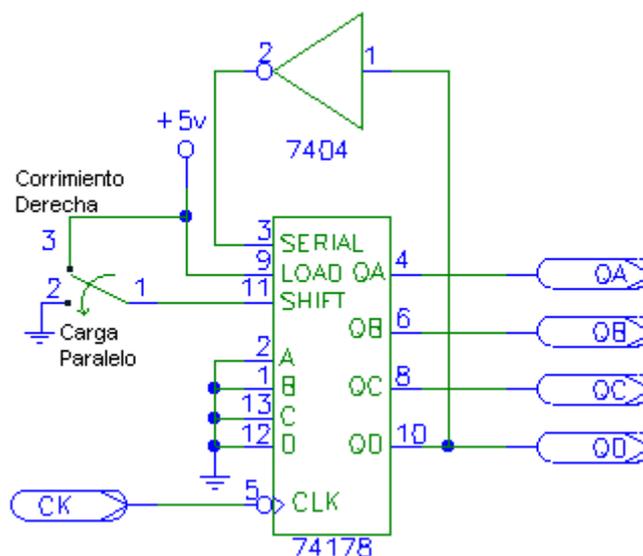
FIGURA 11.1



11.2 GRAFICAS DEL CONTADOR DE ANILLO

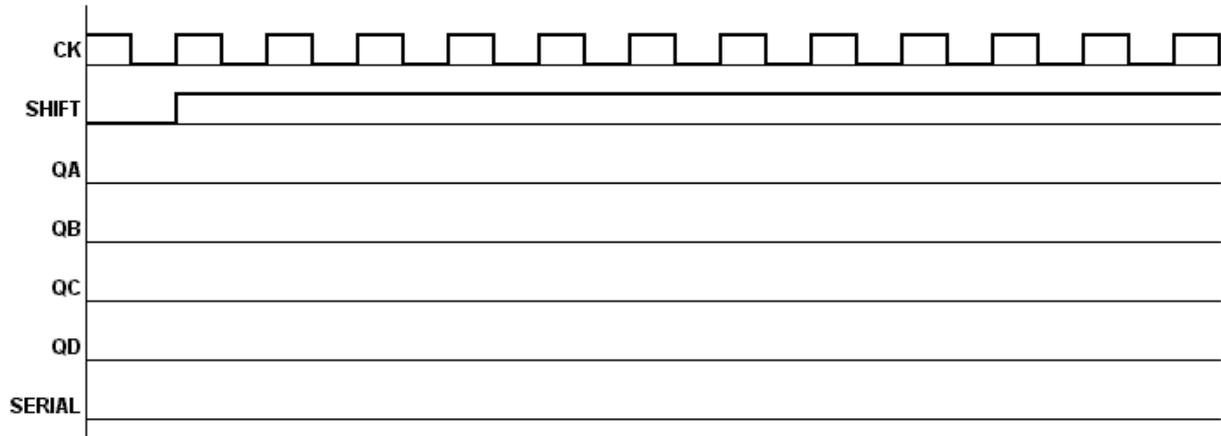
CONTADOR JOHNSON:

Armar el circuito de la figura (Contador Johnson con registro de corrimiento). Colocar el interruptor en la posición 2, con lo que se habilitará el estado de carga paralelo en el registro de corrimiento, y como antes debe aplicarse una señal cuadrada de 0-5 V a la entrada de RELOJ, con una frecuencia muy baja (menos de 1 Hz), obteniéndola del generador de señales. Encontrar el estado en que se ponen las salidas cuando ocurra la primera bajada de dicho reloj. Subir la frecuencia del generador a 1 KHz y cambiar el interruptor a la posición 3 habilitando ahora el estado de corrimiento a la derecha. Con la ayuda del OSCILOSCOPIO dibujar las formas de onda de entrada RELOJ y SHIFT, así como de la salida (QA, QB, QC, QD y SERIAL). Dibujar los resultados en la figura P12.4. Sugerencia: Empleando el osciloscopio con doble canal, ver en el canal 1 el RELOJ y en el 2 la salida QA, dibujar estos resultados. Después dejar en el canal 1 la señal QA y en el 2 ir poniendo alternativamente QB, QC, QD y SERIAL.





11.3 CONTADOR DE JOHNSON



11.4 GRAFICAS DEL CONTADOR JOHNSON

REGISTRO DE CORRIMIENTO SERIE-PARALELO:

Armar el circuito de la figura P12.5 (Registro de corrimiento Serie-Paralelo). Aplicar pulsos de reloj por medio del generador de señales, de 0-5 V y de una frecuencia igual a 1 KHz. Inmediatamente presionar el boton de RESET y sin soltarlo, anotar el estado de las salidas QA a QH. Soltar ahora el interruptor de RESET y en la figura P12.6, graficar las salidas QA a QH. Como en los casos anteriores se sugiere el usar el Osciloscopio de doble canal y poner en el canal 1 el RELOJ y en el 2, la salida QA; dibujar estos resultados. Cambiar ahora el canal 1 a la señal QA y en el 2 poner la señal QB; graficar resultados. Dejar en el canal 1 la señal QA y alternativamente en el canal 2 ir poniendo las señales restantes por medir, i.e. QC, QD, QE, QF, QG y QH.

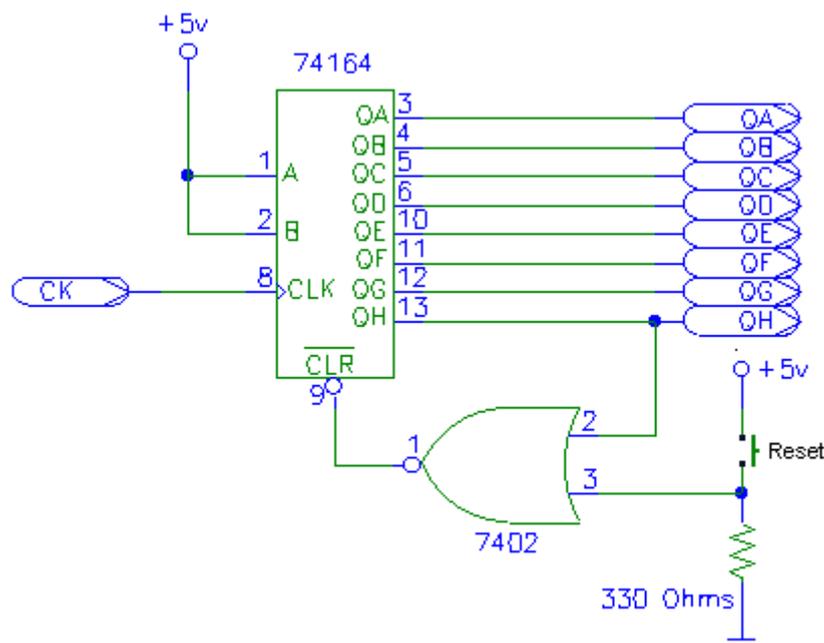
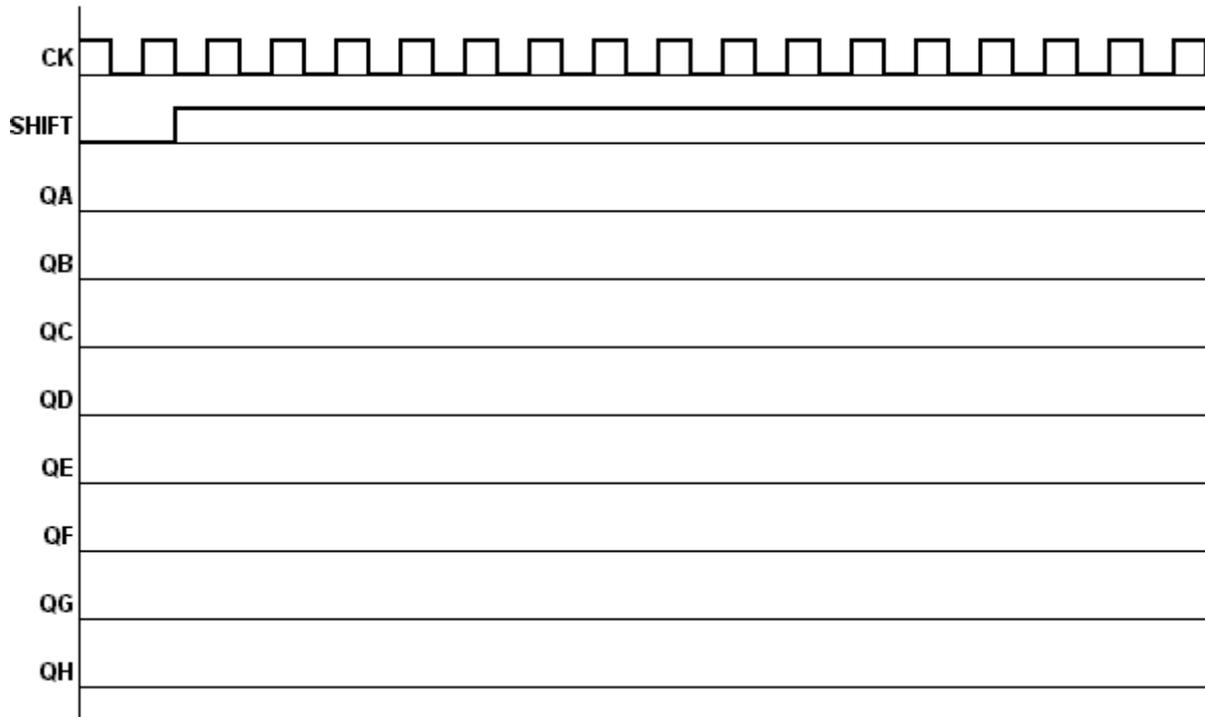




FIGURA 11.5



11.6 GRAFICAS DEL REGISTRO DE CORRIMIENTO SERIE-PARALELO

PREGUNTAS

1. ¿Cómo puede ayudar a simplificar el circuito de la figura 11?3, el circuito integrado 74179?
2. Para el circuito de la figura 11.5, ¿Por qué es necesario usar un pulso de RESET que se obtiene al presionar el interruptor "RESET"?
3. Para el circuito de reset de la figura 11.5, ¿Por qué se debe usar una resistencia a tierra de una de las entradas de la compuerta "NO-O"?, justificar el valor que se empleó en esta práctica.



Cuarta Unidad

MEMORIAS Y PROYECTOS APLICADOS

Resultado de aprendizaje de la unidad: Al finalizar la unidad, el estudiante será capaz de diseñar proyectos con memorias e implementar circuitos impresos en el laboratorio aplicados a la ingeniería.

SEMANA 13

DEMÚLTIPLEXORES Y MÚLTIPLEXORES

OBJETIVO

El poder mandar varias señales por un par de hilos nos permite economizar en el tendido de cableados entre dos equipos, sin embargo, esto exige el usar equipos que permitan poner varias señales por el mismo cable (multiplexar) y en el otro extremo, lo inverso (demultiplexar). Al terminar esta práctica, se deberán comprender claramente esos conceptos por medio de la realización de un sistema de monitoreo de alarmas, así como ver la manera de su posible ampliación.

INSTRUMENTOS Y MATERIALES

- Osciloscopio de doble canal, Generador de señales, Multímetro, Fuente de voltaje, cables coaxiales para el osciloscopio (RG59, perfectamente conectorizados), cables caimán-caimán y banana-caimán (perfectamente conectorizados).
- Software de simulación PROTEUS
- Un C.I. 74LS138 (demultiplexor)
- Un C.I. 74151 (multiplexor)
- Un C.I. 7493 (contador binario)
- Un C.I. 555 (Timer)
- Ocho interruptores tipo push-button normalmente abierto (o simularlos con alambres)
- Ocho resistencias de 1 KOhm
- Una resistencia de 270 Ohms
- Una resistencia de 100KOhms
- Una resistencia de 560KOhms
- Ocho LED's
- Un capacitor de 1uF a 10V

ACTIVIDADES PREVIAS

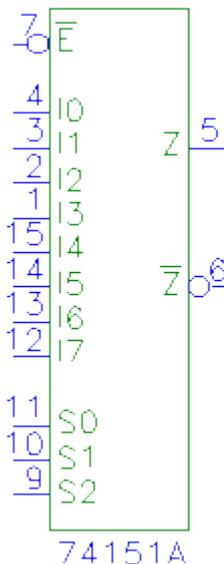
- Para el circuito Multiplexor 74151, investigar la configuración de pines para las ocho señales a multiplexar, las señales de selección, la señal de habilitación, las salidas y su alimentación.
- Del circuito integrado 74LS138 ¿Cómo es que puede usarse como demultiplexor si en la práctica 5 se usó como decodificador?



- ¿Cuál es la utilidad de las ocho resistencias que se conectan de VCC a las ocho entradas del multiplexor de la figura P6.3?
- De la figura P6.3, ¿Por qué se uso solo una resistencia conectada a los ocho LED's del demultiplexor?.
- Justificar el valor de la resistencia que va a los LED's de la fig. P6.3.
- Explicar detalladamente el funcionamiento del circuito de la figura P6.3

PROCEDIMIENTO

MULTIPLEXOR: Armar el circuito de la figura P6.1 y aplicar las señales de entrada que se indican en la tabla de esta misma figura, con la finalidad de encontrar la tabla de verdad del circuito integrado MULTIPLEXOR 74151. Observar si las salidas son o no la inversión de la señal de entrada, especialmente cuando la señal de entrada son pulsos cuadrados (ver en el osciloscopio la señal de entrada y salida al mismo tiempo, para apreciar esto).

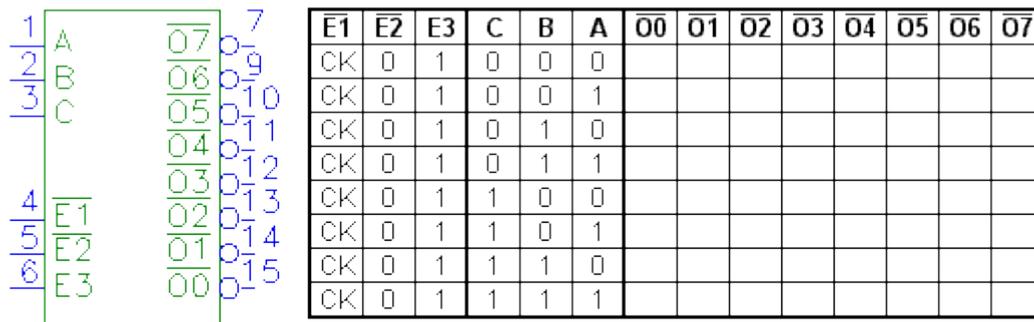


\bar{E}	S2	S1	S0	I0	I1	I2	I3	I4	I5	I6	I7	Z	\bar{Z}
1	X	X	X	0	1	0	CK	1	0	1	CK		
0	0	0	0	0	1	0	CK	1	0	1	CK		
0	0	0	1	0	1	0	CK	1	0	1	CK		
0	0	1	0	0	1	0	CK	1	0	1	CK		
0	0	1	1	0	1	0	CK	1	0	1	CK		
0	1	0	0	0	1	0	CK	1	0	1	CK		
0	1	0	1	0	1	0	CK	1	0	1	CK		
0	1	1	0	0	1	0	CK	1	0	1	CK		
0	1	1	1	0	1	0	CK	1	0	1	CK		

NOTA: La señal CK aplicarla del generador de señales.
Debe ser de 0-5 V a 1 KHz.

Figura P6.1 Multiplexor

DEMULTIPLEXOR: Armar el circuito de la figura P6.2 y aplicar las señales de entrada mostradas en la tabla de este mismo dibujo, para encontrar la tabla de verdad del comportamiento del circuito DEMULTIPLEXOR 74LS138. Observar si las salidas son o no la inversión de la señal de entrada, especialmente cuando la señal de entrada son pulsos cuadrados (ver en el osciloscopio la señal de entrada y salida al mismo tiempo, para apreciar esto).



74LS138

NOTA: La señal CK aplicarla del generador de señales.
Debe ser de 0-5 V con una frecuencia de 1 KHz.

Figura P6.2 Demultiplexor

APLICACIÓN: Armar el circuito de la figura P6.3. Aplicar una señal cuadrada de 0-5V del generador de señales al contador 7493, de las frecuencias que se indican en las tablas de las figuras P6.4, P6.5 y P6.6. Llenar estas tablas para los diferentes estados de los interruptores de entrada.

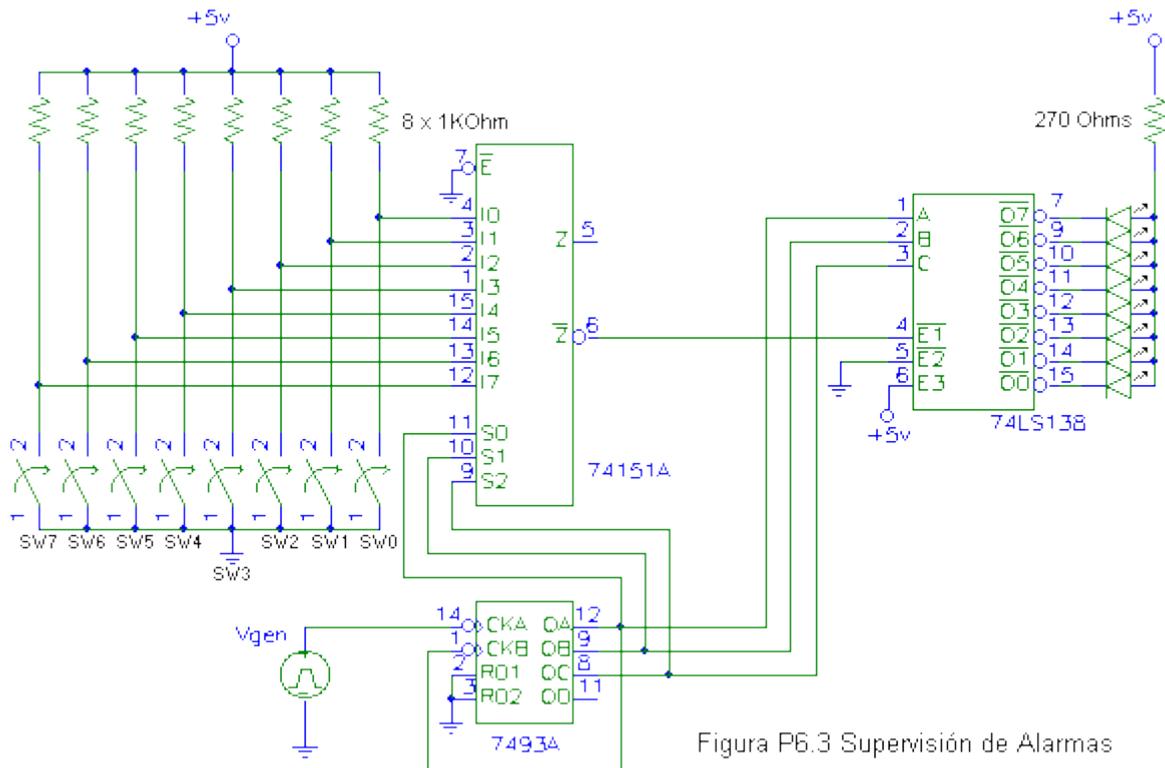


Figura P6.3 Supervisión de Alarmas



								LED DE LA SALIDA							
SW0	SW1	SW2	SW3	SW4	SW5	SW6	SW7	00	01	02	03	04	05	06	07
1	1	1	1	1	1	1	1								
0	0	0	0	0	0	0	0								
0	1	0	1	0	1	0	1								
1	0	1	0	1	0	1	0								
0	0	0	0	1	1	1	1								
1	1	1	1	0	0	0	0								
0	0	1	1	0	0	1	1								
1	1	0	0	1	1	0	0								
0	0	0	0	CK	CK	CK	CK								
CK	CK	CK	CK	0	0	0	0								
0	0	0	CK	CK	0	0	0								

NOTA: Generar CK con un 555 oscilando a 1 Hz (ver figura P6.9)

Figura P6.4 Tabla para el circuito de la Fig. P6.3 con el contador a un período de 400 mS.

								LED DE LA SALIDA							
SW0	SW1	SW2	SW3	SW4	SW5	SW6	SW7	00	01	02	03	04	05	06	07
1	1	1	1	1	1	1	1								
0	0	0	0	0	0	0	0								
0	1	0	1	0	1	0	1								
1	0	1	0	1	0	1	0								
0	0	0	0	1	1	1	1								
1	1	1	1	0	0	0	0								
0	0	1	1	0	0	1	1								
1	1	0	0	1	1	0	0								
0	0	0	0	CK	CK	CK	CK								
CK	CK	CK	CK	0	0	0	0								
0	0	0	CK	CK	0	0	0								

NOTA: Generar CK con un 555 oscilando a 1 Hz (ver figura P6.9)

Figura P6.5 Tabla para el circuito de la Fig. P6.3 con el contador a un período de 110 mS.

								LED DE LA SALIDA							
SW0	SW1	SW2	SW3	SW4	SW5	SW6	SW7	00	01	02	03	04	05	06	07
1	1	1	1	1	1	1	1								
0	0	0	0	0	0	0	0								
0	1	0	1	0	1	0	1								
1	0	1	0	1	0	1	0								
0	0	0	0	1	1	1	1								
1	1	1	1	0	0	0	0								
0	0	1	1	0	0	1	1								
1	1	0	0	1	1	0	0								
0	0	0	0	CK	CK	CK	CK								
CK	CK	CK	CK	0	0	0	0								
0	0	0	CK	CK	0	0	0								

NOTA: Generar CK con un 555 oscilando a 1 Hz (ver figura P6.9)

Figura P6.6 Tabla para el circuito de la Fig. P6.3 con el contador a un período de 1 mS.

Proponer alguna otra frecuencia y estado de los interruptores, que al alumno le parezcan interesantes y llenar las tablas de las figuras P6.7 y P6.8.

								LED DE LA SALIDA							
SW0	SW1	SW2	SW3	SW4	SW5	SW6	SW7	00	01	02	03	04	05	06	07

NOTA: Estados de los interruptores propuestos por el alumno
 Figura P6.7 Tabla para el circuito de la Fig. P6.3 con el contador a un período de _____

								LED DE LA SALIDA							
SW0	SW1	SW2	SW3	SW4	SW5	SW6	SW7	00	01	02	03	04	05	06	07

NOTA: Estados de los interruptores propuestos por el alumno
 Figura P6.8 Tabla para el circuito de la Fig. P6.3 con el contador a un período de _____

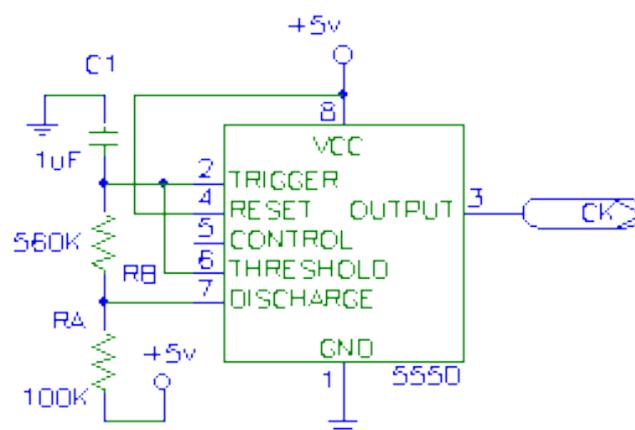


Figura P6.9 Generador de CK (aproximadamente 1Hz)

PREGUNTAS:

1. ¿Qué sucede cuando el reloj que se aplica al circuito de la figura P6?3 es muy lento, cuando es de una frecuencia media y cuando es rápido?



2. Del circuito de la figura P6.3, ¿Qué sucedería si se usara la salida "Z" en lugar de "Z negada" como se hizo en esta práctica?

SEMANA 14

MEMORIAS ROM

OBJETIVO

Utilizar las memorias de sólo lectura (ROM) como unidades de almacenamiento de información y control.

DESCRIPCION

Las memorias de solo lectura (ROM) son un tipo de memorias no volátiles que se utilizan en dispositivos electrónicos como unidades para almacenar grandes cantidades de información. Los datos contenidos en la memoria pueden ser modificados, pero con dificultad y de una manera muy lenta. Es por esta razón que se usan principalmente para almacenar firmware (software que está directamente relacionado al hardware) y software de aplicación.

En esta práctica utilizaremos la memoria ROM como un dispositivo donde guardaremos los datos necesarios para configurar el controlador de una pantalla de cristal líquido (LCD) para, posteriormente, poder desplegar caracteres.



Instrucción	RS	RW	D7	D6	D5	D4	D3	D2	D1	D0	Descripción
Modo de entrada	0	0	0	0	0	0	0	1	I/D	S	Dirección del cursor (I/D). Auto desplazamiento de la pantalla(S)
Control de pantalla y del cursor	0	0	0	0	0	0	1	D	C	B	Encendido/Apagado de la LCD (D) y del cursor (C). Parpadeo del cursor (B).
Desplazamiento	0	0	0	0	0	1	S/C	R/L	x	x	Desplaza la pantalla o el cursor (S/C) en la dirección especificada por (R/L).
Selección de Funciones	0	0	0	0	1	DL	N	F	x	x	Ancho del bus de datos (DL). Número de líneas (N). Tamaño de la letra (F).
Mover a dirección CGRAM	0	0	0	1	Dirección					Mueve el apuntador de la CGRAM a la posición indicada.	
Mover a dirección DDRAM	0	0	1	Dirección					Mueve el apuntador de la DDRAM a la posición indicada.		
Escribir al LCD	1	0	Dato					Escribe información (CGRAM o DDRAM).			
Leer desde el LCD	1	1	Dato					Lee información (CGRAM o DDRAM).			
Descripción de los Bits											
I/D	1	Movimiento del cursor a la derecha									
	0	Movimiento del cursor a la izquierda									
S	1	Desplazamiento automático de la pantalla: SI									
	0	Desplazamiento automático de la pantalla: NO									
D	1	Pantalla encendida									
	0	Pantalla apagada									
C	1	Cursor visible									
	0	Cursor invisible									
B	1	Cursor parpadeando									
	0	Cursor sin parpadeo									
S/C	1	Desplazamiento de la pantalla									
	0	Desplazamiento del cursor									
R/L	1	Desplazamiento a la derecha									
	0	Desplazamiento a la izquierda									
DL	1	Modo de 8 bits									
	0	Modo de 4 bits									
N	1	2 líneas									
	0	1 línea									
F	1	5x10									
	0	5x7									

Tabla 11.1 Comandos para el controlador del LCD.

Las pantallas LCD incluyen un controlador, que generalmente es el HITACHI 44780 y tiene la capacidad de mostrar caracteres ASCII y griegos, recibir y mostrar caracteres personalizados. La información que se envía al controlador puede ser un comando (RS=0, ver tabla 11.1) o un carácter (RS=1).

Para poder desplegar texto o caracteres en la pantalla, primero debemos configurar el LCD, enviando los comandos necesarios de acuerdo con el diagrama mostrado en la figura 11.1.

Además, con el fin de ahorrar hardware, vamos a utilizar una transferencia de información de 4 bits. Es decir, para transferir un byte, lo haremos en dos partes; primero enviamos los bits B7 al B4 y luego B3 al B0, una parte importante de la configuración es enviar al inicio una secuencia de comandos para "indicarle" al controlador que la información se la enviaremos de 4 en 4 bits.

Para que un comando (RS=0) o carácter (RS=1) sea "reconocido" por el controlador, la señal de habilitación

(E) debe enviarse en tres fases (E=0, E=1 y E=0) para que sea tomada como un pulso de duración definida, como indica el diagrama de la figura 11.2.

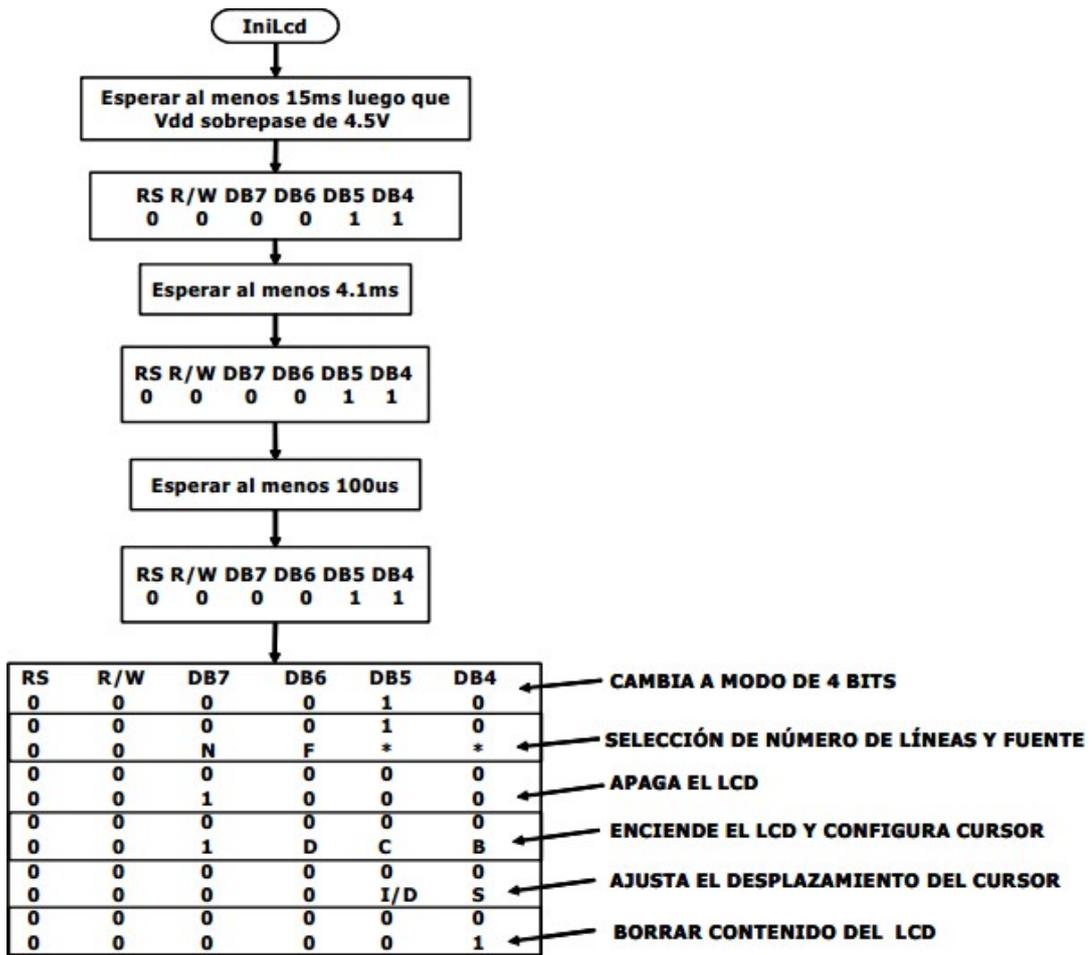


Figura 11.1 Secuencia de comandos para configuración a 4 bits.

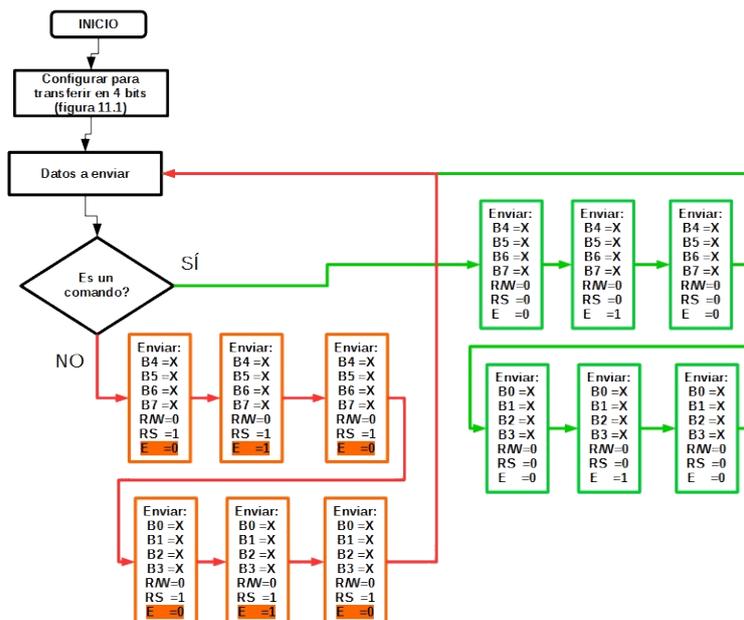


Figura 11.2 Secuencia de operaciones para configurar y usar el LCD

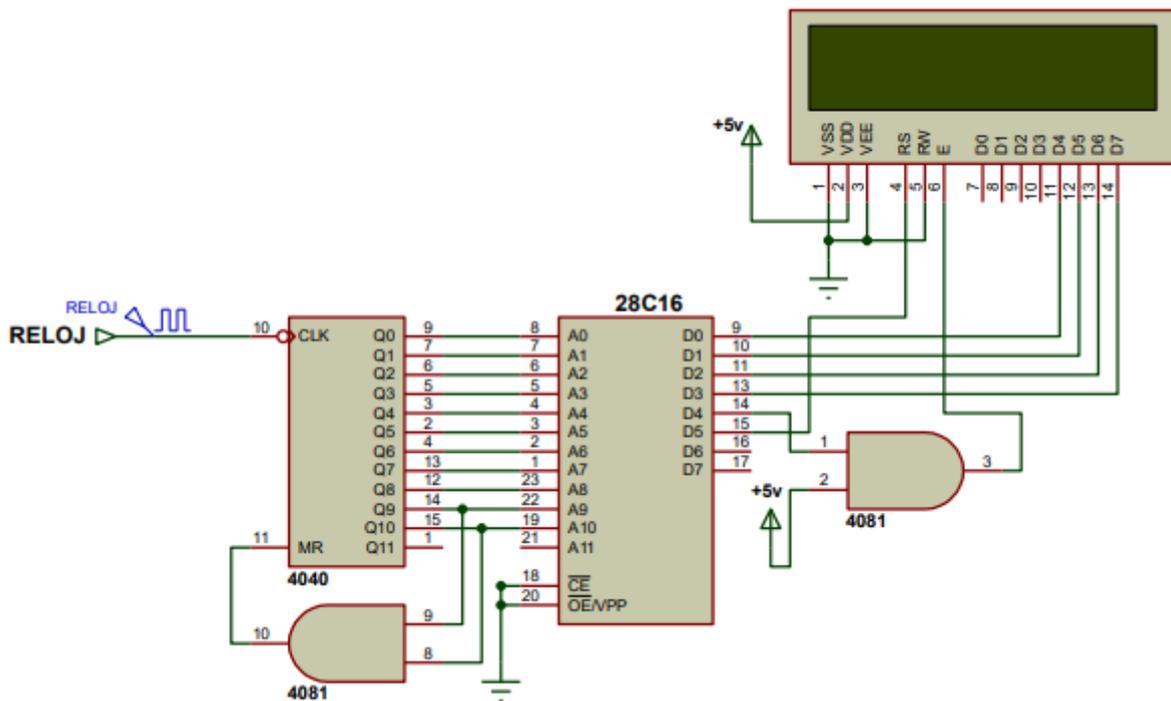


Figura 11.2 Diagrama del sistema.

ACTIVIDADES PREVIAS

- Investigue el funcionamiento de una pantalla de LCD de 16 x 2, para entender cómo configurar la pantalla y cómo se deben enviar los comandos y los caracteres.
- Elaborar una tabla de datos en hexadecimal para mostrar, al menos, los nombres de los integrantes del equipo.
- Con el programa SUPERPRO editar los datos definidos en el punto anterior y guardarlos en un archivo con extensión .bin (por ejemplo: nombres.bin).
- Simular el sistema conectándolo como se muestra en la figura 11.2 y no olvidar cargar el archivo de datos generado con el programa SUPERPRO.
- *Nota: Si en su simulador no existe la memoria 28c16, puede sustituirla por la memoria 2732 o cualquier otra de la serie 27, para fines de simulación.
- Arme el circuito en el protoboard.

INSTRUMENTOS Y MATERIALES

- 01 CI 4040.
- 01 CI 4081.
- 01 LCD de 16x2.
- 01 Memoria EEPROM AT28C16.
- 01 Fuente de Voltaje de C.D.
- 01 Multímetro Digital.



- 01 Generador de funciones.
- 01 Programador universal SUPERPRO.

PROCEDIMIENTO

- Conectar el sistema previamente armado.
- Calibrar el generador de funciones para obtener una señal cuadrada con frecuencia de 80Hz, amplitud de 5vpp y 2.5v de offset.
- Conectar la salida del generador a la entrada indicada como “RELOJ” en el diagrama.
- Comprobar que el sistema funciona de acuerdo con la simulación realizada en las actividades previas.

RESULTADOS

- Elabore un reporte con los resultados y su discusión

SEMANA 15

RELOJ DIGITAL

OBJETIVO

- Diseñar un circuito donde se emplee el uso de los multiplexores
- Investigar sobre la función que realizan los multiplexores a la hora de estar operando en un circuito.
- Demostrar el funcionamiento del multiplexor en el circuito diseñado.
- Detallar los tipos de multiplexores que existen.

DESCRIPCION

En el presente proyecto se utilizará diferentes componentes electrónicos para así poder manipular un pulso electrónico de la manera deseada para poder emitir una señal visual, y que esta pueda ser reset cada cierto tiempo para llevar un orden lógico en su funcionamiento. Así como también por medio marcador de 8 registros de desplazamiento del 74174 el cual permitirá activar ciertos pulsos electrónicos para poder emitir una señal en diferentes leds e incluyéndole una alarma la cual se activará al pasar un pulso en el and 7485.

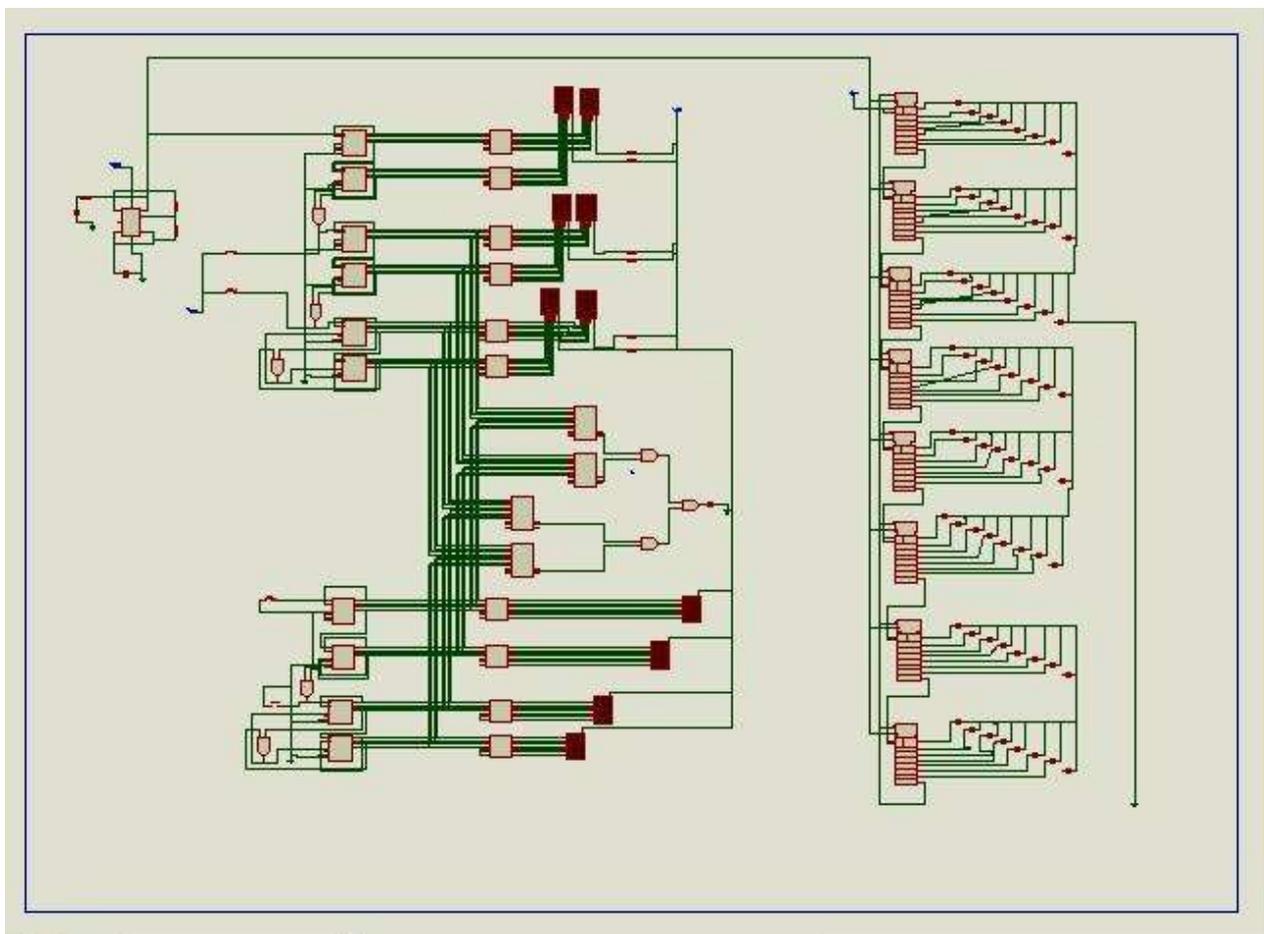
INSTRUMENTOS Y MATERIALES

01 fuente de voltaje de 5V
06 resistencia 680 ohms
01 resistencia 220 ohms
01 resistencias variables de .5k ohms
01 capacitor electrolítico de 100microFaradios
04 displays de 7 segmentos de ánodo común
02 push botton



- 01 switch
- 04 protoboard
- 01 LM555
- 06 7447
- 01 IC 555
- 05 Led
- 01 7480
- 01 74164
- 01 7408
- 04 7490
- 01 74164
- 04 7485
- 01 speaker

DESCRIPCION DEL PROYECTO



El circuito, por medio de los pulsos emitidos por el IC555, el contador 7490 y el decodificador 7447, forman un reloj digital en formato de 24 horas, con segundos, minutos y horas, que puede ser ajustado a la hora deseada con los botones ubicados en los minutos y horas" así como también un contador de segundos es 8 registros de desplazamiento 74164 Los registros de desplazamiento están conectados en cascada, así, cuando el último dato de salida cambia a un dato lógico 1, se activa el siguiente, y eso controlado por una señal de clock cada segundo, para activar, y mantener encendidos los leds cada vez que se aumente un dato



PROCEDIMIENTO

- Antes de armar en el protoboard, hay que realizar la simulación en el proteus.

RESULTADOS

- Elabore un reporte con los resultados y su discusión
-

SEMANA 16

EXAMEN FINAL



Referencias Bibliográficas

- Tocci Ronald J. & Widmer Neal. (2017). Sistemas digitales. Principios y aplicaciones. México D.F.: Pearson Educación.
- Thomas L. Floyd (2016). Fundamentos de sistemas digitales. 11ª ed. Madrid España: Pearson Educación.
- García Z. & Angulo M. & Angulo U. (2007). Sistemas digitales y tecnología de computadores. 2ª ed. España: Thomson.
- James, W. (2012). Electrónica digital <https://loslibrosquenecesitogratis.com/electronica-digital> [Consulta: 20 de mayo de 2019].
- Manual de electrónica (2015) Electronica digital <https://tecnicaslaureanogomez.jimdo.com/libros-y-normas-para-descargar/> [Consulta: 20 de mayo de 2019].