

**FACULTAD DE INGENIERÍA**

Escuela Académico Profesional de Ingeniería Eléctrica

Tesis

**Diseño y construcción de un detector de secuencia trifásica para la detección de las secuencias de fases en la instalación de motores de inducción trifásico en la empresa GCZ Ingenieros S.A.C.**

Damian Huarcaya Quispe

Para optar el Título Profesional de  
Ingeniero Electricista

Huancayo, 2019

Repositorio Institucional Continental  
Tesis digital



Obra protegida bajo la licencia de [Creative Commons Atribución-NoComercial-SinDerivadas 2.5 Perú](https://creativecommons.org/licenses/by-nc-nd/2.5/peru/)

**ASESOR:**

Ing. Paúl Esquivias Barragán

## **AGRADECIMIENTO**

A Dios por darme salud y voluntad para continuar.

A toda mi familia, por su apoyo y sus consejos durante toda mi vida y en especial en mi carrera universitaria.

A la empresa GCZ Ingenieros por permitir desarrollarme como profesional en sus instalaciones.

A los docentes de la Universidad Continental de Ciencias e Ingeniería por su dedicación e impartir su conocimientos y experiencias durante todos los semestres académicos

## **DEDICATORIA**

A mis padres y hermanos, por su apoyo incondicional

## ÍNDICE

PORTADA.....	I
ASESOR .....	¡ERROR! MARCADOR NO DEFINIDO.
AGRADECIMIENTO .....	III
DEDICATORIA.....	IV
ÍNDICE .....	V
LISTA DE TABLAS .....	VII
LISTA DE FIGURAS.....	VIII
RESUMEN.....	X
ABSTRACT.....	XI
INTRODUCCIÓN.....	XII
CAPÍTULO I PLANTEAMIENTO DEL ESTUDIO.....	13
1.1. PLANTEAMIENTO DEL PROBLEMA.....	13
1.2. Formulación del problema.....	14
1.2.1. Problema general.....	14
1.2.2. Problemas específicos.....	14
1.3. Objetivos.....	14
1.3.1. Objetivo General.....	14
1.3.2. Objetivos Específicos.....	14
1.4. Justificación e importancia.....	15
1.5. Hipótesis.....	15
1.5.1. Hipótesis general.....	15
1.5.2. Hipótesis específicas.....	15
1.6. Operacionalización de variables.....	16
CAPÍTULO II MARCO TEÓRICO.....	18
2.1. ANTECEDENTES DEL PROBLEMA.....	18
2.1.1. A nivel local.....	18
2.1.2. A nivel internacional.....	19
2.2. Bases teóricas.....	21
2.2.1. Sistema trifásico.....	21
2.2.2. Análisis de secuencia de fases.....	21
2.2.3. Secuencia de fase positiva.....	23
2.2.4. Secuencia de fase negativa.....	24
2.2.5. Importancia del conocimiento de la secuencia de fases.....	24
2.2.6. Secuencímetro.....	25
2.2.7. Motores de inducción trifásica.....	25
2.2.8. Constitución de un motor trifásico.....	26
2.2.9. Funcionamiento del motor trifásico.....	26
2.2.10. Conexiones fundamentales de los motores trifásicos.....	28
2.2.11. Conexión en estrella.....	29
2.2.12. Conexión en triángulo.....	34
2.2.13. Compuertas digitales.....	35
2.2.14. Microcontrolador PIC16F88.....	51
2.2.15. Descripción de pines del PIC16F88.....	52
2.2.16. Organización de la memoria.....	56
2.2.17. Organización de la memoria de programa.....	56
2.2.18. Organización de la memoria de datos.....	57
2.2.19. Mapa de registros del PIC16F88.....	58
2.2.20. Registros de funciones especiales.....	59
2.3. Definición de términos básicos.....	61
CAPÍTULO III DISEÑO E IMPLEMENTACIÓN DEL PROTOTIPO.....	63
3.1. DISEÑO DEL DETECTOR DE FASE.....	63
3.1.1. Diagrama esquemático del detector de fase.....	63

3.2.	Construcción del detector de fase.....	67
3.2.1.	Placa impresa del detector de fase .....	67
3.2.2.	Montaje del detector.....	69
3.3.	Programación del microcontrolador del detector de fase.....	71
3.3.1.	Rutina de control de la pantalla de cristal líquido.....	71
<b>CAPÍTULO IV METODOLOGÍA .....</b>		<b>74</b>
4.1.	<b>MÉTODO, TIPO Y NIVEL DE INVESTIGACIÓN .....</b>	<b>74</b>
4.1.1.	Método de Investigación.....	74
4.1.2.	Tipo y nivel de investigación .....	74
4.2.	Diseño de la investigación.....	75
4.3.	Población y muestra .....	75
4.4.	Técnicas de recolección de datos .....	75
<b>CAPÍTULO V DISCUSIÓN DE RESULTADOS .....</b>		<b>77</b>
5.1.	<b>RESULTADOS DE LAS PRUEBAS DE DETECCIÓN DE FASE .....</b>	<b>77</b>
5.2.	Costos .....	86
<b>CONCLUSIONES .....</b>		<b>89</b>
<b>RECOMENDACIONES .....</b>		<b>90</b>
<b>REFERENCIAS BIBLIOGRÁFICAS.....</b>		<b>91</b>
<b>ANEXOS .....</b>		<b>93</b>

## LISTA DE TABLAS

Tabla 1: Operacionalización de variables .....	16
Tabla 2: Tabla de verdad de la función OR .....	36
Tabla 3: Tabla de verdad de la función AND .....	37
Tabla 4: Tabla de verdad de la función NOT .....	37
Tabla 5: Tabla de verdad de la función NOR.....	38
Tabla 6: Tabla de verdad de la función NAND.....	39
Tabla 7: Tabla de verdad de la función OR EXCLUSIVO.....	43
Tabla 8: tabla de verdad de la función NOR EXCLUSIVO .....	44
Tabla 9: Tabla de verdad del registro básico NAND R-S .....	50
Tabla 10: Memoria total del PIC16F88 .....	52
Tabla 11: Disposición de pines del microcontrolador PIC16F88 .....	54
Tabla 12: Bits de selección de los bancos de memoria del PIC16F88.....	58
Tabla 13: Mapa de registros del PIC16F88 .....	58
Tabla 14: Registros de funciones especiales en los bancos de memoria del PIC16F88.....	59
Tabla 15: Técnicas e instrumentos empleados.....	76
Tabla 16: Medidas obtenidas en las pruebas .....	80
Tabla 17: costos del instrumento diseñado y construido .....	86

## LISTA DE FIGURAS

Figura 1: Posibilidades de enlace de un motor trifásico RSTN.....	21
Figura 2: Sentido de giro positivo de un motor trifásico.....	22
Figura 3: Sentido de giro negativo de un motor trifásico .....	22
Figura 4: Tiempos de detección de secuencia de fases de motores trifásicos .....	23
Figura 5: Diagrama de un sistema trifásico equilibrado de tensiones .....	24
Figura 6: Fases de un motor trifásico.....	26
Figura 7: Bobina hexagonal completamente encintada, usada en estatores provistos de ranuras abiertas.....	26
Figura 8: Bobina hexagonal parcialmente encintada, usada en estatores provistos de ranuras semicerradas.....	27
Figura 9: Conexión de las bobinas en cada grupo en un motor trifásico.....	29
Figura 10: Conexión en estrella de un motor trifásico de cuatro polos.....	30
Figura 11: Número de bobinas por polo en el motor.....	31
Figura 12: Subdivisión de los polos del motor en tres grupos, uno por fase. Cada grupo comprende tres bobinas.....	31
Figura 13: Polaridad por grupo de bobinas en un motor trifásico.....	32
Figura 14: Conexión de los grupos de fases.....	32
Figura 15: Conexión entre grupos de las fases en un motor trifásico .....	33
Figura 16: Conexión con grupo saltado .....	33
Figura 17: Diagrama esquemático de un motor trifásico conectado en estrella (1Y).....	34
Figura 18: Conexión de los grupos que componen la fase A .....	34
Figura 19: Conexión de la fase A con el principio de la fase C .....	35
Figura 20: Conexión del final de la fase C con el principio de la fase B.....	35
Figura 21: Compuerta OR.....	36
Figura 22: Compuerta AND.....	36
Figura 23: Compuerta NOT.....	37
Figura 24: Compuerta NOR .....	38
Figura 25: Compuerta NAND .....	38
Figura 26: Compuerta NAND Schmitt Trigger.....	39
Figura 27: Compuerta NOT implementada con una compuerta NAND.....	40
Figura 28: Compuerta NOT.....	40
Figura 29: Compuerta AND, implementada con dos compuertas NAND .....	40
Figura 30: Compuerta AND.....	40
Figura 31: Compuerta OR, implementada con tres compuertas NAND .....	41
Figura 32: Compuerta OR .....	41
Figura 33: Compuerta NOT, implementada con una compuerta NOR .....	41
Figura 34: Compuerta NOT.....	41
Figura 35: Compuerta OR, implementada con dos compuertas NOR.....	42
Figura 36: Compuerta OR .....	42
Figura 37: Compuerta AND, implementada con tres compuertas NOR .....	42
Figura 38: Compuerta AND.....	42
Figura 39: Circuito equivalente de la compuerta OR EXCLUSIVO .....	43
Figura 40: Símbolo de la compuerta OR EXCLUSIVO .....	44
Figura 41: Circuito equivalente de la compuerta NOR EXCLUSIVO.....	44
Figura 42: Símbolo de la compuerta NOR EXCLUSIVO .....	45
Figura 43: ESTABLECER = RESTABLECER = 1, Q = 0 y /Q = 1 .....	45

Figura 44: ESTABLECER = RESTABLECER = 1, Q = 1 y /Q = 0.....	46
Figura 45: El pulso de entrada ESTABLECER al estado 0, siempre produce el estado de salida Q = 1 y /Q = 0. En la figura Q = 0, antes del pulso ESTABLECER .....	47
Figura 46: El pulso de entrada ESTABLECER al estado 0, siempre produce el estado de salida Q = 1 Y /Q = 0. En la figura Q = 1, antes del pulso ESTABLECER.....	47
Figura 47: El pulso de entrada RESTABLECER al estado BAJO, siempre producirá el estado de salida Q = 0 y /Q = 1. En la figura Q = 0, antes del pulso RESTABLECER .....	48
Figura 48: El pulso de entrada RESTABLECER al estado BAJO, siempre producirá el estado de salida Q = 0 y /Q = 1. En la figura Q = 1, antes del pulso RESTABLECER .....	49
Figura 49: Símbolo del registro básico NAND .....	50
Figura 50: Diagrama de bloques del microcontrolador PIC16F88.....	53
Figura 51: Mapa de la memoria de programa y la pila .....	57
Figura 52: Etapas de entrada del medidor de secuencia trifásica .....	64
Figura 53: Adaptación de las señales trifásicas y etapa de detección y filtrado.....	65
Figura 54: Circuito de interfaz del microcontrolador PIC16F88 con el bus de control del display de 2 líneas por 16 caracteres y la fuente de alimentación para toda la lógica de control. .	66
Figura 55: Esquema de conexiones del bus de 4 bits para el display de 2 x 16 .....	67
Figura 56: Capa superior del diseño .....	68
Figura 57: Capa inferior del diseño .....	69
Figura 58: Detalle del montaje final.....	70
Figura 59: Fasímetro PEAKMETER.....	87
Figura 60: Fasímetro AMPROBE .....	88

## RESUMEN

En las instalaciones eléctricas, especialmente de máquinas eléctricas rotativas y específicamente de motores de inducción trifásica, es necesario hacer uso de un instrumento que permita identificar la secuencia de fases de una red trifásica para realizar la conexión de motores en la secuencia correcta, además, se debe considerar que este instrumento debe ser económico, práctico y portátil.

Este trabajo tuvo como propósito diseñar y construir un detector de secuencia trifásica para su uso en instalaciones de motores de inducción trifásica en la empresa GCZ ingenieros S.A.C.; los objetivos están enmarcados en describir el proceso de diseño del detector de fases de una red eléctrica trifásica, mostrar su factibilidad en términos de costos y la instalación y conexión de los motores de inducción trifásica, así como la determinación de los requerimientos tanto técnicos como operativos.

Las técnicas utilizadas fueron las de observación directa e indirecta y se revisó la normativa vigente relacionada con requerimientos técnicos y operativos de motores de inducción trifásicos, se determinó también los requerimientos de materiales y equipos necesarios para diseñar y construir el detector de secuencia trifásico y probar su utilidad en la instalación de un motor de inducción trifásico.

Con la implementación de este instrumento se soluciona múltiples problemas en el proceso de instalación y conexión de motores de inducción trifásica en las industrias.

Palabras clave: detector de secuencia trifásica, motores de inducción trifásicos

## **ABSTRACT**

In electrical installations, specially of rotating electrical machines and three phase induction motors specifically, it is necessary to make use of an instrument that allows to identify the sequence of phases of a three-phase network to make the connection of motors in the correct sequence, in addition, it should be considered that this instrument must be economical, practical and portable.

The purpose of this paper was to design and build a three phase sequence detector for use in a three phase induction motors installations in the company GCZ ingenieros S.A.C., the objectives are framed in describing the phase detector design process, showing its feasibility in terms of costs and the installation and connection of three-phase induction motors, as well as the determination of both technical and operational requirements. for bombed systems, determination of both technical and operational requirements.

The techniques used were those of direct and indirect observation and the current regulations related to technical and operational requirements of three-phase induction motors were reviewed, the requirements of materials and equipment necessary to design and build the three-phase sequence detector and prove its utility in the installation of a three-phase induction motor were also determined.

With the implementation of this instrument solves multiple problems in the process of installation and connection of three-phase induction motors in industries.

Keywords: Three-phase sequence detector, three-phase induction motors.

## INTRODUCCIÓN

Incrementar el nivel de competitividad y cumplir con las exigentes necesidades del mercado actual, se logra únicamente a través del aumento en la eficiencia en los procesos de producción.

En toda instalación industrial o comercial el uso de la energía eléctrica es indispensable, y en instalaciones de motores de inducción trifásicas es importante identificar e instalar en la secuencia de fases correcta, de lo contrario el motor puede girar en dirección opuesta a la normal. Por esta razón surgió la idea de diseñar y construir un detector de secuencia trifásica de bajo costo, y comprobar la correcta detección de las fases conectando motores de inducción trifásico de acuerdo con lo indicado por el instrumento implementado.

Para realizar el diseño se emplearon herramientas metodológicas tales como: la observación, revisiones bibliográficas, y simuladores electrónicos que sirvieron como soporte para la obtención de la información necesaria para la realización de la propuesta planteada en esta tesis.

El desarrollo de la siguiente tesis de investigación está estructurado en cinco capítulos, los cuales están presentados de la siguiente forma:

**Capítulo I:** PLANTEAMIENTO DEL PROBLEMA. En este capítulo se presenta todo lo relacionado al planteamiento del problema, objetivo general y objetivos específicos de la investigación, justificación, la hipótesis y operacionalización de las variables.

**Capítulo II:** MARCO TEORICO. En este capítulo se recopiló toda la información necesaria para el estudio, tal como trabajos previos, fundamentos teóricos y definición de términos básicos.

**Capítulo III.** DESARROLLO DEL DISEÑO. En este capítulo se muestran los detalles del diseño y construcción de detector de secuencia trifásica.

**Capítulo IV:** MARCO METODOLOGICO. En este capítulo se define el tipo y diseño de la investigación, las técnicas e instrumentos de recolección de datos y las fases de la investigación utilizadas.

**Capítulo V:** DISCUSION DE LOS RESULTADOS. En este capítulo se presentan los resultados obtenidos con la aplicación del detector de secuencia trifásica en la instalación de motores de inducción trifásica.

El autor

# **CAPÍTULO I**

## **PLANTEAMIENTO DEL ESTUDIO**

### **1.1. PLANTEAMIENTO DEL PROBLEMA**

La energía eléctrica ha sido, desde su descubrimiento, una de las fuentes de mayor importancia de desarrollo del mundo moderno y su uso se ha hecho indispensable en la industria al momento de determinar el éxito económico en el funcionamiento de las máquinas y equipos. La electricidad juega un papel muy importante en la vida del ser humano y en la industria, dado que, gracias a ella, hoy por hoy se mueven los medios de producción.

Debido a la importancia de mantener los medios de producción, específicamente los motores de inducción trifásico, en correcto funcionamiento y teniendo en cuenta que estos pueden presentar fallas porque se realiza la conexión del motor muchas veces sin identificar la secuencia de fases correcta y como resultado se puede producir el giro invertido con pérdida en el torque causando recalentamiento y fallas de aislamiento, provocando pérdidas incensurables de tiempo y pérdidas económicas al reparar las averías que los motores podrían sufrir, es necesario que el personal de mantenimiento pueda contar con instrumentos adecuados y de bajo costo, al momento de realizar la instalación y conexión de este tipo de motores, de tal manera que se realice el mantenimiento e instalación de manera confiable.

Los instrumentos comerciales que están disponibles en el mercado por lo general no están disponibles en todas las localidades y tienen precios relativamente altos por lo que se presentó la necesidad de proponer una alternativa de bajo costo y sobre todo que se pudiera construir con componentes electrónicos accesibles.

## **1.2. FORMULACIÓN DEL PROBLEMA**

Habiendo planteado el problema que motivó la propuesta del presente trabajo de investigación, se formuló el problema de investigación: Por ello, a fin de evitar los problemas mencionados y considerando un diseño viable económicamente se planteó el problema general y los problemas específicos de investigación.

### **1.2.1. PROBLEMA GENERAL**

¿El diseño y construcción del detector de secuencia trifásica permite la detección de la secuencia de fases en la instalación de motores de Inducción Trifásico en la empresa GCZ ingenieros SAC y tiene bajo costo en comparación con instrumentos comerciales disponibles en el mercado?

### **1.2.2. PROBLEMAS ESPECÍFICOS**

- ¿El diseño y construcción del detector de secuencia trifásica permite la detección de la secuencia de fases?
- ¿El diseño y construcción del detector de secuencia trifásica tiene bajo costo en comparación con instrumentos comerciales disponibles en el mercado?

## **1.3. OBJETIVOS**

### **1.3.1. OBJETIVO GENERAL**

Diseñar y construir un detector de secuencia trifásica para la detección de la secuencia de fases en la instalación de motores de inducción trifásico en la empresa GCZ ingenieros SAC, que tenga bajo costo en comparación con instrumentos comerciales disponibles en el mercado.

### **1.3.2. OBJETIVOS ESPECÍFICOS**

Se plantean los siguientes objetivos:

- Diseñar y construir un detector de secuencia trifásica para la detección de la secuencia de fases en la instalación de motores de inducción trifásico en la empresa GCZ ingenieros SAC
- Diseñar y construir un detector de secuencia trifásica que tenga bajo costo en comparación con instrumentos comerciales disponibles en el mercado.

#### **1.4. JUSTIFICACIÓN E IMPORTANCIA**

La importancia del presente trabajo de investigación surgió de la necesidad de identificar las fases de la corriente eléctrica en una red de energía eléctrica trifásica al momento de instalar y conectar motores de inducción trifásica empleado por la empresa GCZ Ingenieros SAC; para ello se planteó el diseño propuesto utilizando componentes electrónicos de bajo costo, resultando económicamente viable comparado con instrumentos que se pueden encontrar en el mercado.

La identificación de las fases de la corriente eléctrica se logró mediante el detector de secuencia trifásica propuesto que tuvo un funcionamiento apropiado, detectándose adecuadamente las fases de la red trifásica, facilitándose así la conexión correcta de motores de inducción y evitando de esta manera daños que pudieron haberse presentado en los estatores de los motores, causados por conexión incorrecta de las fases a estos.

#### **1.5. HIPÓTESIS**

##### **1.5.1. HIPÓTESIS GENERAL**

El diseño y la construcción del detector de secuencia trifásica permiten detectar la secuencia de fases en la instalación de motores de Inducción Trifásico en la Empresa GCZ Ingenieros S.A.C teniendo bajo costo en comparación con instrumentos comerciales disponibles en el mercado

##### **1.5.2. HIPÓTESIS ESPECÍFICAS**

- El diseño y construcción del detector de secuencia trifásica permite detectar la secuencia de fases en la instalación de motores de inducción trifásico en la empresa GCZ ingenieros SAC

- El diseño y construcción del detector de secuencia trifásica tiene bajo costo en comparación con instrumentos comerciales disponibles en el mercado

## 1.6. OPERACIONALIZACIÓN DE VARIABLES

### Variable independiente:

Diseño y construcción del detector de secuencia trifásica.

### Variables dependientes:

Detección de secuencia de fases

Costo del instrumento

**Tabla 1: Operacionalización de variables**

Variables	Descripción	Dimensiones	Indicadores	Tipo de variable	Técnica e instrumento
<b>Diseño y construcción del detector de secuencia de trifásica</b>	Consiste en el diseño e implementación del instrumento que detecta las fases de una red eléctrica trifásica	Confiabilidad	Indicación correcta de fases R, S y T	Cuantitativa	Observación
<b>Detección de secuencia de fases</b>	Consiste en la operación mediante la cual se determina el orden de ocurrencia de las fases respecto a una referencia	Verificación del sentido de giro positivo o negativo por las ocurrencias de cada secuencia	Número de ocurrencias de cada secuencia	Cuantitativa	Observación Lista de cotejo

<b>Costo del instrumento</b>	Consiste en el costo de implementación del instrumento tomando en cuenta los componentes utilizados en el mismo	Costo de implementación	Soles	Cuantitativa	Lista de verificación
------------------------------	-----------------------------------------------------------------------------------------------------------------	-------------------------	-------	--------------	-----------------------

**Fuente: Elaboración propia**

## **CAPÍTULO II**

### **MARCO TEÓRICO**

#### **2.1. ANTECEDENTES DEL PROBLEMA**

##### **2.1.1. A NIVEL LOCAL**

En su tesis: **DISEÑO E IMPLEMENTACIÓN DE UN ACTUADOR ELECTRÓNICO PARA REGULAR LA POTENCIA ELÉCTRICA AC HASTA 2000W (PONTIFICIA UNIVERSIDAD CATÓLICA DEL PERÚ Lima-2014)**, Pedro Martín Hinostroza Noreña menciona que: La poca disponibilidad en el mercado nacional, alto costo y sobredimensionamiento de actuadores electrónicos para el control de temperatura en hornos eléctricos, conlleva a plantear el diseño e implementación de un sistema que se desempeñe de manera eficiente bajo las mismas condiciones de operación.

El objetivo es de diseñar e implementar un actuador electrónico para regular la potencia eléctrica AC hasta 2000 W. El método seguido considera, primero investigar sobre los actuadores electrónicos para control de temperatura disponibles en el mercado, estudiar la tecnología y tendencias sobre regulación de potencia. Luego se identifica los requisitos para el diseño del sistema. Se plantea una posible solución, con la posterior selección de componentes y simulaciones para corroborar la funcionalidad y eficiencia del diseño. Finalmente, se realizará la implementación del circuito, realizando mediciones con un multímetro, un osciloscopio y un vatímetro; de esta forma se corrobora el diseño y simulaciones realizadas previamente.

Los resultados demuestran el correcto funcionamiento del sistema, logrando dosificar la potencia AC hacia una carga resistiva de manera proporcional a una señal de control.

Se concluye que la propuesta presentada en este trabajo de tesis cumple con la funcionalidad y requisitos de un actuador electrónico de 2000W orientado al control de temperatura en hornos eléctricos.

### **2.1.2. A NIVEL INTERNACIONAL**

En su tesis: **DISEÑO E IMPLEMENTACIÓN DE ALGORITMOS PARA DSP: Control de Rectificador Trifásico y Control de Puente Inversor Resonante (BUCARAMANGA-2008)**, Osorio/Muñoz/Pantoja, mencionan que: los autores de este proyecto tienen como objetivo general dotar a la escuela de ingeniería Eléctrica, Electrónica y Telecomunicaciones de la Universidad Industrial de Santander, de un sistema Físico (Hardware que controla otros sistemas electrónicos ya existentes en la misma. A demás de un código de programación que se implementa con un software de libre adquisición, para que puedan utilizarse como complemento de las asignaturas Electrónica Industrial y Electrónica de Potencia.

La interconexión de estos sistemas permite realizar la rectificación de una red trifásica e invertir, el resultado de la rectificación, para generar una alimentación sinusoidal que se entrega a una carga RLC: esta alimentación es de tipo monofásica y se presenta a una frecuencia de resonancia de tal manera que la corriente de la carga se encuentre en fase con el voltaje de la misma. Para tal fin se implementa un control por software que se implementan en un DSP y sobre el cual se añaden estrategias de control con el fin de mejorar parámetros de rendimiento de sistemas electrónicos.

Estas características hacen del sistema adquirido una herramienta muy útil para estudiantes. Profesores e ingenieros en oficio, ya que va dirigido tanto a aplicaciones académicas como a industriales.

En su tesis: **IMPLEMENTACIÓN DE UN SENSOR DE CORRIENTE ALTERNA PARA EL CONTROL DE CARGA DE UN MOTOR TRIFÁSICO PARA RECICLENES S.A (SOACHA-CUNDIMARCA-2011)**, Jean Andrés Pinzón Muñoz, menciona: En este documento presenta una alternativa para el control de

corriente de un motor (trifásico de 5.5 hp.) implementado en el área de paletizado alimentador de carbonato a silos, peletizadora nº 5.

La alternativa presentada puede controlar la carga de corriente de un motor sin que se pare el proceso productivo y evitando fallas tales como el deterioro de bobinado y sobreesfuerzos en el equipo.

Se implementó un control de carga para un motor (trifásico de 5.5 hp.) midiendo el campo electromagnético generado por el consumo de energía del motor pasando una de las fases por un transformador de corriente, la señal de salida se rectifica por medio de un rectificador de precisión hecho con amplificadores operacionales, con la señal obtenida transformarla a una lectura decimal por medio de un indicador de temperatura y alarmas de entrada universal (Gefran 40t96) dándole a este la configuración adecuada, a la vez se configuran las alarmas de salida digital directa (NO) y/o inversa (NC), (estas controlan el abrir o el cerrar las válvulas de llenado del tornillo), este indicador tiene como ventaja que para controlar las salidas digitales se configuran dos set points (si se requieren).

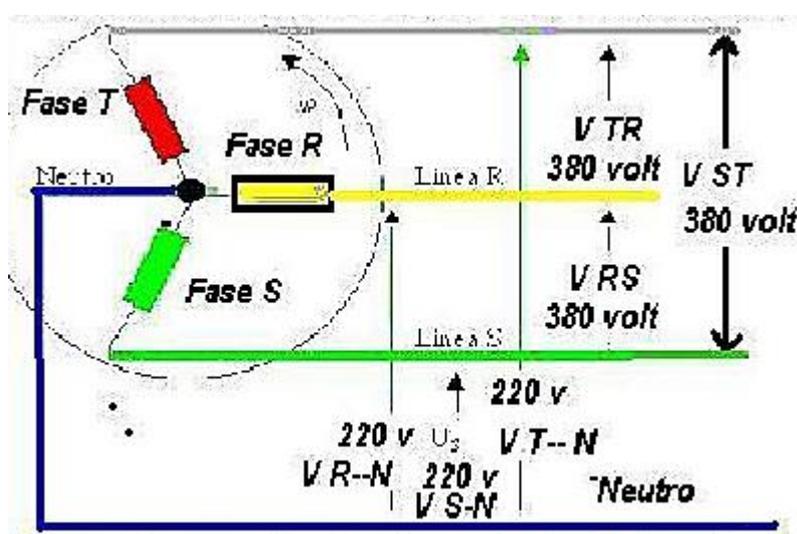
En su tesis: **CONSTRUCCIÓN DE UN IDENTIFICADOR DE FASES PARA UN SISTEMA TRIFÁSICO UTILIZANDO PIC16F870 (EPN – Quito - 2014)**, Morales Vera, Marco Antonio, menciona que: En la actualidad y desde muchos años atrás en la industria ecuatoriana se utiliza máquinas eléctricas de tipo trifásico, en el cual, el conocimiento de su secuencia de fase es indispensable para evitar el mal funcionamiento de las máquinas eléctricas. Por ejemplo, en un motor trifásico es necesario conocer la secuencia de fases para determinar el sentido de giro del motor. Y en el caso que dos generadores vayan a trabajar en paralelo es muy importante conocer la secuencia de fases para evitar fallos como la rotura del eje. Por lo que se ha optado por la construcción de un prototipo de un identificador de secuencia de fases, el cual funciona con el PIC16F870, y además cuenta con los suficientes indicadores para la obtención de la secuencia de fase. Además, en el sector industrial es necesario conocer el funcionamiento de los microcontroladores para conseguir automatizaciones de máquinas que lo requieran. El circuito electrónico está compuesto por varias etapas hasta conseguir la secuencia correcta de las fases y poderla mostrar en la LCD y los demás indicadores. El Identificador de secuencia de fases también se encuentra protegido contra cortocircuitos y sobretensiones ya que se ha implementado fusibles y varistores.

## 2.2. BASES TEÓRICAS

### 2.2.1. SISTEMA TRIFÁSICO

En ingeniería eléctrica un sistema trifásico es un sistema de producción, distribución y consumo de energía eléctrica formado por tres corrientes alternas monofásicas de igual frecuencia y amplitud (y por consiguiente, valor eficaz) que presentan una cierta diferencia de fase entre ellas, en torno a  $120^\circ$ , y están dadas en un orden determinado. Cada una de las corrientes monofásicas que forman el sistema se designa con el nombre de fase.

Figura 1: Posibilidades de enlace de un motor trifásico RSTN



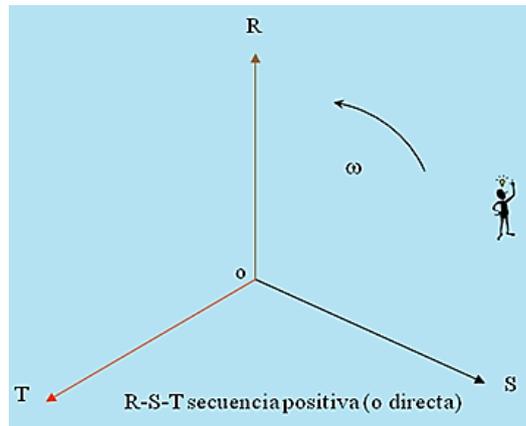
Fuente: <http://www.mailxmail.com/curso-conocer-energia-trifasica/diferencias-energia-trifasica-monofasica>

### 2.2.2. ANÁLISIS DE SECUENCIA DE FASES

Tres fases es el número óptimo, con menos fases se producen asimetrías, y con más fases las ventajas no crecen linealmente con el número de fases, la complejidad del sistema se hace mayor.

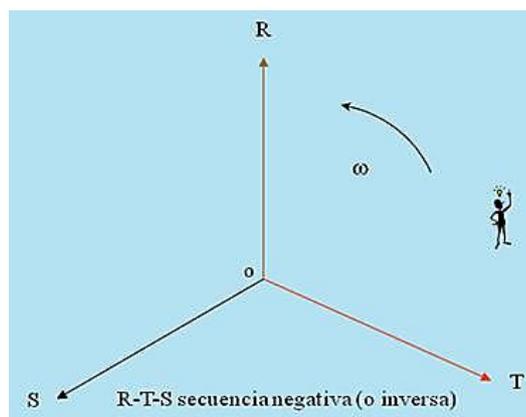
Se denomina secuencia en los sistemas polifásicos, al orden en que se suceden las fases al girar.

**Figura 2: Sentido de giro positivo de un motor trifásico**



Fuente: <https://www.monografias.com/trabajos104/ensayo-circuito-trifasico/ensayo-circuito-trifasico.shtml>

**Figura 3: Sentido de giro negativo de un motor trifásico**



Fuente: <https://www.monografias.com/trabajos104/ensayo-circuito-trifasico/ensayo-circuito-trifasico.shtml>

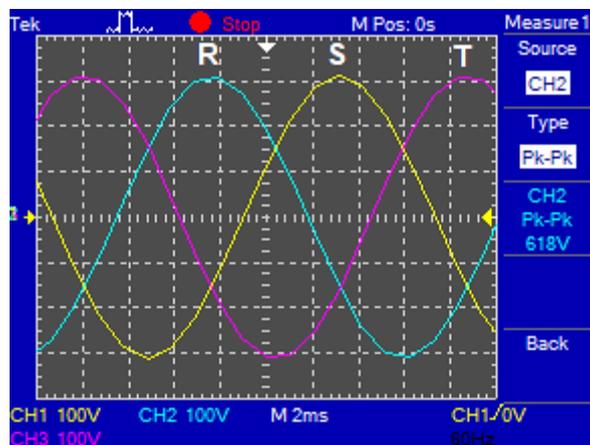
Si recordamos que, una de las propiedades de los sistemas trifásicos, es la posibilidad de generar campos magnéticos giratorios, a partir de bobinas fijas en el espacio, el sentido de giro del campo magnético dependerá de la secuencia de tensiones aplicada.

Los campos magnéticos giratorios nos permiten construir motores y generadores trifásicos.

Es importante saber con qué secuencia relativa estamos trabajando porque ella define el sentido de giro de los motores trifásicos.

Figura 4: Tiempos de detección de secuencia de fases de motores trifásicos

Secuencia correcta: RST, STR o TRS. Secuencia incorrecta: RTS,TSR o SRT



Fuente: Elaboración propia

### 2.2.3. SECUENCIA DE FASE POSITIVA

Por convención se toma siempre como voltaje de referencia al voltaje de fase R. Cuando el voltaje de fase S está retrasado del voltaje de fase a  $120^\circ$  y el voltaje de fase T está adelantado al de fase R por  $120^\circ$  se dice que la secuencia de fase es positiva. En esta secuencia de fase los voltajes alcanzan su valor pico en la secuencia R-S-T.

Los voltajes de R, S y T representados con fasores son los siguientes:

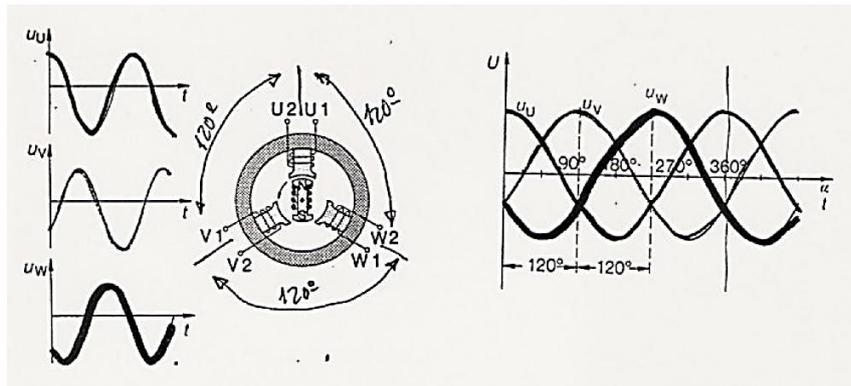
$$\begin{aligned}V_a &= V_m \angle (0^\circ) \\V_b &= V_m \angle (-120^\circ) \\V_c &= V_m \angle (+120^\circ)\end{aligned}$$

En donde  $V_m$  es la magnitud del voltaje de la fase R.

#### 2.2.4. SECUENCIA DE FASE NEGATIVA

En la fase de secuencia negativa el voltaje de la fase S está adelantado  $120^\circ$  al de la fase R y el voltaje de la fase T atrasado  $120^\circ$  al de la fase R.

Figura 5: Diagrama de un sistema trifásico equilibrado de tensiones



Fuente: <https://www.monografias.com/trabajos104/sistemas-trifasicos/sistemas-trifasicos.shtml>

#### 2.2.5. IMPORTANCIA DEL CONOCIMIENTO DE LA SECUENCIA DE FASES

Es necesario reconocer la secuencia de fases que nos arroja la red, más que todo en las industrias ya que estas utilizan instrumentos que se conectan a redes trifásicas. Claro ejemplo son los motores de grandes potencias.

La secuencia de fases determina el sentido de rotación del eje de un motor.

Una secuencia incorrecta de fases hace que en el momento en que se conecta el equipo se produzca un sentido de rotación incorrecto.

La inversión de la secuencia de fases durante el funcionamiento de la máquina causaría también el cambio del sentido de giro del motor.

En ambos casos, puede provocar problemas de seguridad importantes y provocar daños irreparables en la conexión al motor, en la instalación y/o personas.

La detección a tiempo de los errores de secuencia de fases es por lo tanto muy importante en el caso de maquinarias que incluyan elementos portátiles y rotacionales, bombas y husillos, además de cargas portátiles, por ejemplo, en la construcción de maquinaria.

### **2.2.6. SECUENCÍMETRO**

Es un instrumento que nos indica el giro de la corriente trifásica. También se le conoce como fasímetro. Los motores trifásicos conectados en una secuencia en sus tres polos, giran en un sentido. Si se le invierte dos de ellos, cambia el sentido de giro. Este instrumento nos indicará esa secuencia de giro ya que algunos equipos podrían averiarse si se conectan en sentido inverso de rotación.

Es un instrumento o dispositivo que ayuda a identificar la secuencia de fases en sistemas trifásicos, este dispositivo no especifica que conductor pertenezca a una fase determinada o sea no precisa quién es R, S o T

Solo indica la secuencia en función de la conexión que se haya realizado de este. La identificación de las fases realmente es una denominación a los terminales de salida de un generador de corriente alterna obedeciendo a una secuencia estandarizada que es R-S-T. Es de estos bornes que a lo largo del conexionado se lleva la identificación de los cables de las redes eléctricas. Fasímetro es un instrumento encargado de indicar el coseno del ángulo de desfase entre la corriente y la tensión en el sistema medido por este. Y los valores varían de 0 a -1 en capacitivo y de 0 a 1 en inductivo. Que se sepa no hay secuencímetros en media tensión, generalmente las medidas se realizan en baja tensión o en los transformadores de medida.

### **2.2.7. MOTORES DE INDUCCIÓN TRIFÁSICA**

Son motores de corriente alterna que generalmente son conectados a redes de alimentación trifásica.

Se fabrican de las más diversas potencias.

Características de velocidad sensiblemente constante

Característica de par o torque que varía ampliamente según los diseños

Se construye para operar a todas las tensiones y frecuencias de servicio normalizadas.

Los motores eléctricos trifásicos están equipados con 6 bornes, conforme a la norma CEI 34-8

### 2.2.8. CONSTITUCIÓN DE UN MOTOR TRIFÁSICO

Se compone de 3 partes, principalmente: estator, rotor y escudos.

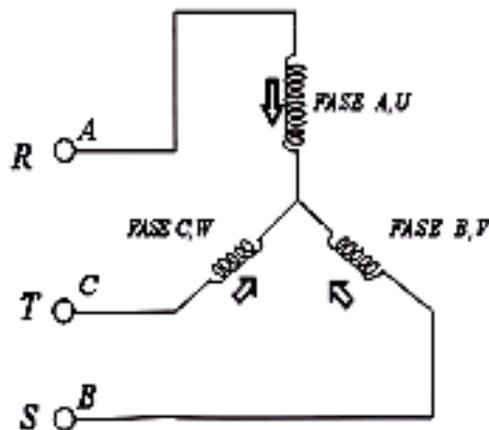
Estator compuesto de una carcasa de fundición, un núcleo formado por chapas magnéticas, y un arrollamiento constituido por bobinas individuales alojadas en las ranuras del núcleo.

El rotor puede ser del tipo jaula de ardilla o bien bobinado.

### 2.2.9. FUNCIONAMIENTO DEL MOTOR TRIFÁSICO

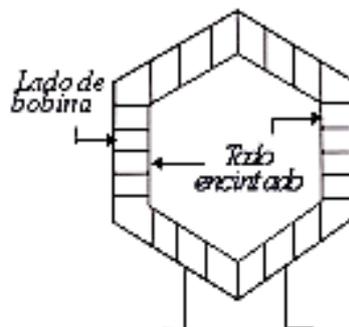
Las bobinas alojadas en las ranuras estáticas están conectadas de modo que formen 3 arrollamientos independientes iguales, llamadas fases.

Figura 6.:Fases de un motor trifásico



Fuente: Teoría y análisis de máquinas eléctricas. Agustín Gutiérrez Paucar

Figura 7: Bobina hexagonal completamente encintada, usada en estatores provistos de ranuras abiertas



Normalmente se tiene que:

El Número de bobinas coincide con el Número de ranuras (doble capa).

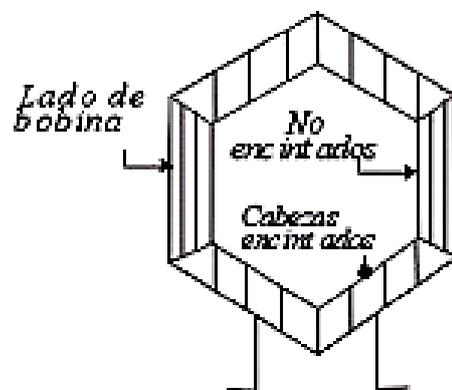
Algunos motores tienen doble Número de ranuras que de bobinas (arrollamiento de fondo de cesta). (Capa simple).

Los motores trifásicos están normalmente previstos para trabajar a una o dos tensiones de servicio y para girar a dos, tres o cuatro velocidades de régimen, lo cual exige una gran variedad de conexiones (en  $\Delta$ , en Y, en serie, en paralelo y todas las combinaciones posibles entre éstas).

Los motores trifásicos de gran tamaño tienen las ranuras estáticas abiertas, en los motores pequeños y de mediano tamaño las ranuras estáticas son semicerradas.

Las bobinas utilizadas en motores de cierto tamaño tienen forma hexagonal, es decir seis lados.

**Figura 8: Bobina hexagonal parcialmente encintada, usada en estatores provistos de ranuras semicerradas**



Fuente: Teoría y análisis de máquinas eléctricas. Agustín Gutiérrez Paucar

Las bobinas de los motores polifásicos se confeccionan siempre con auxilio de hormas (plantillas o moldes).

La cinta normalmente empleada a este respecto es la del algodón, a veces es preferible el uso de batista barnizada o cinta de fibra de vidrio.

Las bobinas de motores de pequeño tamaño pueden confeccionarse inicialmente de forma rectangular y convertirse luego en hexagonales tirando por el centro de los lados mayores.

## 2.2.10. CONEXIONES FUNDAMENTALES DE LOS MOTORES TRIFÁSICOS

### Fases

Generalmente los motores trifásicos están provistos de un arrollamiento estatórico en doble capa, es decir, con igual número de bobinas y de ranuras.

Las bobinas van conectadas formando tres arrollamientos independientes llamados fases las cuales se designan generalmente; con las letras A, B y C o también (R, S y T). Puesto que cada fase debe estar constituida por el mismo número de bobinas, éste será igual a un tercio del número total de bobinas existentes en el estator.

Las tres fases de un motor trifásicos están siempre conectadas en estrella o en delta.

Regla 1: Número de bobinas por fase = Número total de bobinas establecidas dividido entre el número de fases del motor.

Ejemplo 1. En un motor trifásico provisto de 36 bobinas, habrá:

$$\frac{36 \text{ bobinas}}{3 \text{ fases}} = 12 \text{ bobinas por fase}$$

### Polos

Las bobinas de un motor trifásico también están conectadas de modo que el estator del mismo conforme un determinado número de polos iguales.

Regla 2: Número bobinas por polo = Número total de bobinas estatóricas dividido entre el número de polos del motor.

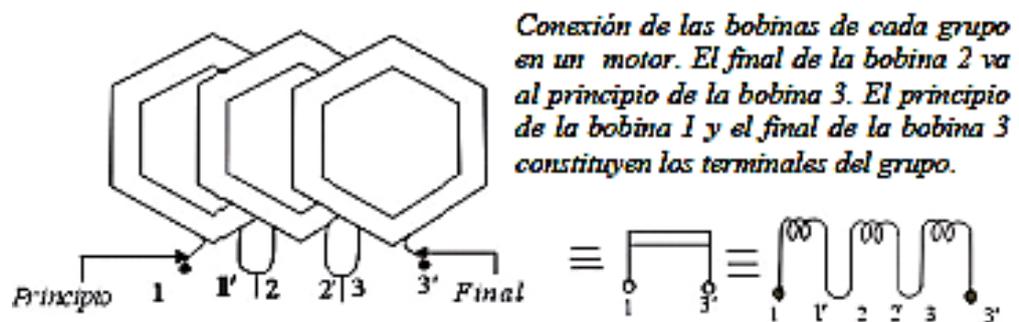
Ejemplo 2. En un motor trifásico tetra polar provisto de 36 bobinas habrá:

$$\frac{36 \text{ bobinas}}{4 \text{ polos}} = 9 \text{ bobinas por polo}$$

### Grupos.

Se llama grupo a un determinado número de bobinas contiguas conectadas en serie. Los motores trifásicos llevan siempre tres grupos iguales de bobinas en cada polo, uno por fase. Dicho, en otros términos, un grupo pertenece a la fase A, otro a la fase B, y el tercero a la fase C. Es evidente que un grupo define el número de bobinas por polo y fase.

Figura 9: Conexión de las bobinas en cada grupo en un motor trifásico



Fuente: Teoría y análisis de máquinas eléctricas. Agustín Gutiérrez Paucar

### 2.2.11. CONEXIÓN EN ESTRELLA

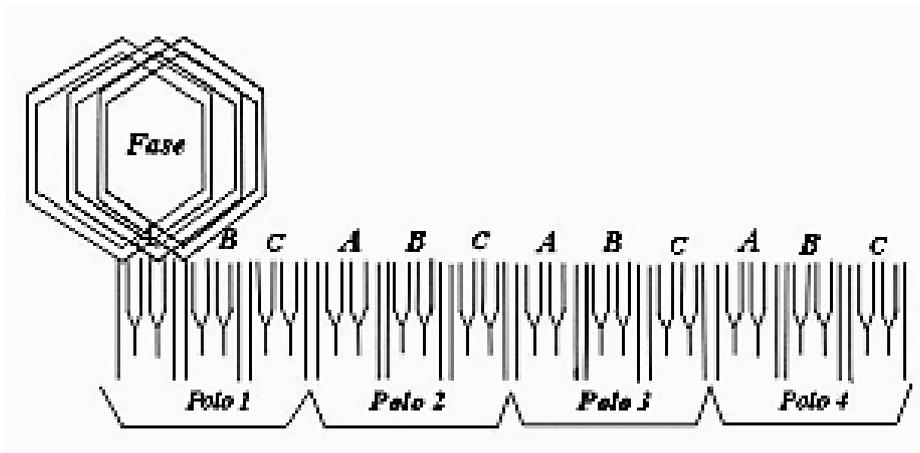
Se trata de conectar en estrella las 3 fases del motor trifásico ya considerado (4 polos, 36 bobinas estáticas).

- Se conectan primero todas las bobinas en grupos. Las tres bobinas de cada grupo se unen en serie. Si dichas bobinas han sido confeccionadas en grupos no será precisa esta operación.
- Se conectan seguidamente entre sí todos los grupos que pertenecen a la fase A. La conexión debe efectuarse de manera que por el primer grupo circule la "i" en sentido de las agujas del reloj, por el segundo grupo en sentido contrario, por el tercer grupo nuevamente en el sentido horario, etc. De esta forma se obtendrán polaridades sucesivas de signo alterno.

El principio de la fase A se empalma a un terminal flexible, que se lleva al exterior, el final de dicha fase se unirá posteriormente a las finales de las fases B y C.

Esta unión se encintará convenientemente.

**Figura 10: Conexión en estrella de un motor trifásico de cuatro polos**



**Fuente:** Teoría y análisis de máquinas eléctricas. Agustín Gutiérrez Paucar

**Regla 3:** Para determinar el número de grupos de bobinas, se multiplica el número de polos por el número de fases del motor.

Ejemplo 3. En el motor trifásico tetrapolar que nos sirve de referencia habrá:

$$4 \text{ polos} \times \text{fases} = 12 \text{ grupos de bobinas}$$

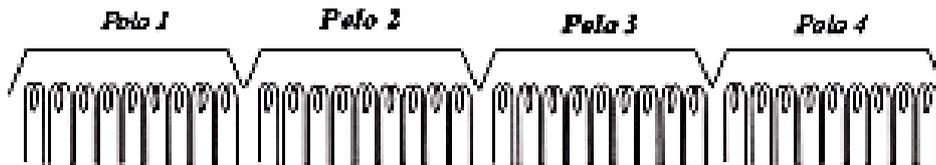
**Regla 4:** Para determinar el número de bobinas grupo, se divide el número total de bobinas del motor por el número de grupos

Ejemplo 4. En el motor trifásico de referencia se tendrá:

$$\frac{36 \text{ bobinas}}{12 \text{ grupos}} = 3 \text{ bobinas / grupo}$$

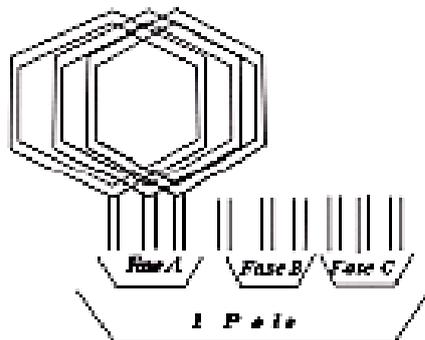
En el motor del caso anterior se ha visto que hay 9 bobinas por polo, luego cada polo estará subdividido en 3 grupos, y cada grupo estará constituido por 3 bobinas de circulación de la corriente que figuran debajo de cada grupo

Figura 11.: Número de bobinas por polo en el motor



Fuente: Teoría y análisis de máquinas eléctricas. Agustín Gutiérrez Paucar

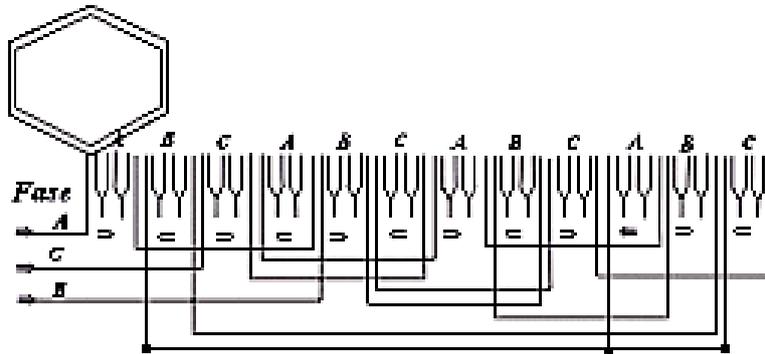
Figura 12: Subdivisión de los polos del motor en tres grupos, uno por fase. Cada grupo comprende tres bobinas



Fuente: Teoría y análisis de máquinas eléctricas. Agustín Gutiérrez Paucar

señalan sucesivamente direcciones opuestas: así. La primera flecha indica el sentido de las agujas del reloj, la segunda el sentido contrario, la tercera el mismo sentido de la primera, la cuarta el mismo que la segunda etc. Este es uno de los métodos que permiten comprobar si la polaridad de cada grupo es correcta.

Figura 13: Polaridad por grupo de bobinas en un motor trifásico



Fuente: Teoría y análisis de máquinas eléctricas. Agustín Gutiérrez Paucar

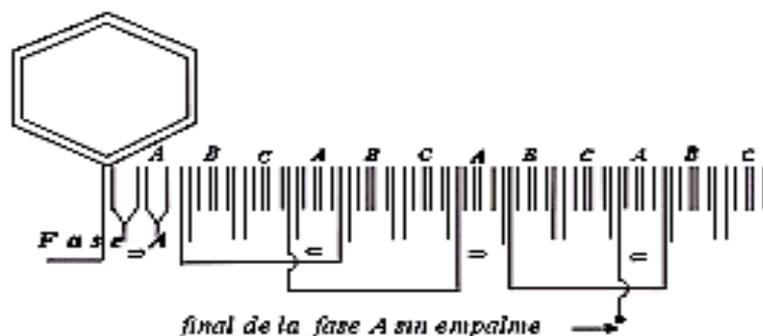
Los extremos de las tres fases van empalmados entre sí; al punto de conexión se le llama punto neutro.

Conexión de los grupos de la fase B, idéntica a las anteriores, pero empezando por el segundo y terminando por el primero (conexión de grupo "saltado") la corriente que circula por la fase B es de sentido opuesto a las que circulan por las fases A y C, como indican las flechas.

Con el sentido de simplificar el esquema de arriba puede sustituirse cada grupo de bobinas por un pequeño rectángulo o a veces también es costumbre emplear un esquema circular.

Las bobinas del motor trifásico conectadas formando 12 grupos iguales. Cada grupo se compone de 3 bobinas. Los cuatro polos son también iguales.

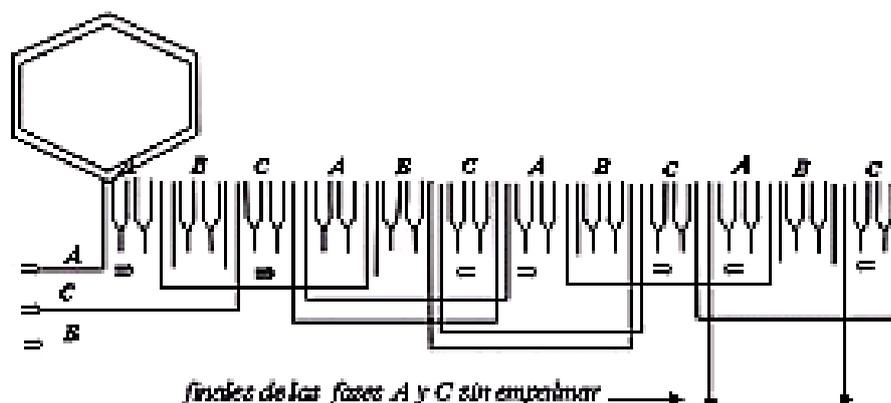
Figura 14: Conexión de los grupos de fases



Fuente: Teoría y análisis de máquinas eléctricas. Agustín Gutiérrez Paucar

Se conectan ahora entre sí los grupos de la fase C, exactamente igual que los de la fase A. El primer grupo libre, perteneciente a la fase B, ha sido "saltado" intencionalmente con objeto de que la inyección del conexionado entre grupos pueda ser idéntica para las tres fases.

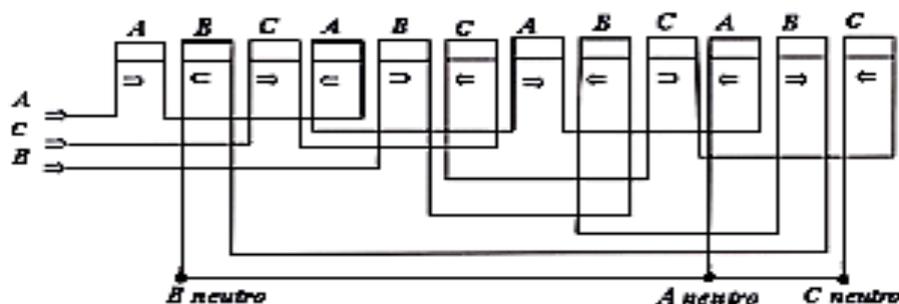
Figura 15: Conexionado entre grupos de las fases en un motor trifásico



Fuente: Teoría y análisis de máquinas eléctricas. Agustín Gutiérrez Paucar

Finalmente, se conectan los grupos de la fase B del mismo modo que se ha procedido con los de la fase A y C, pero empezando por el segundo de dicha fase, es decir, el quinto a partir del principio. Gracias a este artificio llamado conexión con grupo "saltado", las flechas respectivas del sentido en cada rectángulo representan un grupo de 3 bobinas

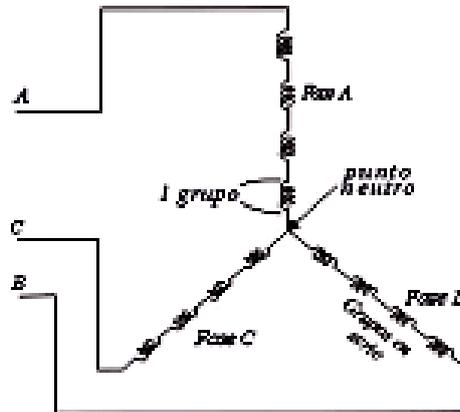
Figura 16: Conexión con grupo saltado



Fuente: Teoría y análisis de máquinas eléctricas. Agustín Gutiérrez Paucar

El diagrama siguiente permite poner más claramente de manifiesto la clase y las características de conexión del motor considerado hasta ahora.

**Figura 17: Diagrama esquemático de un motor trifásico conectado en estrella (1Y)**



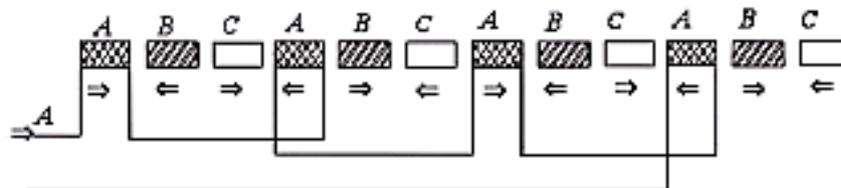
Fuente: Teoría y análisis de máquinas eléctricas. Agustín Gutiérrez Paucar

### 2.2.12. CONEXIÓN EN TRIÁNGULO

Los grupos pertenecientes a la fase A se unen entre sí de igual manera que se hizo con la conexión en estrella, es decir, alternando el signo de sus polaridades.

Es una buena norma poner encima de cada grupo la letra característica de la fase a la cual pertenece, y debajo de él la flecha indicativa del sentido de circulación de la corriente.

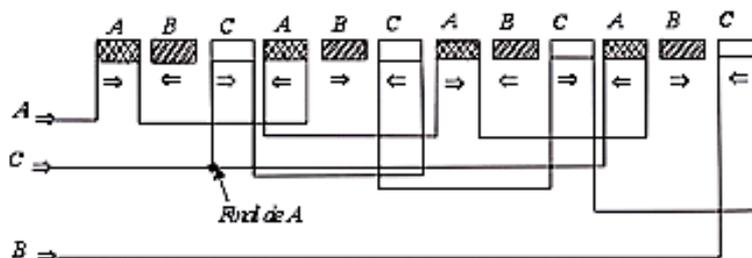
**Figura 18: Conexión de los grupos que componen la fase A**



Fuente: Teoría y análisis de máquinas eléctricas. Agustín Gutiérrez Paucar

Se unen ahora los grupos de la fase C exactamente igual como se ha procedido con los de la fase A. Conéctese entonces el final de la Fase A con el principio de la fase C.

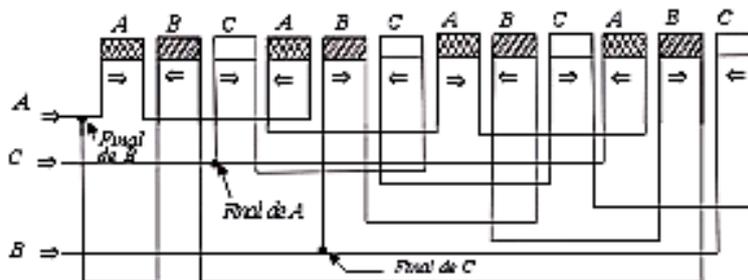
**Figura 19: Conexión de la fase A con el principio de la fase C**



**Fuente: Teoría y análisis de máquinas eléctricas. Agustín Gutiérrez Paucar**

Se unen a continuación el final de la fase C con el principio del segundo grupo perteneciente a la fase B. Los grupos que componen dicha fase tendrán también polaridades alternadas y siempre de signo alternado.

**Figura 20: Conexión del final de la fase C con el principio de la fase B**



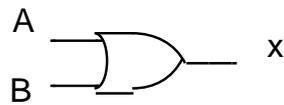
**Fuente: Teoría y análisis de máquinas eléctricas. Agustín Gutiérrez Paucar**

### 2.2.13. COMPUERTAS DIGITALES

#### Compuerta OR

En la figura 21 se muestra el símbolo de la compuerta OR de dos entradas. La salida de la compuerta OR es igual a la suma OR de las entradas lógicas A y B;  $x = A + B$ . Por tanto, la compuerta OR opera de tal forma que su salida es ALTA (nivel lógico 1) si la entrada A, B o ambas están en un nivel lógico 1. La salida de la compuerta OR será BAJA (nivel lógico 0) si todas sus entradas están en el nivel lógico 0. La tabla 2.1 muestra los diferentes estados de la salida de la función lógica OR.

**Figura 21: Compuerta OR**



**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

**Tabla 2.: Tabla de verdad de la función OR**

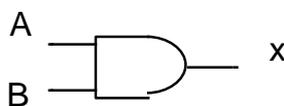
A	B	$x = A + B$
0	0	0
0	1	1
1	0	1
1	1	1

**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

### **Compuerta AND**

La figura 22 muestra según su simbología a una compuerta NAND de dos entradas. La salida de la compuerta AND es igual al producto AND de las entradas lógicas; es decir,  $x = A.B$ . En otras palabras, la compuerta AND es un circuito que opera en forma tal que su salida es ALTA solo cuando todas sus entradas son altas. En todos los otros casos la salida de la compuerta AND es BAJA. La tabla 2.2 muestra el comportamiento de la función lógica AND.

**Figura 22: Compuerta AND**



**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

**Tabla 3: Tabla de verdad de la función AND**

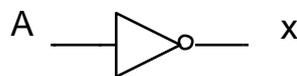
A	B	X = A.B
0	0	0
0	1	0
1	0	0
1	1	1

**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

### Compuerta NOT

La compuerta NOT difiere de las compuertas AND y OR en que se puede efectuar con una sola variable de entrada. La figura 23 muestra el símbolo de la compuerta NOT. El nivel lógico de la salida de esta compuerta siempre es contrario al nivel lógico de su entrada. Por tanto, si su entrada es ALTA, la salida es BAJA y si su entrada es BAJA, la salida es ALTA. La tabla 2.3 muestra los estados de la función lógica NOT.

**Figura 23: Compuerta NOT**



**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

**Tabla 4: Tabla de verdad de la función NOT**

A	x = $\overline{A}$
0	1
1	0

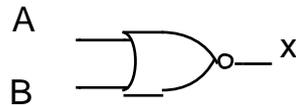
**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

### Compuerta NOR

La figura 24 muestra el símbolo de la compuerta NOR de dos entradas que es igual al símbolo de la compuerta OR, excepto que tiene un pequeño círculo en la salida, que representa la operación de inversión. Así la compuerta NOR opera como una

compuerta OR seguida de una compuerta NOT. La tabla 2.4 muestra que la salida de la compuerta NOR es el inverso de la salida de la compuerta OR para todas las condiciones posibles de entrada. La línea encima de las variables significa negación u opuesto.

**Figura 24: Compuerta NOR**



**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

**Tabla 5: Tabla de verdad de la función NOR**

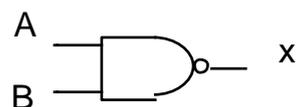
A	B	$x = \overline{A + B}$
0	0	1
0	1	0
1	0	0
1	1	0

**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

### Compuerta NAND

La figura 25 muestra el símbolo de la compuerta NAND de dos entradas. Es el mismo que el de la compuerta AND excepto por el pequeño círculo en su salida que representa la operación de negación o inversión. La compuerta NAND opera como una compuerta AND seguida de una compuerta NOT. La tabla 2.5 muestra que la salida de la compuerta NAND es el inverso de la salida de la compuerta AND para todas las condiciones posibles de entrada.

**Figura 25: Compuerta NAND**



**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

**Tabla 6: Tabla de verdad de la función NAND**

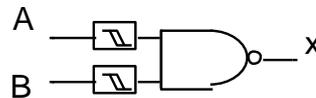
A	B	$x = \overline{A \cdot B}$
0	0	1
0	1	1
1	0	1
1	1	0

**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

### **Compuerta NAND Schmitt trigger**

La compuerta NAND Schmitt trigger cuyo símbolo se muestra en la figura 26 tiene el mismo comportamiento de una compuerta NAND básica con el agregado de que la salida pasa de nivel BAJO a ALTO y viceversa cuando la tensión de entrada pasa por un cierto valor. Esta compuerta presenta lo que se denomina histéresis, lo que significa que el punto en el que ocurre la transición ALTO – BAJO es diferente al punto en el que ocurre la transición BAJO – ALTO.

**Figura 26: Compuerta NAND Schmitt Trigger**



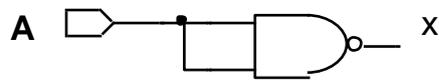
**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

### **Universalidad de las compuertas NAND y NOR**

Las compuertas OR, AND Y NOT pueden obtenerse a partir de combinaciones adecuadas de las compuertas de tipo NAND, utilizando las propiedades del Álgebra de Boole y los teoremas de De Morgan. De acuerdo con esta afirmación podemos construir las tres compuertas básicas según muestran las figuras 27, 29 y 31

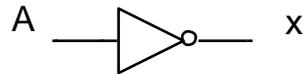
Figura 27: Compuerta NOT implementada con una compuerta NAND

$$x = \bar{A}$$



Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

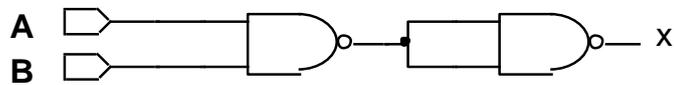
Figura 28: Compuerta NOT



Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

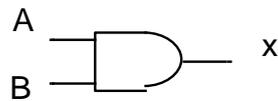
Figura 29: Compuerta AND, implementada con dos compuertas NAND

$$x = A \cdot B$$



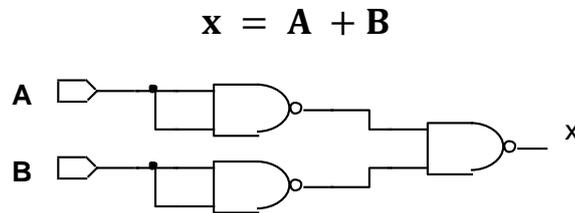
Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

Figura 30: Compuerta AND



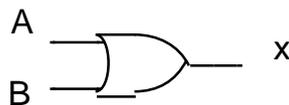
Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

Figura 31: Compuerta OR, implementada con tres compuertas NAND



Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

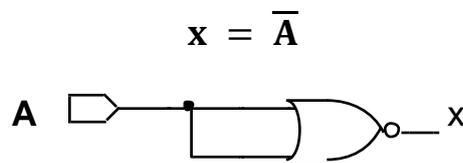
Figura 32: Compuerta OR



Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

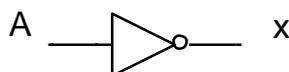
De igual manera se pueden construir las tres compuertas básicas OR, AND y NOT, a partir de la compuerta NOR, los teoremas de De Morgan y el Algebra de Boole. Las figuras 33,35 y 37 muestra las equivalencias.

Figura 33: Compuerta NOT, implementada con una compuerta NOR



Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

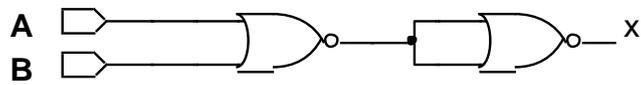
Figura 34: Compuerta NOT



Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

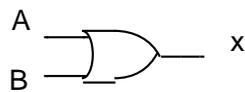
Figura 35: Compuerta OR, implementada con dos compuertas NOR

$$x = A + B$$



Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

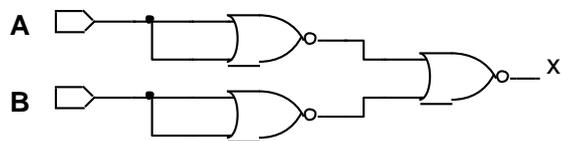
Figura 36: Compuerta OR



Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

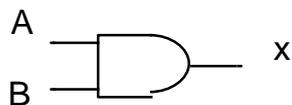
Figura 37: Compuerta AND, implementada con tres compuertas NOR

$$x = A \cdot B$$



Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

Figura 38: Compuerta AND



Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

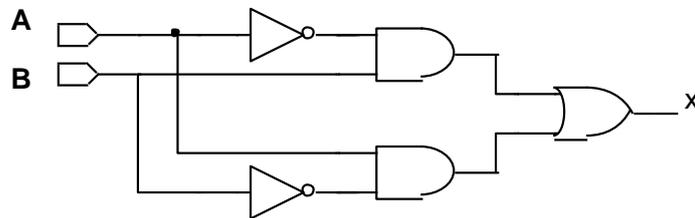
## Compuerta OR EXCLUSIVO

Para el circuito lógico mostrado en la figura 39 la ecuación booleana es:

$$x = \bar{A}B + A\bar{B}.$$

Del análisis de esta expresión se desprende que el circuito produce una salida ALTA siempre que las dos entradas sean distintas (distinto nivel), y produce una salida BAJA siempre que las dos entradas tengan el mismo nivel. La tabla 2.6 muestra la salida según los estados de las entradas.

Figura 39: Circuito equivalente de la compuerta OR EXCLUSIVO



Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

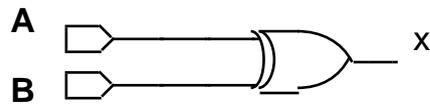
Tabla 7: Tabla de verdad de la función OR EXCLUSIVO

A	B	$x = \bar{A} \cdot B + A \cdot \bar{B}$
0	0	0
0	1	1
1	0	1
1	1	0

Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

El símbolo de la compuerta OR EXCLUSIVO se muestra en la figura 40.

**Figura 40: Símbolo de la compuerta OR EXCLUSIVO**



Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

### Compuerta NOR EXCLUSIVO

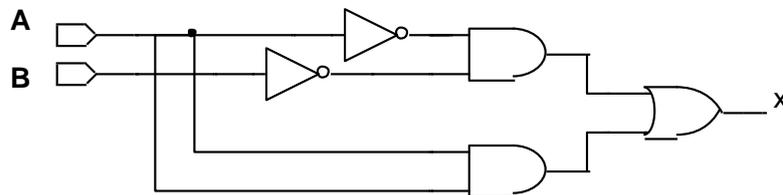
La compuerta NOR EXCLUSIVA opera completamente al contrario que la compuerta OR EXCLUSIVA, siendo su expresión de salida:

$$x = A \cdot B + \bar{A} \cdot \bar{B}$$

La figura 41 muestra el circuito lógico correspondiente.

Este circuito produce una salida ALTA siempre que las dos entradas estén al mismo nivel y una salida BAJA cuando las dos entradas tengan distinto nivel. La tabla 2.7 muestra la salida en función de las entradas.

**Figura 41: Circuito equivalente de la compuerta NOR EXCLUSIVO**



Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

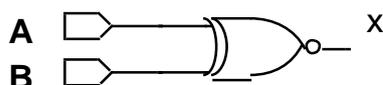
**Tabla 8: tabla de verdad de la función NOR EXCLUSIVO**

A	B	$x = A \cdot B + \bar{A} \cdot \bar{B}$
0	0	1
0	1	0
1	0	0
1	1	1

Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

El símbolo de la compuerta NOR EXCLUSIVO se muestra en la figura 42.

Figura 42: Símbolo de la compuerta NOR EXCLUSIVO

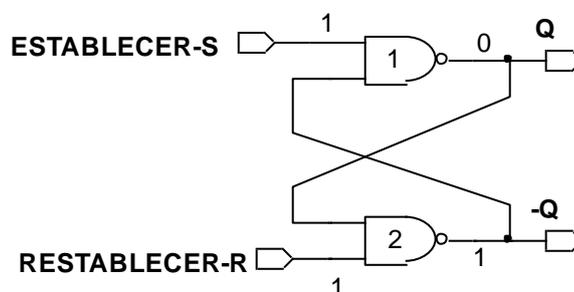


Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

### Registro básico con compuertas NAND

Es posible construir el flip flop más elemental con dos compuertas NAND. La figura 43 muestra la versión con dos compuertas NAND, que recibe el nombre de registro básico de compuertas NAND, o simplemente registro básico. Las dos compuertas NAND están conectada de tal forma que la salida de la NAND-1 sea la entrada de la NAND-2 y viceversa. Las salidas de las compuertas marcadas como Q y  $\bar{Q}$ , respectivamente, son las salidas del registro básico. Bajo condiciones normales estas salidas siempre serán inversas una de la otra. Hay dos registros básicos o cierres de entradas: la entrada ESTABLECER que establece a Q al estado 1; la entrada RESTABLECER es la que borra o manda a Q al estado 0.

Figura 43: ESTABLECER = RESTABLECER = 1, Q = 0 y  $\bar{Q} = 1$



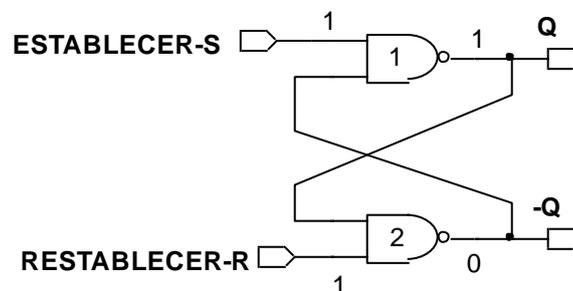
Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci

Las entradas ESTABLECER y RESTABLECER normalmente están en estado ALTO y una de ellas será pulsada a BAJO cuando se quiere cambiar el estado de salida del registro básico. Iniciamos nuestro análisis demostrando que hay dos estados de salida igualmente probables cuando ESTABLECER = RESTABLECER = 1. Una posibilidad se muestra en la figura 43, donde se tiene  $Q = 0$  y  $\bar{Q} = 1$ . Con  $Q = 0$ , las entradas de NAND 2 son 0 y 1, mismas que producen  $Q = 1$ . El 1 de  $\bar{Q}$  ocasiona que NAND-1 tenga un 1 en ambas entradas a fin de producir una salida

0 en Q. En efecto, lo que se tiene es el estado BAJO en la salida NAND-1, que produce un nivel ALTO en la salida NAND-2, la que a su vez conserva la salida NAND-1 en estado BAJO.

La segunda posibilidad se muestra en la figura 44 donde  $Q = 1$  y  $\bar{Q} = 0$ . El estado ALTO de NAND-1 produce un estado bajo en la salida NAND-2, que a su vez conserva la salida NAND-1 en estado ALTO. Así, hay dos posibles estados de salida cuando ESTABLECER = RESTABLECER = 1; como veremos, el estado que realmente existe dependerá de lo que haya ocurrido anteriormente en las entradas.

**Figura 44: ESTABLECER = RESTABLECER = 1,  $Q = 1$  y  $\bar{Q} = 0$**

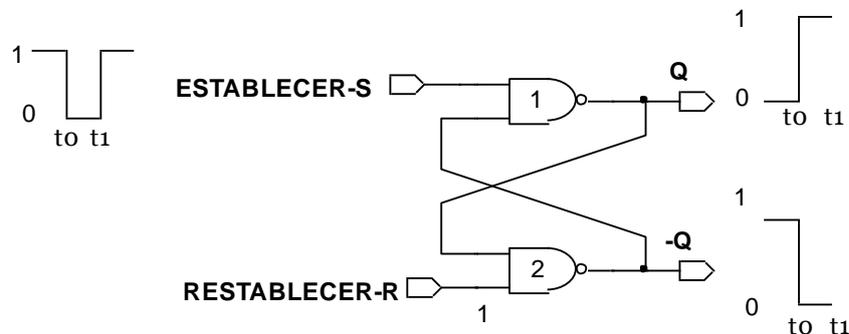


**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

### **Inicio del registro básico (flip flop)**

Vemos ahora que sucede cuando la entrada ESTABLECER se pulsa momentáneamente a BAJO en tanto que RESTABLECER se conserva ALTA. La figura 45 muestra lo que sucede cuando  $Q = 0$  antes del pulso. Cuando ESTABLECER se pulse a BAJO al tiempo  $t_0$ , Q pasará a ALTO y en este estado ALTO forzará a  $\bar{Q}$  a pasar a BAJO de manera que NAND-1 ahora tenga dos entradas bajas. Así cuando ESTABLECER retorna al estado 1 al tiempo  $t_1$ , la salida NAND-1 permanece en ALTO, lo que a su vez mantiene la salida NAND-2 en estado BAJO.

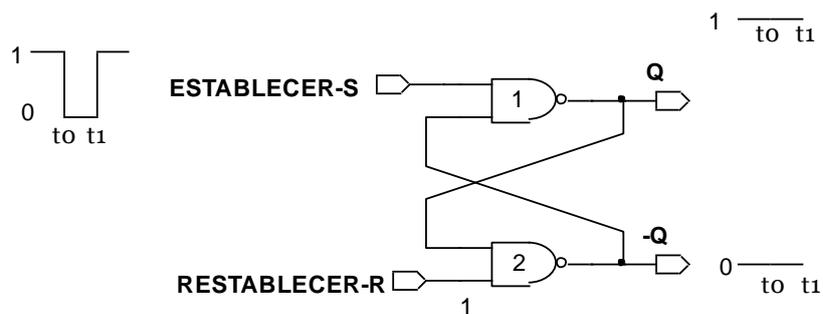
**Figura 45: El pulso de entrada ESTABLECER al estado 0, siempre produce el estado de salida  $Q = 1$  y  $\bar{Q} = 0$ . En la figura  $Q = 0$ , antes del pulso ESTABLECER**



**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

La figura 46 muestra lo que pasa cuando  $Q = 1$  y  $\bar{Q} = 0$  antes de la aplicación del pulso ESTABLECER. Como  $\bar{Q} = 0$  ya conserva la salida NAND-1 en estado ALTO, el pulso de BAJO en ESTABLECER no cambiará nada. De este modo, cuando ESTABLECER retorna a ALTO, las salidas del registro básico se encuentran todavía en el estado  $Q = 1$  y  $\bar{Q} = 0$ .

**Figura 46: El pulso de entrada ESTABLECER al estado 0, siempre produce el estado de salida  $Q = 1$  y  $\bar{Q} = 0$ . En la figura  $Q = 1$ , antes del pulso ESTABLECER**



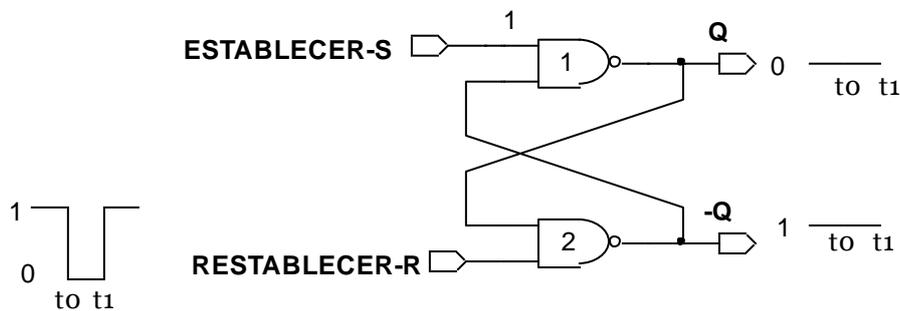
**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

Se puede resumir el análisis expresando que un pulso a BAJO en la entrada ESTABLECER ocasionará que el flip flop termine en el estado  $Q = 1$ . Esta operación se denomina ESTABLECER e registro básico o flip flop. De hecho, el estado  $Q = 1$  se denomina así mismo estado de establecimiento.

Restablecimiento del registro básico (flip flop)

Consideremos ahora lo que sucede cuando la entrada RESTABLECER se pulsa a BAJO, en tanto que ESTABLECER se mantiene en ALTO. La figura 47 muestra lo que pasa cuando  $Q = 0$  y  $\bar{Q} = 1$  antes de la aplicación del pulso. Dado que  $Q = 0$  ya conserva la salida NAND-2 en ALTO, el pulso BAJO en RESTABLECER no tendrá ningún efecto. Cuando RESTABLECER retorna al estado ALTO, las salidas del registro básico siguen siendo  $Q = 0$  y  $\bar{Q} = 1$ .

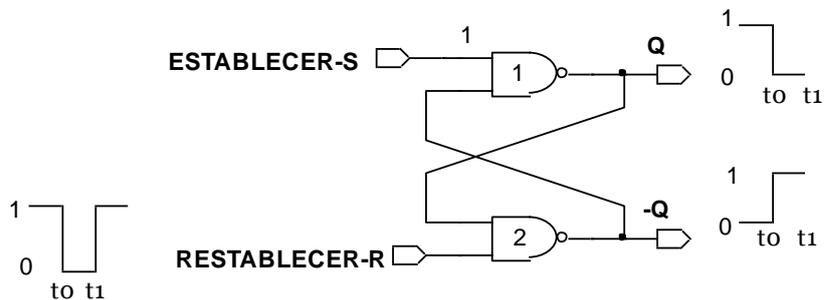
**Figura 47: El pulso de entrada RESTABLECER al estado BAJO, siempre producirá el estado de salida  $Q = 0$  y  $\bar{Q} = 1$ . En la figura  $Q = 0$ , antes del pulso RESTABLECER**



**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

La figura 48 muestra la situación del pulso  $Q = 1$  antes del pulso RESTABLECER. Cuando RESTABLECER se pulse a BAJO al tiempo  $t_0$ ,  $\bar{Q}$  pasará a ALTO y este estado ALTO obliga a  $Q$  a pasar a BAJO, de manera que NAND-2 ahora tiene dos entradas BAJAS. Así, cuando RESTABLECER retorna a ALTO AL TIEMPO  $t_1$ , la salida NAND-2 permanece en ALTO, lo cual, a su vez, conserva la salida NAND-1 en BAJO.

**Figura 48: El pulso de entrada RESTABLECER al estado BAJO, siempre producirá el estado de salida  $Q = 0$  y  $\bar{Q} = 1$ . En la figura  $Q = 1$ , antes del pulso RESTABLECER**



**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

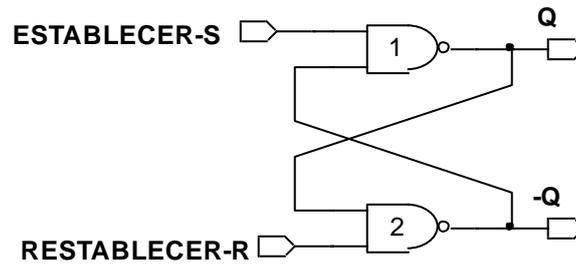
El análisis se puede resumir expresando que un pulso BAJO en la entrada RESTABLECER siempre ocasionará que el registro básico termine en el estado  $Q = 0$ . Esta operación se conoce como borrado o restablecimiento del registro básico; el estado  $Q = 0$  también recibe el nombre de estado restablecido o reiniciado.

**Establecimiento y restablecimiento simultáneos**

El último caso a considerar es aquel donde las entradas ESTABLECER y RESTABLECER se pulsaran simultáneamente a BAJO. Esto producirá niveles ALTOS en ambas salidas NAND de modo que  $Q = \bar{Q} = 1$ . Con toda claridad, esta es una condición no deseada, ya que las dos salidas se suponen inversas la una de la otra. Además, cuando las entradas ESTABLECER y RESTABLECER retornen al estado ALTO, el estado de salida resultante dependerá de cual entrada retorne primero a ALTO. Transiciones simultáneas al estado 1 producirán resultados impredecibles. Por esta razón el registro básico NAND no se utiliza en la condición  $ESTABLECER = RESTABLECER = 0$ .

El símbolo del registro básico NAND y su tabla de verdad se muestran en la figura 49 y la tabla 2.8 respectivamente.

**Figura 49: Símbolo del registro básico NAND**



**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

**Tabla 9: Tabla de verdad del registro básico NAND R-S**

Establecer	Restablecer	Salida
1	1	No hay cambio
0	1	Q = 1
1	0	Q = 0
0	0	*Invalido

\*Produce  $Q = \bar{Q} = 1$

**Fuente: Sistemas digitales principios y aplicaciones. Ronald J. Tocci**

### Resumen del registro básico

La operación del registro básico RS se resume en las siguientes cuatro condiciones:

- ESTABLECER = RESTABLECER = 1. Esta condición es el estado normal y no tiene efecto alguno sobre el estado de salida. Las salidas Q y  $\bar{Q}$  permanecerán en el estado en que se encontraban antes de presentarse esta condición de entrada.
- ESTABLECER = 0, RESTABLECER = 1. Este estado siempre ocasionará que la salida pase al estado Q = 1, donde permanecerá aun después de que ESTABLECER retorne a ALTO. A esto se le denomina establecimiento del registro básico.
- ESTABLECER = 1, RESTABLECER = 0. Esto siempre producirá el estado Q = 0, donde la salida permanecerá aun después de que RESTABLECER retorne a ALTO. A esto se le llama establecimiento o reinicio del registro básico.

- ESTABLECER = RESTABLECER = 0. Esta condición intenta iniciar y borrar el registro básico en forma simultánea y puede producir resultados ambiguos. No debe utilizarse.

#### **2.2.14. MICROCONTROLADOR PIC16F88**

La hoja de datos técnicos del microcontrolador PIC16F88 perteneciente a la familia de rango medio de los dispositivos PICmicro® de Microchip presenta las siguientes características:

- Un oscilador interno RC que puede ser configurado como fuente de reloj primaria o secundaria, con ocho frecuencias disponibles: 31.25 khz, 125 khz, 250 khz, 500 khz, 1 Mhz, 2 Mhz, 4 Mhz y 8 Mhz.
- Consumo de corriente del módulo Timer 1, reducido en gran medida desde 20  $\mu$ A (dispositivos previos PIC16), hasta 1.8  $\mu$ A (32 khz a 2 V), adecuado para aplicaciones en tiempo real.
- Registro watchdog timer (perro guardián) extendido (WDT), programable desde 1 ms hasta 268 segundos. El watchdog timer tiene su propio escalador de 16 bits.
- Puesta en marcha de dos velocidades: cuando el oscilador está configurado para el modo oscilador LP, XT o HS, esta característica inicia el reloj del dispositivo desde el oscilador interno mientras el oscilador está iniciando, esto a la vez habilita casi inmediatamente la ejecución de código.
- Monitor de reloj a prueba de fallos: Esta característica permite al dispositivo continuar la operación, si la fuente de reloj primaria o secundaria falla, conmutando al oscilador interno.
- El modo de conversión Análogo/Digital incluye un registro denominado ANSEL. Este registro facilita la configuración de los pines de entrada/salida analógicos o digitales.

En total se dispone de 16 pines de entrada/salida, configurables por el usuario pin a pin. Algunos pines están multiplexados con otras funciones del dispositivo. Estas funciones incluyen:

- Interrupción externa
- Cambio en las interrupciones en el puerto B
- Entrada de reloj para Timer 0
- Reloj/oscilador Timer 1 de bajo consumo
- Módulo de captura/comparación/PWM
- Conversor A/D de diez bits de siete canales
- SPI™ /I<sup>2</sup>C™
- Dos comparadores analógicos
- AUSART
- $\overline{\text{MCLR}}$  , (RA5) puede ser configurada como una entrada

La tabla 2.9 muestra la memoria disponible en el PIC16F88.

**Tabla 10:. Memoria total del PIC16F88**

Dispositivo	Memoria de programa flash	Memoria de datos	Memoria de datos EEPROM
PIC16F88	4K x 14	368 X 8	256 X 8

**Fuente:** <http://ww1.microchip.com/downloads/en/DeviceDoc/30487D.pdf>

El diagrama de bloques del microcontrolador PIC16F88, se muestra en la figura 2.50.

### 2.2.15. DESCRIPCIÓN DE PINES DEL PIC16F88

La tabla 2.10 muestra la descripción de pines del PIC16F88.



**Tabla 11: Disposición de pines del microcontrolador PIC16F88**

Nombre de pin	PDIP/ SOIC Pin#	SSOP Pin#	QFN Pin#	TIPO E/S/A	Tipo de buffer	Descripción
RA0/AN0 RA0 AN0	17	19	23	E/S E	TTL Analógico	Pin bidireccional de E/S Canal 0 de entrada analógica
RA1/AN1 RA1 AN1	18	20	24	E/S E	TTL Analógico	Pin bidireccional de E/S Canal 1 de entrada analógica
RA2/AN2/CV <sub>REF</sub> /V <sub>REF-</sub> RA2 AN2 CV <sub>REF</sub> V <sub>REF-</sub> <sup>(4)</sup>	1	1	26	E/S E S E	TTL Analógico Analógico	Pin bidireccional de E/S Canal 2 de entrada analógica Salida de comparador V <sub>REF</sub> Entrada de voltaje (bajo) de referencia A/D
RA3/AN3/V <sub>REF+</sub> /C1OUT RA3 AN3 V <sub>REF+</sub> <sup>(4)</sup> C1OUT	2	2	27	E/S E E S	TTL Analógico Analógico	Pin bidireccional de E/S Canal 3 de entrada analógica Entrada de voltaje (alto) de referencia A/D Salida de comparador 1
RA4/AN4/T0CKI/C2OUT RA4 AN4 <sup>(4)</sup> T0CKI C2OUT	3	3	28	E/S E E S	ST Analógico ST Analógico	Pin bidireccional de E/S Canal 4 de entrada analógica Entrada de voltaje (alto) de referencia A/D Salida de comparador 2
RA5/MCLR/VPP RA5 MCLR VPP	4	4	1	E E A	ST ST -	Pin de entrada Limpiador maestro (reset). Este pin es de reseteo activo en BAJO para el dispositivo Entrada de voltaje de programación
RA6/OSC2/CLKO RA6 OSC2 CLKO	15	17	20	E/S S S	ST - -	Pin bidireccional de E/S Salida para oscilador de cristal. Conecta al cristal o resonador en el modo de oscilador de cristal En el modo RC, por este pin se obtiene la señal CLKO que tiene 1/4 de la frecuencia de OSC1 y denota la tasa del ciclo de instrucción
RA7/OSC1/CLKI RA7 OSC1 CLKI	16	18	21	E/S E E	ST ST/CMOS <sup>(3)</sup> -	Pin bidireccional de E/S Entrada para el oscilador de cristal Entrada para señal de reloj externo
RB0/INT/CCP1 <sup>(5)</sup> RB0 INT CCP1	6	7	7	E/S E E/S	TTL ST <sup>(1)</sup> ST	Pin bidireccional de E/S Pin de interrupción externa Entrada de captura, salida de comparación, salida PWM
RB1/SDI/SDA RB1 SDI SDA	7	8	8	E/S E E/S	TTL ST ST	Pin bidireccional de E/S Entrada de datos SPI™ Datos I <sup>2</sup> C™
RB2/SDO/RX/DT RB2 SDO RX DT	8	9	9	E/S S E E	TTL ST ST	Pin bidireccional de E/S Salida de datos SPI Recibe AUSART asíncrona Detecta AUSART síncrona

RB3/PGM/CCP1 <sup>(5)</sup> RB3 PGM CCP1	9	10	10	E/S E E/S	TTL ST ST	Pin bidireccional de E/S Pin de habilitación de programación en bajo voltaje ICSP™ Entrada de captura, salida de comparación, salida PWM
RB4/SCK/SCL RB4 PGM CCP1	10	11	12	E/S E E/S	TTL ST ST	Pin bidireccional de E/S Pin de habilitación de programación en bajo voltaje ICSP™ Entrada de captura, salida de comparación, salida PWM
RB5/ $\overline{SS}$ /TX/CK RB5 $\overline{SS}$ TX CK	11	12	13	E/S E S E/S	TTL TTL	Pin bidireccional de E/S. Pin de interrupción por cambio Selección de esclavo para SPI en modo esclavo Transmite AUSART asíncrona Reloj síncrono AUSART
RB6/ AN5/PGC/T1OSO/T1CKI RB6 AN5 <sup>(4)</sup> PGC T1OSO T1CKI	12	13	15	E/S E E/S S E	TTL TTL ST <sup>(2)</sup> ST ST	Pin bidireccional de E/S. Pin de interrupción por cambio Canal 5 de entrada analógica Pin de reloj para programación y depurador en circuito Salida de oscilador para Timer 1 Entrada de reloj externa para el Timer 1
RB7/ AN6/PGD/T1OSI RB7 AN6 <sup>(4)</sup> PGD T1OSI	13	14	16	E/S E E E	TTL ST <sup>(2)</sup> ST	Pin bidireccional de E/S. Pin de interrupción por cambio Canal 6 de entrada analógica Pin de programación para datos ICSP y depurador en circuito Entrada de oscilador para Timer 1
V <sub>SS</sub>	5	5,6	3,5	A	-	Referencia de tierra para los pines de entrada y salida y la lógica digital del dispositivo
V <sub>DD</sub>	14	15, 16	17, 19	A	-	Pin de alimentación positiva para los pines de entrada y salida y la lógica digital del dispositivo

Leyenda:	E = Entrada	S = Salida	E/S = Entrada/Salida	A = Alimentación
	= No usado	TTL = Entrada TTL	ST = Entrada Schmitt trigger	

Nota:	1: Este buffer es una entrada Schmitt trigger cuando se configura como interrupción externa
	2: Este buffer es una entrada Schmitt trigger cuando se usa en el modo de programación serial
	3: Este buffer es una entrada Schmitt trigger cuando se configura en el modo oscilador RC y entrada CMOS de otra manera
	4: Solo en los dispositivos PIC16F88
	5: El pin CCP1 está determinado por el bit CCPMX en el registro Configuration Word 1

Fuente: <http://ww1.microchip.com/downloads/en/DeviceDoc/30487D.pdf>

### **2.2.16. ORGANIZACIÓN DE LA MEMORIA**

Hay dos bloques de memoria en los dispositivos PIC16F87/88. Estos son la memoria de programa y la memoria de datos. Cada bloque tiene su propio bus, de tal forma que el acceso a cada bloque puede ocurrir durante el mismo ciclo de oscilación.

La memoria de datos puede ser desglosada en la memoria RAM de propósito general y los registros de funciones especiales SFR's.

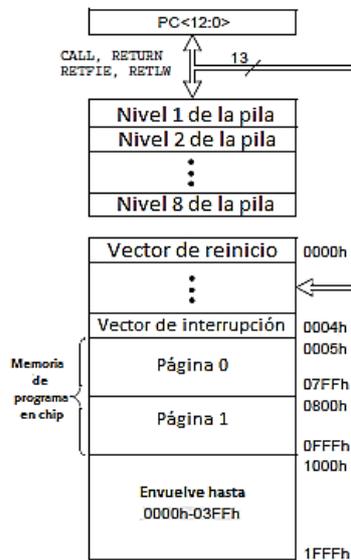
El área de memoria de datos también contiene la memoria de datos EEPROM. Esta memoria no está directamente mapeada, sino más bien indirectamente mapeada dentro de la memoria de datos. Esto significa que un puntero de direccionamiento indirecto especifica la dirección de la memoria de datos EEPROM para lectura/escritura.

La memoria de datos EEPROM en el PIC16F88, tiene 256 bytes y está en el rango de direcciones de 00h-FFh.

### **2.2.17. ORGANIZACIÓN DE LA MEMORIA DE PROGRAMA**

El PIC16F88 dispone de un contador de programa de 13 bits capaz de direccionar un espacio de memoria de programa de 8K x 14. Para el PIC16F88, el primer segmento de 4K x 14 está físicamente implementado entre 0000h-0FFFh, tal como muestra la figura 51.

**Figura 51: Mapa de la memoria de programa y la pila**



Fuente: <http://ww1.microchip.com/downloads/en/DeviceDoc/30487D.pdf>

Acceder a una ubicación por encima de las direcciones implementadas físicamente ocasionaría una vuelta alrededor. Por ejemplo, la misma instrucción puede ser accedida en las ubicaciones 020h, 420h, 820h, C20h, 1020h, 1420h, 1820h y 1c20h.

El vector de reinicio del sistema está en la posición 0000h y el vector de interrupción está en la posición 0004h.

## 2.2.18. ORGANIZACIÓN DE LA MEMORIA DE DATOS

La memoria de datos está particionada en múltiples bancos que contienen los registros de propósito general (GPR) y los registros de funciones especiales (SFR). Los bits RP1 y RP0, que son los bits 6 y 5 del registro STATUS, son los bits que permiten seleccionar los bancos de memoria. Cada banco se extiende hasta 128 bytes (equivalente a 7Fh). Las posiciones más bajas de cada banco están reservadas para los registros de funciones especiales. Por encima de los registros de funciones especiales están los registros de propósito general, implementados como memoria estática de tipo RAM (Memoria de acceso aleatorio). Todos los bancos implementados contienen registros de funciones especiales. Algunos de los registros de funciones especiales de mayor uso implementados en un banco, están

reflejados en otros bancos con el fin de poder acceder más rápidamente a ellos y también para reducir el código de programa escrito. El más claro ejemplo de esto es el registro STATUS que se encuentra en los cuatro bancos de memoria.

La tabla 2.11 muestra los bancos y la combinación de RP1 y RP0 que permiten seleccionarlos.

**Tabla 12: Bits de selección de los bancos de memoria del PIC16F88**

RP1:RP0	BANCO
00	0
01	1
10	2
11	3

Fuente: <http://ww1.microchip.com/downloads/en/DeviceDoc/30487D.pdf>

## 2.2.19. MAPA DE REGISTROS DEL PIC16F88

La tabla 2.12 muestra el mapa de registros del PIC16F88:

**Tabla 13: Mapa de registros del PIC16F88**

Dirección		Dirección		Dirección		Dirección	
Dir indirect(*)	00h	Dir indirect(*)	80h	Dir indirect(*)	100h	Dir indirect(*)	180h
TMR0	01h	OPTION_REG	81h	TMR0	101h	OPTION_REG	181h
PCL	02h	PCL	82h	PCL	102h	PCL	182h
STATUS	03h	STATUS	83h	STATUS	103h	STATUS	183h
FSR	04h	FSR	84h	FSR	104h	FSR	184h
PORTA	05h	TRISA	85h	WDTCON	105h	---	185h
PORTB	06h	TRISB	86h	PORTB	106h	TRISB	186h
---	07h	---	87h	---	107h	---	187h
---	08h	---	88h	---	108h	---	188h
---	09h	---	89h	---	109h	---	189h
PCLATH	0Ah	PCLATH	8Ah	PCLATH	10Ah	PCLATH	18Ah
INTCON	0Bh	INTCON	8Bh	INTCON	10Bh	INTCON	18Bh
PIR1	0Ch	PIE1	8Ch	EEDATA	10Ch	EECON1	18Ch
PIR2	0Dh	PIE2	8Dh	EEADR	10Dh	EECON2	18Dh
TMR1L	0Eh	PCON	8Eh	EEDATH	10Eh	Reservado <sup>(1)</sup>	18Eh
TMR1H	0Fh	OSCCON	8Fh	EEADRH	10Fh	Reservado <sup>(1)</sup>	18Fh
T1CON	10h	OSCTUNE	90h		110h		190h
TMR2	11h	---	91h				
T2CON	12h	PR2	92h				
SSPBUF	13h	SSPADD	93h				
SSPCON	14h	SSPSTAT	94h				
CCPR1L	15h	---	95h				
CCPR1H	16h	---	96h				
CCP1CON	17h	---	97h				
RCTA	18h	TXSTA	98h				
TXREG	19h	SPBRG	99h				
RCREG	1Ah	---	9Ah				
---	1Bh	ANSEL	9Bh				
---	1Ch	CMCON	9Ch				
				Registro de propósito general 16 bytes		Registro de propósito general 16 bytes	



1Ah	RCREG	Registro de recepción de datos AUSART								0000 0000
1Bh	---	No implementado								---
1Ch	---	No implementado								---
1Dh	---	No implementado								---
1Eh	ADRESH <sup>(4)</sup>	Byte alto del registro resultado A/D								xxxx xxxx
1Fh	ADCON0 <sup>(4)</sup>	ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	---	ADON	0000 00-0

### Banco 1

Dirección	Nombre	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bi1	Bit0	Valor en: POR, BOR	
80h <sup>(2)</sup>	INDF	Direccionando esta ubicación, usa contenidos de FSR para direccionar la memoria de datos(no es un registro físico)								0000 0000	
81h	OPTION_REG	RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	
82h <sup>(2)</sup>	PCL	Byte menos significativo del Contador de programa (PC)								0000 0000	
83h <sup>(2)</sup>	STATUS	IRP	RP1	RP0	T0	PD	Z	DC	C	0001 1xxx	
84h <sup>(2)</sup>	FSR	Puntero de dirección de memoria de datos indirecto								xxxx xxxx	
85h	TRISA	TRISA7	TRISA6	TRISA5 <sup>(3)</sup>	Registro de dirección de datos del PORTA (TRISA <4:0>)						1111 1111
86h	TRISB	Registro de dirección de datos del PORTB								1111 1111	
87h	---	No implementado								---	
88h	---	No implementado								---	
89h	---	No implementado								---	
8Ah <sup>(1,2)</sup>	PCLATH	---	---	---	Buffer de escritura para los 5 bits mas altos del contador de programa					---0 0000	
8Bh <sup>(2)</sup>	INTCON	GIE	PEIE	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBF	0000 000x	
8Ch	PIE1	---	ADIE <sup>(4)</sup>	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	-000 0000	
8Dh	PIE2	OSFIE	CMIE	---	EEIE	---	---	---	---	00-0 ----	
8Eh	PCON	---	---	---	---	---	---	POR	BOR	---- -00q	
8Fh	OSCCON	---	IRCF2	IRCF1	IRCF0	OSTS	IOFS	SCS1	SCS0	-000 0000	
90h	OSCTUNE	---	---	TUN5	TUN4	TUN3	TUN2	TUN1	TUN0	--00 0000	
91h	---	No implementado								---	
92h	PR2	Registro de periodo del Timer2								1111 1111	
93h	SSPADD	Registro de dirección del puerto serial síncrono (modo I <sup>2</sup> C™)								0000 0000	
94h	SSPSTAT	SMP	CKE	D/A	P	S	R/W	UA	BF	0000 0000	
95h	---	No implementado								---	
96h	---	No implementado								---	
97h	---	No implementado								---	
98h	TXSTA	CSRC	TX9	TXEN	SYNC	---	BRGH	TRMT	TX9D	0000 -010	
99h	SPBRG	Registro generador de tasa de baudios								0000 0000	
9Ah	---	No implementado								---	
9Bh	ANSEL <sup>(4)</sup>	---	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	-111 1111	
9Ch	CMCON	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0111	
9Dh	CVRCON	CVREN	CVROE	CVR3	---	CVR2	CVR1	CVR0	---	000- 0000	
9Eh	ADRESL <sup>(4)</sup>	Byte bajo del registro resultado A/D								xxxx xxxx	
9Fh	ADCON1 <sup>(4)</sup>	ADFM	ADCS2	VCFG1	VCFG0	---	---	---	---	0000 ----	

### Banco 2

Dirección	Nombre	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bi1	Bit0	Valor en: POR, BOR
100h <sup>(2)</sup>	INDF	Direccionando esta ubicación, usa contenidos de FSR para direccionar la memoria de datos(no es un registro físico)								0000 0000
101h	TMR0	Registro del módulo Timer0								xxxx xxxx
102h <sup>(2)</sup>	PCL	Byte menos significativo del Contador de programa (PC)								0000 0000
103h <sup>(2)</sup>	STATUS	IRP	RP1	RP0	T0	PD	Z	DC	C	0001 1xxx
104h <sup>(2)</sup>	FSR	Puntero de dirección de memoria de datos indirecto								xxxx xxxx
105h	WDTCON	---	---	---	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN	---0 1000
106h	PORTB	Enganchador de datos del PortB cuando es escrito; pines del PortB cuando es leído								00xx xxxx
107h	---	No implementado								---
108h	---	No implementado								---
109h	---	No implementado								---
10Ah <sup>(1,2)</sup>	PCLATH	---	---	---	Buffer de escritura para los 5 bits mas altos del contador de programa					---0 0000
10Bh <sup>(2)</sup>	INTCON	GIE	PEIE	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBF	0000 000x
10Ch	EEDATA	Byte bajo del registro de datos EEPROM/Flash								xxxx xxxx
10Dh	EEDR	Byte bajo del registro de direcciones EEPROM/Flash								xxxx xxxx
10Eh	EEDATH	---	---	Byte alto del registro de datos EEPROM/Flash						--xx xxxx
10Fh	EEDARH	---	---	---	---	Byte alto del registro de direcciones EEPROM/Flash				---- xxxx

### Banco 3

Dirección	Nombre	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bi1	Bit0	Valor en: POR, BOR
180h <sup>(2)</sup>	INDF	Direccionando esta ubicación, usa contenidos de FSR para direccionar la memoria de datos(no es un registro físico)								0000 0000
181h	OPTION_REG	RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111
182 h <sup>(2)</sup>	PCL	Byte menos significativo del Contador de programa (PC)								0000 0000
183 h <sup>(2)</sup>	STATUS	IRP	RP1	RP0	T0	PD	Z	DC	C	0001 1xxx
184 h <sup>(2)</sup>	FSR	Puntero de dirección de memoria de datos indirecto								xxxx xxxx
185 h	---	No implementado								---
186h	TRISB	Registro de dirección de datos del PORTB								1111 1111
187h	---	No implementado								---
188h	---	No implementado								---
189h	---	No implementado								---
18Ah <sup>(1,2)</sup>	PCLATH	---	---	---	Buffer de escritura para los 5 bits mas altos del contador de programa					---0 0000
18Bh <sup>(2)</sup>	INTCON	GIE	PEIE	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBF	0000 000x
18Ch	EECON1	---	---	---	FREE	WRERR	WREN	WR	RD	x---x 000
18Dh	EECON2	Registro 2 de control EEPROM (no es un registro físico)								-----
18Eh	---	Reservado, mantenerlo en cero (limpio)								0000 0000
18Fh	---	Reservado, mantenerlo en cero (limpio)								0000 0000

Leyenda:	x = desconocido	u = sin alteración	q = valor que /depende de la condición	- = no implementado, leído como '0'
	r = reservado	--- = ubicaciones no implementadas, leídas como '0'		

Nota:	1: El byte más alto del contador de programa no es accesible directamente. PCLATH es un registro de retención para PC<12:8>, cuyos contenidos son transferidos al byte más alto del contador de programa
	2: Estos registros pueden ser direccionados desde cualquier banco
	3: RA5 es solamente una entrada, el estado del bit TRISA5 no tiene efecto y siempre se leerá como '1'
	4: Solo en los dispositivos PIC16F88

Fuente: <http://ww1.microchip.com/downloads/en/DeviceDoc/30487D.pdf>

### 2.3. DEFINICIÓN DE TÉRMINOS BÁSICOS

**Sistema trifásico:** Sistema que produce y distribuye energía eléctrica mediante tres corrientes monofásicas de naturaleza alterna que se caracterizan porque tienen la misma frecuencia y la misma amplitud, pero presentan un desfase de 120 grados entre ellas

**Secuencia de fases:** Se define como el orden en el que van a aparecer los picos de voltaje máximos en cada una de las fases de un sistema trifásico.

**Compuertas digitales:** Son bloques de circuitos formados por transistores conectados de tal forma que producen salidas equivalentes a dos posibles dígitos: 1 o 0. Pueden ser de tres tipos básicos: suma lógica, producto lógico y negación, a partir de los cuales se construyen otras compuertas más complejas.

**Flip flop:** Circuito electrónico digital que puede permanecer en uno u otro estado lógico (1 o 0) durante un intervalo de tiempo en el cual no es sometido a ninguna acción externa que lo haga cambiar su estado actual.

**Microcontrolador:** Dispositivo electrónico conformado por varios de bloques de procesamiento como memoria de datos, memoria de programa, unidad central de proceso, puertos lógicos, buses de datos y direcciones, temporizadores, comparadores, módulos de comunicación entre otros, cuya finalidad es manipular datos binarios para su procesamiento y posterior uso, con el fin de producir eventos sobre el ambiente que los rodea, ya sea controlando el funcionamiento de algunos dispositivos como rieles, diodos led, servomotores, entre otros, como también mostrar información resultado de los eventos producidos, a través de dispositivos de visualización como pantallas de cristal líquido, displays de siete segmentos, arreglos de leds en forma matricial, etc.

**Memoria de programa:** Son circuitos digitales electrónicos formados por transistores, que permiten almacenar información en formato binario, consistente en instrucciones o

comandos que son ejecutables mediante una lógica de control y sincronización, dentro de un microcontrolador.

**Memoria de datos:** Circuitos digitales electrónicos formados por transistores, que almacenan datos que pueden ser manipulados por las instrucciones contenidas en una memoria de programa dentro de un microcontrolador.

**Registros:** Unidades básicas de almacenamiento de datos formadas por varios flip flops.

Habiendo considerado los antecedentes y el marco teórico que sirven de soporte a la investigación continuamos con el capítulo 3 para plantear el diseño e implementación del prototipo

## **CAPÍTULO III**

### **DISEÑO E IMPLEMENTACIÓN DEL PROTOTIPO**

#### **3.1. DISEÑO DEL DETECTOR DE FASE**

El diseño del detector de fase se ha implementado utilizando Multisim de National Instruments, un aplicativo muy potente que permite diseñar esquemas electrónicos, hacer simulación con los circuitos implementados y diseñar así mismo el esquema de placa impresa.

##### **3.1.1. DIAGRAMA ESQUEMÁTICO DEL DETECTOR DE FASE**

Dado que el detector de fases es trifásico, se requieren tres etapas simétricas de entrada y de procesamiento para las tensiones, las cuales una vez adaptadas se aplican a un controlador PIC16F88 de salida que permite mostrar las secuencias de fase y giro en un display LCD de 2 líneas por 16 caracteres.

Se describe seguidamente las etapas del detector de fase:

##### **Etapas de entrada**

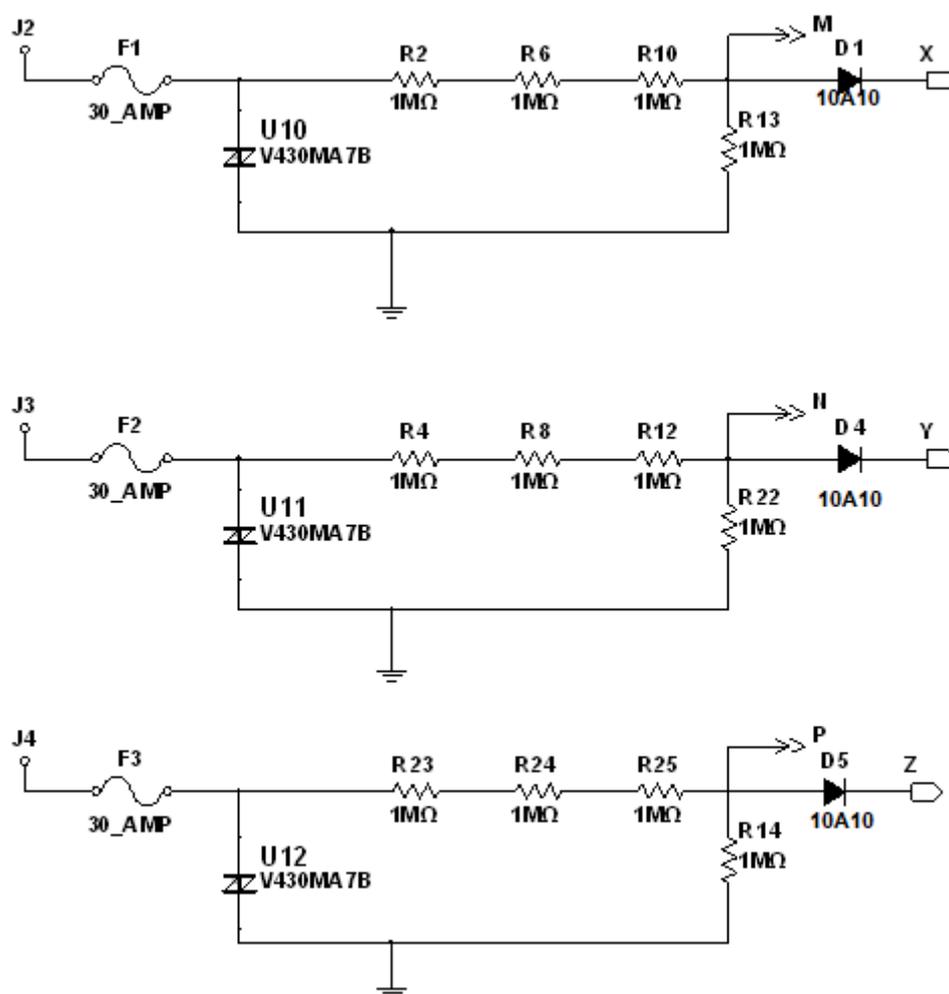
Consta de un fusible en serie y un varistor en paralelo para cada fase. El fusible permite proteger contra excesos de corriente que puedan ingresar al detector de fase, mientras que el varistor protege contra picos de tensión mayores a 470 voltios. Seguidamente se tiene un arreglo de tres resistencias en serie de 1 M $\Omega$  cada una para adaptar los picos de voltaje de cada fase a valores menores con el fin de aplicarlos a la siguiente etapa. Las tensiones de cada fase ya reducidas en amplitud

son aplicadas a dos etapas distintas cuyas entradas son: M, N, P y X, Y, Z. La etapa conformada por las entradas M, N, P; sirve para definir la lógica combinatorial – secuencial que permitirá discernir si el giro que se producirá con la secuencia de fases asociada, será hacia la izquierda o hacia la derecha.

La etapa conformada por las entradas X, Y, Z, y sus respectivos circuitos de rectificación y filtrado permite detectar el orden en el que aparecen las señales con sus respectivas fases, al mismo tiempo que el circuito combinatorial – secuencial detecta el sentido de giro.

La figura 52 muestra las etapas de entrada.

**Figura 52: Etapas de entrada del medidor de secuencia trifásica**



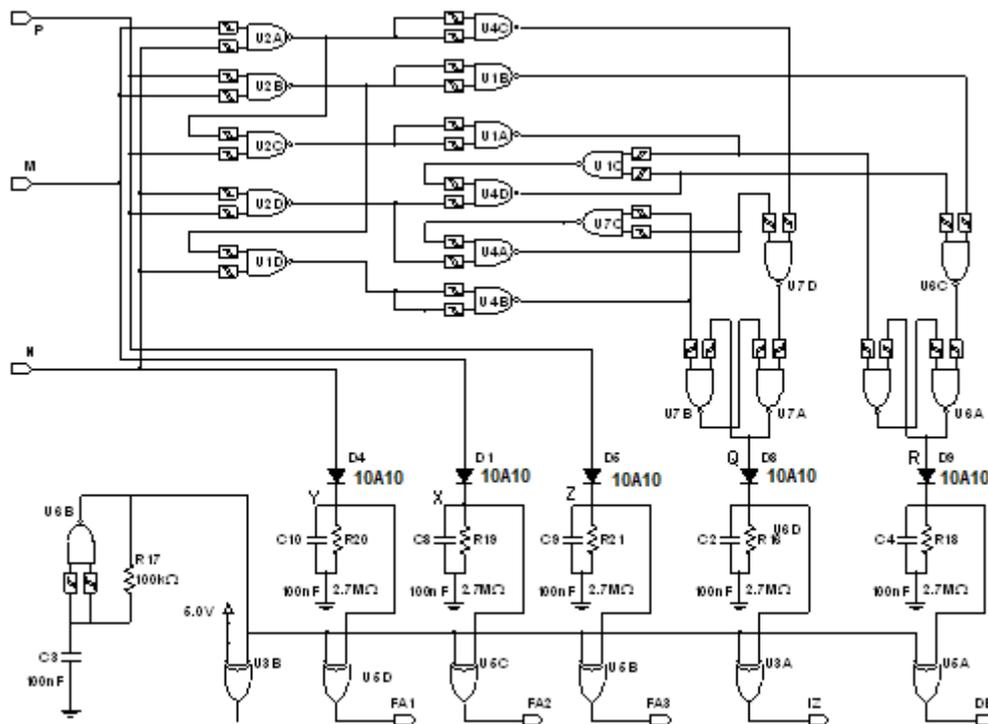
Fuente: Elaboración propia

## Etapa de procesamiento

La etapa de procesamiento está conformada por circuitos integrados CMOS 4070 y 4093, que junto a bloques de rectificación de tensión y filtrado llevan las señales de fase a niveles de tensión de lógica CMOS, pero manteniendo su fase respectiva. La figura 53 muestra el circuito de adaptación CMOS y el bloque completo con rectificación y filtrado respectivamente.

Se diseñó una lógica combinacional y secuencial para adaptar las señales trifásicas y aplicarlas al microcontrolador, al mismo tiempo que se utilizó una lógica secuencial basada en flip flops de tipo R – S para obtener las señales de rotación derecha y rotación izquierda de acuerdo a como el microcontrolador detecta cada fase.

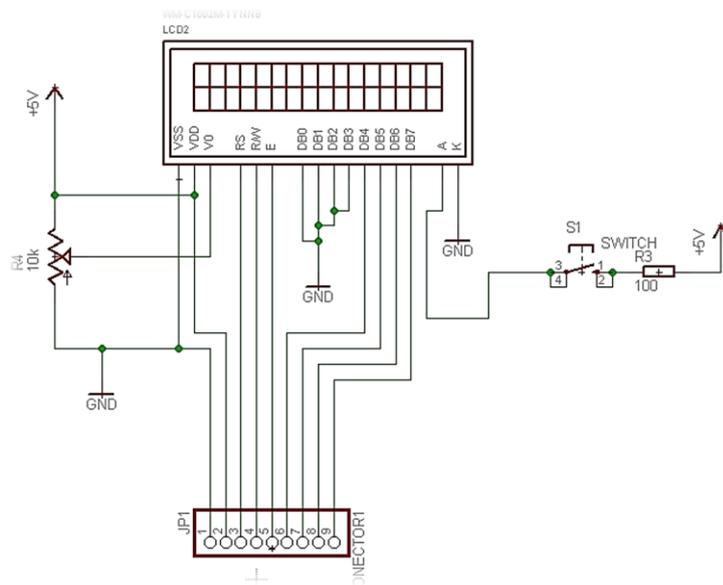
Figura 53: Adaptación de las señales trifásicas y etapa de detección y filtrado



Fuente: Elaboración propia



Figura 55: Esquema de conexiones del bus de 4 bits para el display de 2 x 16



Fuente: Elaboración propia

### 3.2. CONSTRUCCIÓN DEL DETECTOR DE FASE

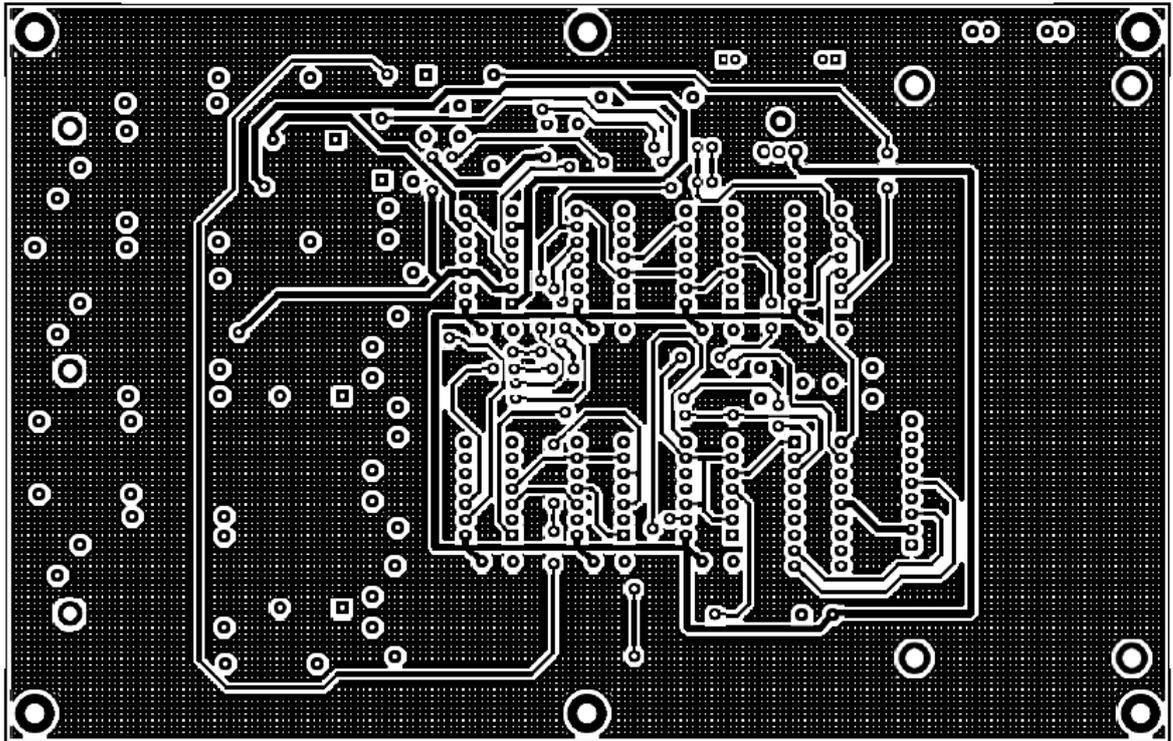
Para construir el prototipo se tomó como base el diseño del esquema electrónico desarrollado con Multisim para implementar una placa impresa de doble cara, utilizando para ello el aplicativo Ultiboard de National Instruments.

#### 3.2.1. PLACA IMPRESA DEL DETECTOR DE FASE

Para implementar la placa impresa se decidió por fibra de vidrio en lugar de bakelita debido a que es menos rígida y más fácil de trabajar. Las figuras 5. 5 y 5. 6 muestran las capas superior e inferior del diseño.

La figura 5.7 muestra la posición de los componentes en la placa.

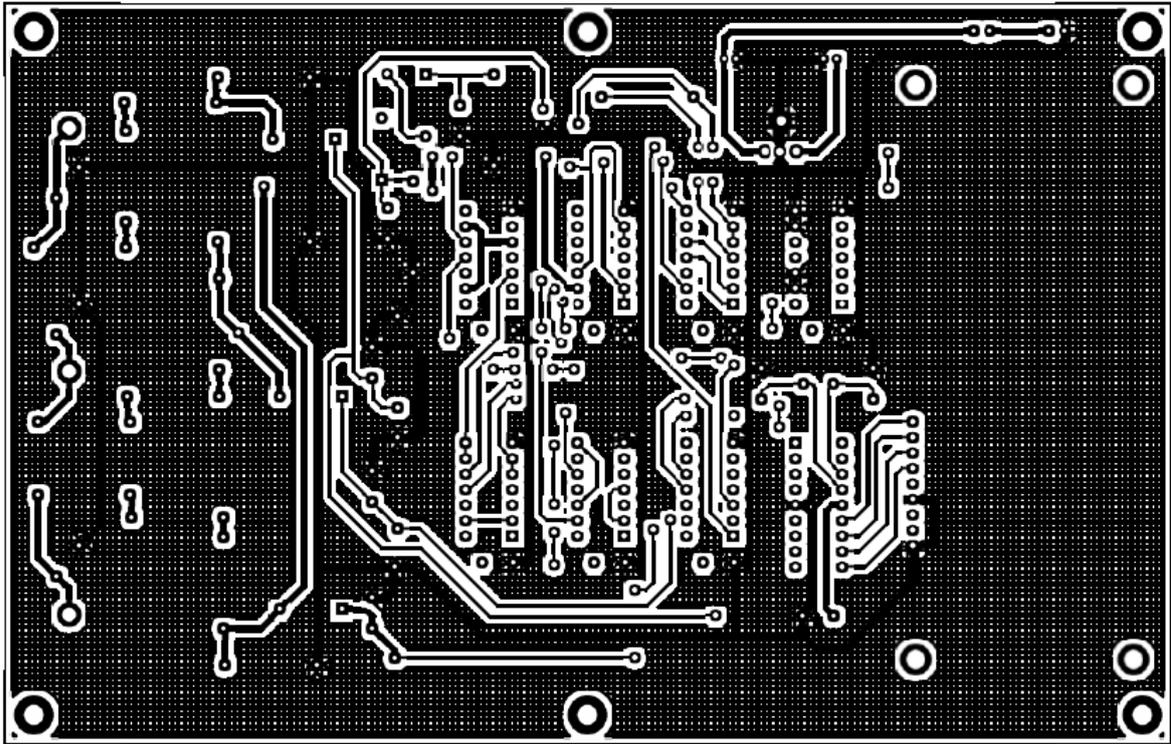
Figura 56: Capa superior del diseño



Fuente: Elaboración propia

Dado que en algunos casos había que conectar las vías de ambas caras de las placas del diseño se tuvo que recurrir a empleo de cables de cobre muy delgados para realizar los respectivos enlaces.

Figura 57: Capa inferior del diseño



Fuente: Elaboración propia

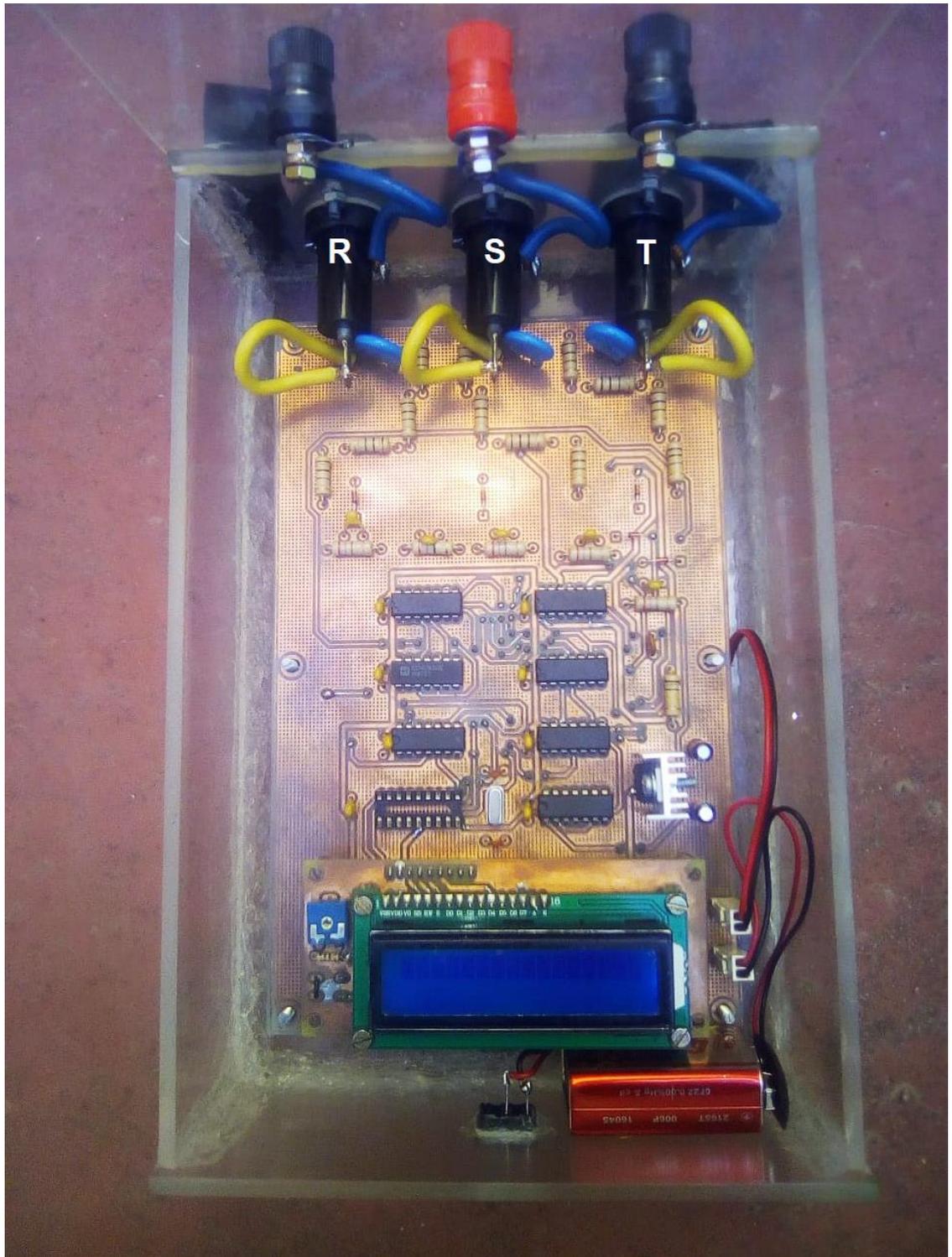
### 3.2.2. MONTAJE DEL DETECTOR

Para el montaje del detector se consideró utilizar una plancha de acrílico y silicona para reforzar las uniones, así como también los aislamientos respectivos para proteger al usuario contra posibles descargas. La placa impresa se alimenta con una batería de 9 voltios aplicada a un regulador 7805 que proporciona energía a toda la lógica digital que procesa las señales de las tres fases.

La pantalla lcd se implementó de tal forma que sea una tarjeta independiente de la placa impresa del detector, de esa forma ante cualquier deterioro será fácil desmontarla y reemplazarla.

La figura 5.7 muestra el detalle del montaje final.

Figura 58: Detalle del montaje final



Fuente: Elaboración propia

### 3.3. PROGRAMACIÓN DEL MICROCONTROLADOR DEL DETECTOR DE FASE

La rutina de control para el PIC16F88 se ha escrito con el compilador mikroC PRO for PIC de MikroElektronika y es de elaboración propia

#### 3.3.1. RUTINA DE CONTROL DE LA PANTALLA DE CRISTAL LÍQUIDO

```
/*Rutina para el detector de fase
Microprocesador: PIC16F88
Reloj: resonador externo de 4.0MHz
MCLR está habilitada
Fecha: Nov 22, 2017
Escrito por: Damián Huarcaya Taipe
*/
/* Se configuran los puertos A y B*/
sbit LCD_RS at RB2_bit;
sbit LCD_EN at RB3_bit;
sbit LCD_D4 at RB4_bit;
sbit LCD_D5 at RB5_bit;
sbit LCD_D6 at RB6_bit;
sbit LCD_D7 at RB7_bit;
sbit DE at RA0_bit;
sbit IZ at RA1_bit;
sbit FA3 at RA2_bit;
sbit FA2 at RA3_bit;
sbit FA1 at RA4_bit;
sbit LCD_RS_Direction at TRISB2_bit;
sbit LCD_EN_Direction at TRISB3_bit;
sbit LCD_D4_Direction at TRISB4_bit;
sbit LCD_D5_Direction at TRISB5_bit;
sbit LCD_D6_Direction at TRISB6_bit;
sbit LCD_D7_Direction at TRISB7_bit;
sbit DE_Direction at TRISA0_bit;
sbit IZ_Direction at TRISA1_bit;
sbit FA3_Direction at TRISA2_bit;
sbit FA2_Direction at TRISA3_bit;
sbit FA1_Direction at TRISA4_bit;

void main()
{
    ANSEL = 0; // Deshabilitamos el conversor Analógico / Digital

    OSCCON = 0b01101100;// internal clock oscillator y 4Mhz
    TRISB = 0b00000011; // inicializamos puertos
```

```

PORTB = 0;
TRISA = 0b00111111;
CMCON = 7; // deshabilitamos comparadores
Lcd_Init();// inicializamos pantalla lcd
Lcd_Cmd(_Lcd_Clear); // limpiamos pantalla lcd
Lcd_Cmd(_LCD_CURSOR_OFF); // apagamos el cursor parpadeante de la
pantalla
Delay_ms(5000); // aplicamos retardo de 5 segundos

do // iniciamos el programa
{
  if ((FA1==1)&&(FA2==1)&&(FA3==1)&&(DE==1)&&(IZ==0))
  {
    Lcd_Cmd(_Lcd_Clear); // limpiamos pantalla lcd
    //Delay_ms(1000); // aplicamos retardo de 1 segundo
    //Lcd_Out(1, 1, "DETECTOR DE FASE"); //muestra mensaje
    Lcd_Out(2, 1, "F1 F2 F3 ROT_DER"); // muestra rotación derecha
    Delay_ms(1000); // aplicamos retardo de 1 segundo
  }

  else if ((FA1==1)&&(FA2==1)&&(FA3==1)&&(DE==0)&&(IZ==1))
  {
    Lcd_Cmd(_Lcd_Clear); // limpiamos pantalla lcd
    //Delay_ms(1000); // aplicamos retardo de 1 segundo
    //Lcd_Out(1, 1, "DETECTOR DE FASE"); //muestra mensaje
    Lcd_Out(2, 1, "F1 F2 F3 ROT_IZQ"); // muestra rotación izquierda
    Delay_ms(1000); // aplicamos retardo de 1 segundo
  }

  else if ((FA1==0)&&(FA2==1)&&(FA3==1))
  {
    Lcd_Cmd(_Lcd_Clear); // limpiamos pantalla lcd
    //Delay_ms(1000); // aplicamos retardo de 1 segundo
    //Lcd_Out(1, 1, "DETECTOR DE FASE"); //muestra mensaje
    //Lcd_Out(2, 5, "NO F2 F3"); // solo fase 2 y fase 3 detectadas
    Delay_ms(1000); // aplicamos retardo de 1 segundo
  }

  else if ((FA1==1)&&(FA2==0)&&(FA3==1))
  {
    Lcd_Cmd(_Lcd_Clear); // limpiamos pantalla lcd
    //Delay_ms(1000); // aplicamos retardo de 1 segundo
    //Lcd_Out(1, 1, "DETECTOR DE FASE"); //muestra mensaje
    //Lcd_Out(2, 5, "F1 NO F3"); // solo fase 1 y fase 3 detectadas
    Delay_ms(1000); // aplicamos retardo de 1 segundo
  }

  else if((FA1==1)&&(FA2==1)&&(FA3==0))
  {

```

```

    Lcd_Cmd(_Lcd_Clear); // limpiamos pantalla lcd
    //Delay_ms(1000); // aplicamos retardo de 1 segundo
    //Lcd_Out(1, 1, "DETECTOR DE FASE"); //muestra mensaje
    //Lcd_Out(2, 5, "F1 F2 NO"); // solo fase 1 y fase 2 detectadas
    Delay_ms(1000); // aplicamos retardo de 1 segundo
}

    else
    {
    Lcd_Cmd(_Lcd_Clear); // limpiamos pantalla lcd
    Lcd_Out(1, 1, "DETECTOR DE FASE"); //muestra mensaje
    Lcd_Out(2, 2, "CONECTAR FASES"); //muestra mensaje
    Delay_ms(2000); // aplicamos retardo de 2 segundos
    }
}
while(1); // el programa se repite para una nueva detección de fases
}

```

## **CAPÍTULO IV**

### **METODOLOGÍA**

#### **4.1. MÉTODO, TIPO Y NIVEL DE INVESTIGACIÓN**

##### **4.1.1. MÉTODO DE INVESTIGACIÓN**

###### **Método general**

Para la realización del presente trabajo de investigación se utilizó el método científico el cual nos permitió la aplicación de la observación, el análisis y la síntesis, para identificar y plantear el problema establecido y así mismo plantear una solución basada en un prototipo con circuitos digitales y microcontrolador.

###### **Método específico**

Se aplicó el método experimental, para establecer la relación entre las variables a través de las muestras obtenidas, también para analizar los resultados obtenidos después de la aplicación del proyecto de investigación

##### **4.1.2. TIPO Y NIVEL DE INVESTIGACIÓN**

El tipo de investigación empleado en esta tesis es la investigación tecnológica aplicada dado que se buscó detectar la secuencia de fases de una red trifásica mediante el diseño y construcción de un prototipo de instrumento de bajo costo basado en circuitos digitales y un microcontrolador programable.

El nivel de investigación es evaluativo porque se buscó verificar si los objetivos planteados fueron alcanzados y proyectivo porque se buscó crear el diseño del detector de fases aplicado a los motores de inducción para su arranque correcto. En el caso de esta tesis se busca saber si al utilizar el prototipo planteado, se consigue o no realizar la detección de las fases con un menor costo de implementación.

#### **4.2. DISEÑO DE LA INVESTIGACIÓN**

En la presente investigación se utilizó el diseño experimental puesto que involucra el empleo de procedimientos y técnicas de diseño e instrumentos aplicados a la detección correcta de las fases de los motores de inducción con el fin de lograr su funcionamiento adecuado.

#### **4.3. POBLACIÓN Y MUESTRA**

Para esta investigación se tomó como población a las mediciones de las fases aplicadas a motores de inducción trifásicos de rango entre 1HP y 10HP y como muestra una cantidad de 60 mediciones realizadas durante la investigación.

Para el estudio se utilizaron 20 motores trifásicos. Es importante mencionar que, en algunos casos, las mediciones se hicieron solo a dos fases, es decir se conectaron solo dos fases, lo que no produjo ninguna indicación en el display de caracteres, con lo cual se asegura que el instrumento diseñado solo debe mostrar resultados cuando las tres fases están conectadas a él.

#### **4.4. TÉCNICAS DE RECOLECCIÓN DE DATOS**

Para la recolección de datos en la investigación se utilizó la observación documentada y la observación de campo mediante listas de cotejo (ver anexos) para registrar tanto la data correspondiente a los motores testeados como la detección de fases realizada con el prototipo.

**Tabla 15: Técnicas e instrumentos empleados**

<b>Técnicas</b>	<b>Instrumentos</b>
<b>Observación</b>	-Lista de cotejo o checklist para verificar la detección correcta de fases
<b>Medición</b>	<ul style="list-style-type: none"><li>• Detector de secuencia trifásica</li></ul>

**Fuente: Elaboración propia**

## **CAPÍTULO V**

### **DISCUSIÓN DE RESULTADOS**

#### **5.1. RESULTADOS DE LAS PRUEBAS DE DETECCIÓN DE FASE**

Se utilizaron las listas de cotejo para las pruebas con el detector de fases, teniendo en cuenta las variables a medir en el proceso. El procedimiento para realizar las medidas consistió en conectar los tres cables al suministro de energía trifásica y luego conectar los extremos libres a las entradas R, S y T del prototipo. Cada procedimiento indicó un giro horario o antihorario y mostraba las tres fases activas, luego se procedía a conectar los cables de alimentación del motor tal como había indicado cada medición y se podía comprobar entonces si el arranque y giro eran los correctos para cada motor.

Se incluye como una parte de la muestra total, tres listas de cotejo obtenidas para las pruebas con tres motores:

#### **PRIMERA MUESTRA**

**CARACTERÍSTICAS DEL MOTOR:** Anotar las características del motor.

<b>MARCA DE MOTOR</b>	<b>CÓDIGO DE MOTOR</b>	<b>TENSIÓN TRIFÁSICA DE LA RED</b>	<b>TIPO DE DEVANADO</b>	<b>POTENCIA NOMINAL</b>	<b>TIPO DE ARRANQUE</b>
<b>GRINDEX</b>	<b>AGE - 02</b>	<b>440 V</b>	<b>CONCÉNTRICO</b>	<b>9.6 KW</b>	<b>ARRANQUE DIRECTO</b>

**MEDIDAS DEL FASÍMETRO:** Marcar con un aspa la secuencia correcta de arranque para el motor.

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
R	S	T	SÍ	NO	SÍ	SÍ	SÍ	SÍ

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
R	T	S	NO	SÍ	SÍ	SÍ	SÍ	

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
S	T	R	SÍ	NO	SÍ	SÍ	SÍ	SÍ

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
S	R	T	NO	SÍ	SÍ	SÍ	SÍ	

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
T	R	S	SÍ	NO	SÍ	SÍ	SÍ	SÍ

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
T	S	R	NO	SÍ	SÍ	SÍ	SÍ	

## SEGUNDA MUESTRA

**CARACTERÍSTICAS DEL MOTOR:** Anotar las características del motor.

MARCA DE MOTOR	CÓDIGO DE MOTOR	TENSIÓN TRIFÁSICA DE LA RED	TIPO DE DEVANADO	POTENCIA NOMINAL	TIPO DE ARRANQUE
GRINDEX	AGE - 05	440 V	CONCÉNTRICO DE DOBLE CAPA	18 KW	ARRANQUE DIRECTO

**MEDIDAS DEL FASÍMETRO:** Marcar con un aspa la secuencia correcta de arranque para el motor.

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
R	S	T	SÍ	NO	SÍ	SÍ	SÍ	SÍ

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
R	T	S	NO	SÍ	SÍ	SÍ	SÍ	

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
S	T	R	SÍ	NO	SÍ	SÍ	SÍ	SI

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
S	R	T	NO	SÍ	SÍ	SÍ	SÍ	

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
T	R	S	SÍ	NO	SÍ	SÍ	SÍ	SÍ

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
T	S	R	NO	SÍ	SÍ	SÍ	SÍ	

### TERCERA MUESTRA

**CARACTERÍSTICAS DEL MOTOR:** Anotar las características del motor.

MARCA DE MOTOR	CÓDIGO DE MOTOR	TENSIÓN TRIFÁSICA DE LA RED	TIPO DE DEVANADO	POTENCIA NOMINAL	TIPO DE ARRANQUE
GRINDEX	AGE - 07	440 V	IMBRICADO DOBLE CAPA	30 KW	ARRANQUE ESTRELLA Y TRIANGULO

**MEDIDAS DEL FASÍMETRO: Marcar con un aspa la secuencia correcta de arranque para el motor.**

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
R	S	T	SÍ	NO	SÍ	SÍ	SÍ	SÍ

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
R	T	S	NO	SÍ	SÍ	SÍ	SÍ	

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
S	T	R	SÍ	NO	SÍ	SÍ	SÍ	SÍ

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
S	R	T	NO	SI	SÍ	SÍ	SÍ	

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
T	R	S	SÍ	NO	SÍ	SÍ	SÍ	SÍ

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
T	S	R	NO	SÍ	SÍ	SÍ	SÍ	

Fuente: Elaboración propia

Las 60 medidas obtenidas se muestran en la tabla 16:

**Tabla 16: Medidas obtenidas en las pruebas**

Conexión Cable 1	Conexión Cable 2	Conexión Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Visualización Fase 1	Visualización Fase 2	Visualización Fase 3
R	S	T	SÍ	NO	SÍ	SÍ	SÍ
T	S	R	NO	SÍ	SÍ	SÍ	SÍ

S	R	T	NO	SÍ	SÍ	SÍ	SÍ
R	-	S	-	-	-	-	-
T	R	S	SÍ	NO	SÍ	SÍ	SI
S	T	R	SÍ	NO	SÍ	SÍ	SI
R	T	S	NO	SÍ	SÍ	SÍ	SI
T	R	S	SÍ	NO	SÍ	SÍ	SI
S	T	R	SÍ	NO	SÍ	SÍ	SI
T	S	R	NO	SÍ	SÍ	SÍ	SI
S	R	T	NO	SÍ	SÍ	SÍ	SI
R	S	T	SÍ	NO	SÍ	SÍ	SI
T	R	S	SÍ	NO	SÍ	SÍ	SI
S	T	R	SÍ	NO	SÍ	SÍ	SI
R	T	S	NO	SÍ	SÍ	SÍ	SI
T	R	S	SÍ	NO	SÍ	SÍ	SI
R	T	-	-	-	-	-	-
S	R	T	NO	SÍ	SÍ	SÍ	SI
R	S	T	SÍ	NO	SÍ	SÍ	SI
S	T	R	SÍ	NO	SÍ	SÍ	SI
-	R	S	-	-	-	-	-
R	T	S	NO	SÍ	SÍ	SÍ	SI
T	R	S	SÍ	NO	SÍ	SÍ	SÍ
S	R	T	NO	SÍ	SÍ	SÍ	SÍ
T	S	R	NO	SÍ	SÍ	SÍ	SÍ
R	T	S	NO	SÍ	SÍ	SÍ	SÍ
-	S	R	-	-	-	-	-
T	-	R	-	-	-	-	-
T	S	R	NO	SÍ	SÍ	SÍ	SÍ
S	R	T	NO	SÍ	SÍ	SÍ	SÍ
T	R	S	SÍ	NO	SÍ	SÍ	SÍ
S	T	R	SÍ	NO	SÍ	SÍ	SÍ
R	S	T	SÍ	NO	SÍ	SÍ	SÍ
R	S	-	-	-	-	-	-
S	T	R	SI	NO	SÍ	SÍ	SÍ
S	R	T	NO	SÍ	SÍ	SÍ	SÍ
T	S	R	NO	SÍ	SÍ	SÍ	SÍ
R	T	S	NO	SI	SÍ	SÍ	SÍ
T	R	S	SI	NO	SÍ	SÍ	SÍ
S	T	R	SI	NO	SÍ	SÍ	SÍ
-	R	T	-	-	-	-	-
T	S	R	NO	SÍ	SÍ	SÍ	SÍ
T	R	S	SI	NO	SÍ	SÍ	SÍ
S	T	R	SI	NO	SÍ	SÍ	SÍ
-	T	R	-	-	-	-	-
T	R	S	SI	NO	SÍ	SÍ	SÍ
S	-	T	-	-	-	-	-
R	S	T	SI	NO	SÍ	SÍ	SÍ
T	R	S	SI	NO	SÍ	SÍ	SÍ
R	-	T	-	-	-	-	-

S	T	R	SÍ	NO	SÍ	SÍ	SÍ
R	T	S	NO	SÍ	SÍ	SÍ	SÍ
S	T	-	-	-	-	-	-
T	R	S	SÍ	NO	SÍ	SÍ	SÍ
S	T	R	SÍ	NO	SÍ	SÍ	SÍ
-	S	R	-	-	-	-	-
R	T	S	NO	SÍ	SÍ	SÍ	SÍ
T	R	S	SÍ	NO	SÍ	SÍ	SÍ
R	T	S	NO	SÍ	SÍ	SÍ	SÍ
S	R	T	NO	SÍ	SÍ	SÍ	SÍ

**Fuente: Elaboración propia**

De las 60 muestras tenemos 12, que indican que solo se conectaron dos fases al instrumento de medición. Una de las funciones del software programado y grabado en el microcontrolador hace que al detectarse solamente dos fases, no se visualice en la pantalla ninguna lectura de tal forma que esto indica que no hay tres fases conectadas y tampoco giro a derecha o izquierda.

Cuando las tres fases están conectadas al instrumento, el display de cristal líquido muestra lo siguiente:

F1 F2 F3 ROT\_DER o de otro modo, F1 F2 ROT\_IZQ según como haya detectado las fases y además indica el sentido de giro que debe tener el motor al ser conectado según la configuración detectada.

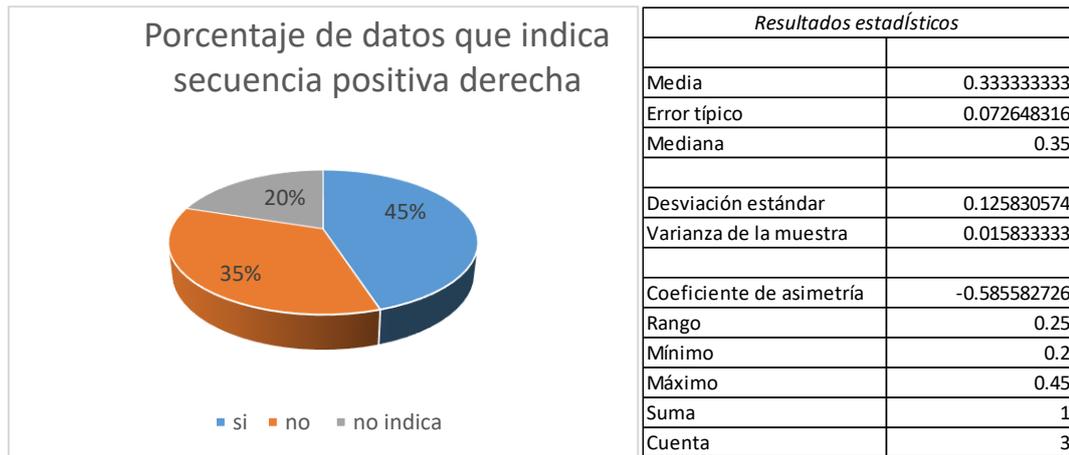
Las 48 muestras restantes son los datos que nos permiten verificar el funcionamiento correcto del dispositivo diseñado.

Una vez realizada cada medición y obtenido el resultado respectivo, la verificación del sentido de giro del motor se hizo visualmente.

Según la tabla de datos registrados podemos calcular los porcentajes que se obtienen para cada dato medido.

1. En el primer caso verificamos los datos que indican la cantidad de muestras que dieron como resultado una secuencia positiva derecha:

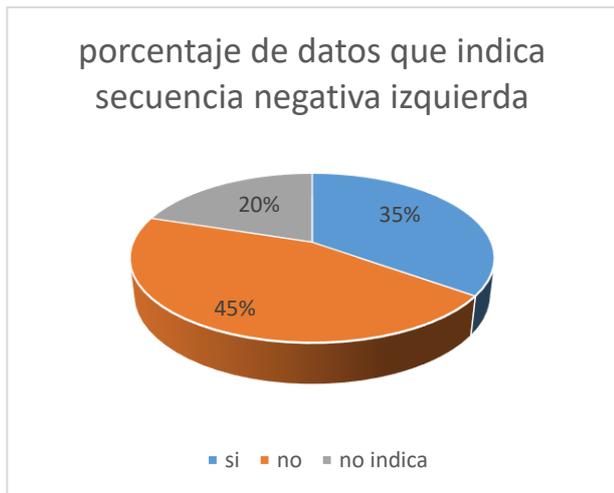
secuencia positiva derecha	cantidad	porcentaje
sí	27	45%
no	21	35%
no indica	12	20%
total	60	100%



Según los resultados el 45% de las mediciones indican que se midió una secuencia de giro positivo derecho, mientras que el 35% responde a que no se midió una secuencia negativa izquierda y el 20% no muestra ningún indicador.

2. Verificamos ahora el porcentaje de datos que indicó una secuencia negativa izquierda:

secuencia negativa izquierda	cantidad	porcentaje
sí	21	35%
no	27	45%
no indica	12	20%
total	60	100%



Resultados estadísticos	
Media	0.333333333
Error típico	0.072648316
Mediana	0.35
Desviación estándar	0.125830574
Varianza de la muestra	0.015833333
Coficiente de asimetría	-0.585582726
Rango	0.25
Mínimo	0.2
Máximo	0.45
Suma	1
Cuenta	3

Según los resultados el 35% de las mediciones indican que se midió una secuencia de giro negativo izquierdo, mientras que el 45% responde a que no se midió una secuencia negativa izquierda y el 20% no muestra ningún indicador.

3. Para el caso de la fase 1 analizamos los resultados obtenidos:

visualización fase 1	cantidad	porcentaje
sí	48	80%
no indica	12	20%
total	60	100%



Resultados estadísticos	
Media	0.5
Error típico	0.3
Mediana	0.5
Desviación estándar	0.424264069
Varianza de la muestra	0.18
Rango	0.6
Mínimo	0.2
Máximo	0.8
Suma	1
Cuenta	2

Según los resultados el 80% de las mediciones indican que se detectó activa la fase 1, mientras que el 20% responde a que no se detectó activa la fase 1.

4. Para la fase 2:

visualización fase 2	cantidad	porcentaje
sí	48	80%
no indica	12	20%
total	60	100%



Resultados estadísticos	
Media	0.5
Error típico	0.3
Mediana	0.5
Desviación estándar	0.424264069
Varianza de la muestra	0.18
Rango	0.6
Mínimo	0.2
Máximo	0.8
Suma	1
Cuenta	2

Según los resultados el 80% de las mediciones indican que se detectó activa la fase 2, mientras que el 20% responde a que no se detectó activa la fase 2.

5. Finalmente, la fase 3:

visualización fase 3	cantidad	porcentaje
sí	48	80%
no indica	12	20%
total	60	100%



Resultados estadísticos	
Media	0.5
Error típico	0.3
Mediana	0.5
Desviación estándar	0.424264069
Varianza de la muestra	0.18
Rango	0.6
Mínimo	0.2
Máximo	0.8
Suma	1
Cuenta	2

Según los resultados el 80% de las mediciones indican que se detectó activa la fase 3, mientras que el 20% responde a que no se detectó activa la fase 3.

## 5.2. COSTOS

En cuanto a los costos que generó el diseño y la construcción del instrumento podemos ver la tabla 17:

**Tabla 17: costos del instrumento diseñado y construido**

Cantidad	Ítem	Costo total (Soles)
12	Resistencias de 1 M $\Omega$ (0.5 W)	2.40
1	Resistencia de 100 $\Omega$ (0.25 W)	0.10
3	Fusibles	45.00
3	Varistores	4.50
8	Diodos 1N914	1.60
1	Regulador 7805	1.20
5	Circuito integrado 4093	6.00
2	Circuito integrado 4070	2.40
1	PIC16F88	15.00
14	Condensadores de 100nF	2.80
2	Condensadores de 22 pF	0.40
2	Condensadores de 10 uF	0.60
1	Cristal 4 Mhz	1.00
2	Molex de dos contactos	2.00
1	Conector de batería de 9 voltios	0.60
1	Batería de 9 voltios	1.50
1	Switch ON - OFF	1.50
1	Trimpot 10 K $\Omega$	1.00
1	Pantalla LCD	9.00
1	Placa impresa de doble cara fibra de vidrio	10.00
1	Espadín macho de 40 patillas	1.00
1	Espadín hembra de 40 patillas	1.00
1	Caja de acrílico	10.00
1	Silicona	1.00
1	Juego de stove bolt, tarugos y tuercas	3.00
3	Cables awg 12	3.00
3	Pinzas de conexión para línea trifásica	6.00
3	Conectores macho banana	1.50
3	Conectores hembra banana	1.50
1	Hilo de estaño de 2 metros	1.00
<b>TOTAL</b>		<b>137.60</b>

Fuente: Elaboración propia

Si comparamos con instrumentos disponibles a la venta en el mercado como por ejemplo el PEAKMETER que se muestra en la figura 5.8 cuyo precio es de 390 soles podemos ver que el diseño propuesto tiene un menor costo.

Otro equipo comercial es el AMPROBE cuyo precio en el mercado es de 350 soles y se muestra en la figura 5.9. Ambos equipos se encuentran en el catálogo de la página web: [www.mercadolibre.com.pe](http://www.mercadolibre.com.pe)

**Figura 59: Fasímetro PEAKMETER**



**Fuente:**

[https://listado.mercadolibre.com.pe/fasimetro?matt\\_tool=6660032&matt\\_word=FASIMETRO&gclid=EAIaIQobChMI4dOd0PH44gIVGTWRCh3f8wXhEAAAYASAAEgJg-vD\\_BwE](https://listado.mercadolibre.com.pe/fasimetro?matt_tool=6660032&matt_word=FASIMETRO&gclid=EAIaIQobChMI4dOd0PH44gIVGTWRCh3f8wXhEAAAYASAAEgJg-vD_BwE)

Figura 60: Fasímetro AMPROBE



Fuente:

[https://listado.mercadolibre.com.pe/fasimetro?matt\\_tool=6660032&matt\\_word=FASIMETRO&gclid=EA1aIQobChMI4dOd0PH44gIVGTWRCh3f8wXhEAAAYASAAEgJg-vD\\_BwE](https://listado.mercadolibre.com.pe/fasimetro?matt_tool=6660032&matt_word=FASIMETRO&gclid=EA1aIQobChMI4dOd0PH44gIVGTWRCh3f8wXhEAAAYASAAEgJg-vD_BwE)

## **CONCLUSIONES**

- 1.** Conforme a la hipótesis planteada puede afirmarse que los resultados muestran que el instrumento realiza las medidas adecuadamente.
- 2.** En términos de costos, después de comparar con dos instrumentos comerciales disponibles en el mercado, podemos decir que el prototipo propuesto tiene menor costo de implementación.
- 3.** Cuando solo se toma en cuenta dos fases, el instrumento no muestra ninguna información a través del display LCD, haciendo aún más confiable su funcionamiento.

## **RECOMENDACIONES**

1. Se sugiere el uso de dispositivos de montaje superficial para reducir las dimensiones de la placa de circuito impreso, con la consiguiente reducción de costos
2. Dado que se han utilizado circuitos discretos con compuertas digitales para la adaptación de las señales de alto voltaje, se recomienda que para el diseño de prototipos similares al planteado en el presente trabajo, se utilice la tecnología de los FPGA, de tal forma que se pueda cambiar el hardware discreto empleado, por una sola implementación programada en un FPGA.

## REFERENCIAS BIBLIOGRÁFICAS

1. Gutiérrez Paucar, Agustín. "Teoría y Análisis de Máquinas Eléctricas". UNI, Lima 2000
2. Fraile Mora, Jesús. "Maquinas Eléctricas". Quinta Edición. España. 2003
3. Carlos Jimenez, Juan. "Características Básicas del Motor de Inducción". Costa Rica. 2007.
4. Wildi Theodore. "Máquinas eléctricas y sistemas de potencia". Sexta edición. Pearson Educación. México, 2007.
5. Ronald J. Tocci. "Sistemas digitales. Principios y aplicaciones". Sexta edición. PEARSON Educación. México, 1996.
6. Microchip.com. PIC16F87/16F88 Datasheet. EEUU. Microchip. 2005. [Fecha de consulta: 01 noviembre 2017]. Disponible en: <http://ww1.microchip.com/downloads/en/DeviceDoc/30487c.pdf>
7. Ti.com. CD4093B datasheet. EEUU. Texas Instruments. 2003. [Fecha de consulta: 01 noviembre 2017]. Disponible en: <http://www.ti.com/lit/ds/symlink/cd4093b.pdf>
8. Ti.com. CD4070B datasheet. EEUU. Texas Instruments. 2003. [Fecha de consulta: 01 noviembre 2017]. Disponible en: <http://www.ti.com/lit/ds/symlink/cd4077b-mil.pdf>
9. Ni.com. NI Multisim user manual. EEUU. National Instruments. 2009. [Fecha de consulta: 01 noviembre 2017]. Disponible en: <http://www.ni.com/pdf/manuals/374483d.pdf>
10. Ni.com. NI Ultiboard user manual. EEUU. National Instruments. 2008. [Fecha de consulta: 01 noviembre 2017]. Disponible en: <http://www.ni.com/pdf/manuals/374488c.pdf>
11. Mikroe.com. MikroC PRO for PIC User manual. EEUU. MikroElektronika. 2009. [Fecha de consulta: 01 noviembre 2017]. Disponible en: [https://www.mouser.com/ds/2/272/mikroc\\_pic\\_pro\\_manual\\_v101-14917.pdf](https://www.mouser.com/ds/2/272/mikroc_pic_pro_manual_v101-14917.pdf)
12. HINOSTROZA Noreña Pedro. Diseño e implementación de un actuador electrónico para regular la potencia eléctrica ac hasta 2000 w. [Fecha de consulta: 01 noviembre 2016]. Disponible en: [file:///C:/Users/Pa%C3%BAI/Downloads/HINOSTROZA\\_PEDRO\\_ACTUADOR\\_ELECTRONICO\\_POTENCIA\\_ELECTRICA.pdf](file:///C:/Users/Pa%C3%BAI/Downloads/HINOSTROZA_PEDRO_ACTUADOR_ELECTRONICO_POTENCIA_ELECTRICA.pdf)
13. OSORIO/MUÑOZ/PANTOJA. Diseño e implementación de algoritmos para DSP: Control de rectificador trifásico y control de puente inversor resonante. [Fecha de consulta: 01 noviembre 2016]. Disponible en: <http://repositorio.uis.edu.co/jspui/bitstream/123456789/3310/2/125945.pdf>
14. PINZON Muñoz Jean Andrés. Implementación de un sensor de corriente alterna para el control de carga de un motor trifásico para el Reciclene S.A.[Fecha de consulta: 01 noviembre 2016]. Disponible en: <http://repository.uniminuto.edu:8080/xmlui/handle/10656/1182>
15. MORALES Vera Marco Antonio. Construcción de un identificador de fases para un sistema trifásico utilizando pic16f870. [Fecha de consulta: 01 noviembre 2016]. Disponible en: <http://bibdigital.epn.edu.ec/handle/15000/8557>

16. Fasímetro indicador de rotación de fase de motor. [Fecha de consulta: 31 mayo 2019]. Disponible en:  
[https://listado.mercadolibre.com.pe/fasimetro?matt\\_tool=6660032&matt\\_word=FASIMETRO&gclid=EA1aIQobChMI4dOd0PH44gIVGTWRCh3f8wXhEAAYASAAEgJg-vD\\_BwE](https://listado.mercadolibre.com.pe/fasimetro?matt_tool=6660032&matt_word=FASIMETRO&gclid=EA1aIQobChMI4dOd0PH44gIVGTWRCh3f8wXhEAAYASAAEgJg-vD_BwE)
17. Amprobe fasímetro tester. [Fecha de consulta: 31 mayo 2019]. Disponible en:  
[https://listado.mercadolibre.com.pe/fasimetro?matt\\_tool=6660032&matt\\_word=FASIMETRO&gclid=EA1aIQobChMI4dOd0PH44gIVGTWRCh3f8wXhEAAYASAAEgJg-vD\\_BwE](https://listado.mercadolibre.com.pe/fasimetro?matt_tool=6660032&matt_word=FASIMETRO&gclid=EA1aIQobChMI4dOd0PH44gIVGTWRCh3f8wXhEAAYASAAEgJg-vD_BwE)
18. INVESTIGACIÓN CIENTÍFICA E INVESTIGACIÓN TECNOLÓGICA COMO COMPONENTES PARA LA INNOVACIÓN: CONSIDERACIONES TÉCNICAS Y METODOLÓGICAS [Fecha de consulta: 31 de mayo 2019]. Disponible en:  
<http://www.eumed.net/rev/cccss/13/ibrs.html>

## **ANEXOS**

## ANEXO 1. MATRIZ DE CONSISTENCIA

PROBLEMA	OBJETIVOS	HIPÓTESIS	VARIABLES Y DIMENSIONES	METODOLOGIA
<p><b>Problema general</b></p> <p>¿El diseño y construcción del Detector de Secuencia trifásica permite la detección de la secuencia de fases en la instalación de motores de Inducción Trifásico en la empresa GCZ ingenieros SAC y tiene bajo costo en comparación con instrumentos comerciales disponibles en el mercado?</p>	<p><b>Objetivo general</b></p> <p>Diseñar y construir un detector de secuencia trifásica para la detección de la secuencia de fases en la instalación de motores de inducción trifásico en la empresa GCZ ingenieros SAC, que tenga bajo costo en comparación con instrumentos comerciales disponibles en el mercado</p>	<p><b>Hipótesis general</b></p> <p>El diseño y la construcción del detector de secuencia trifásica permiten detectar la secuencia de fases en la instalación de motores de Inducción Trifásico en la Empresa GCZ Ingenieros S.A.C teniendo bajo costo en comparación con instrumentos comerciales disponibles en el mercado</p>	<p><b>Variable independiente</b></p> <p>Diseño y construcción del detector de secuencia trifásica.</p> <p><b>Variable dependiente</b></p> <p>Detección de secuencia de fases</p> <p>Costo del instrumento</p> <p><b>Dimensiones</b></p> <p>Verificación del sentido de giro positivo o negativo por las</p> <p>ocurrencias de cada secuencia</p> <p>Costo de implementación</p>	<p><b>TIPO DE INVESTIGACIÓN:</b> Tecnológica</p> <p><b>NIVEL DE INVESTIGACIÓN:</b> Evaluativo y proyectivo.</p> <p><b>DISEÑO DE LA INVESTIGACIÓN:</b> Experimental.</p> <p><b>MÉTODO GENERAL.</b> Científico</p> <p><b>MÉTODO ESPECÍFICO:</b> Experimental</p> <p><b>POBLACIÓN:</b> Muestras de mediciones de las fases</p> <p><b>TÉCNICAS DE RECOLECCIÓN DE DATOS:</b> Observación documentada y observación de campo.</p>
<p><b>Problemas específicos</b></p> <p>¿El diseño y construcción del Detector de Secuencia trifásica permite la detección de la secuencia de fases?</p> <p>¿El diseño y construcción del Detector de Secuencia trifásica tiene bajo costo en comparación con instrumentos comerciales disponibles en el mercado?</p>	<p><b>Objetivos específicos</b></p> <p>Diseñar y construir un detector de secuencia trifásica para la detección de la secuencia de fases en la instalación de motores de inducción trifásico en la empresa GCZ ingenieros SAC</p> <p>Diseñar y construir un detector de secuencia trifásica que tenga bajo costo en comparación con instrumentos comerciales disponibles en el mercado.</p>	<p><b>Hipótesis específicas</b></p> <p>El diseño y construcción del detector de secuencia trifásica permite detectar la secuencia de fases en la instalación de motores de inducción trifásico en la empresa GCZ ingenieros SAC</p> <p>El diseño y construcción del detector de secuencia trifásica tiene bajo costo en comparación con instrumentos comerciales disponibles en el mercado</p>		

## ANEXO 2: CHECKLIST PARA VERIFICACIÓN DE FUNCIONAMIENTO DEL FASÍMETRO

**CARACTERÍSTICAS DEL MOTOR:** Anotar las características del motor.

MARCA DE MOTOR	CÓDIGO DE MOTOR	TENSIÓN TRIFÁSICA DE LA RED	TIPO DE DEVANADO	POTENCIA NOMINAL	TIPO DE ARRANQUE

**MEDIDAS DEL FASÍMETRO:** Marcar con un aspa la secuencia correcta de arranque para el motor.

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
R	S	T	SÍ	NO	SÍ	SÍ	SÍ	

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
R	T	S	NO	SÍ	SÍ	SÍ	SÍ	

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
S	T	R	SÍ	NO	SÍ	SÍ	SÍ	

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
S	R	T	NO	SI	SÍ	SÍ	SÍ	

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
T	R	S	SÍ	NO	SÍ	SÍ	SÍ	

Cable 1	Cable 2	Cable 3	Secuencia positiva derecha	Secuencia negativa izquierda	Fase 1	Fase 2	Fase 3	Cumple
T	S	R	NO	SÍ	SÍ	SÍ	SÍ	

### **ANEXO 3: MANUAL DE USUARIO DEL DETECTOR DE SECUENCIA TRIFÁSICA**

El presente manual de usuario da las pautas para el manejo adecuado del detector de secuencia trifásica.

- Para una manipulación adecuada del instrumento, dado que se manejan altas tensiones, se debe utilizar guantes y zapatos dieléctricos por precaución.
- El instrumento tiene una alimentación basada en una batería de 9 voltios de preferencia alcalina para mayor duración en la alimentación.
- Como primer paso conectamos las tres fases de la tensión de línea al instrumento asegurándonos de haber hecho bien los contactos.
- Seguidamente encendemos el instrumento mediante el switch ubicado en la parte lateral de la caja contenedora.
- Inmediatamente después del encendido la pantalla de cristal líquido muestra los mensajes "DETECTOR DE FASE" y "CONECTANDO FASES".
- Luego de aproximadamente 2 segundos aparecen los mensajes "F1 F2 F3 ROT\_DER" o "F1 F2 F3 ROT\_IZQ". Cada opción dependerá de cómo se han conectado las fases en el primer paso. Con esto, el instrumento habrá detectado el orden de fases adecuado y solo hará falta conectar estas fases al motor para su alimentación y funcionamiento.
- En el caso de que se conecten solo una o dos fases en el paso uno, el instrumento no muestra nada en la pantalla de cristal líquido. Esto nos da la certeza de que tenemos que conectar las tres fases necesariamente.